仅供内部参考，请勿外传

华创证券 HUA CHUANG SECURITIES

证券研究报告

半导体材料 2026 年 09 月 21 日

先进封装材料行业深度报告

算力向上，材料先行——先进封装材料的增量逻辑

推荐（首次）

- **AI/HPC 需求增长推动先进封装由后道工艺向系统级集成平台升级，2029 年全球先进封装市场有望达 674 亿美元。**1）目前，先进制程微缩面临成本、功耗和良率的约束，单纯依靠晶体管缩放提升芯片性能的难度增加，Chiplet 和异质集成逐渐成为延续算力增长的重要路径。2）AI 加速器需要在同一封装内集成逻辑芯片、HBM 和 I/O 芯片，对存储带宽、互连密度和散热能力提出更高要求，先进封装由此成为影响系统性能和功耗的关键环节。**根据 Yole 数据，全球先进封装市场规模预计由 2024 年的 407.6 亿美元增长至 2029 年的 674.4 亿美元，CAGR 为 10.6%；先进封装占全球封测市场的比重预计由 40.2%提升至约 50%。**
- **Chiplet 与 HBM 推动先进封装向高密度横向互连和三维垂直集成演进。**1）在横向互连方面，Fan-out 利用多层 RDL 将 I/O 由芯片范围内扇出至更大面积；2.5D 封装则通过硅中介层、RDL 中介层或局部硅桥，实现逻辑裸片、HBM 与 I/O 裸片之间的高密度互连。2）在垂直集成方面，3D 封装通过 TSV 等垂直通道，并结合微凸点或铜—铜混合键合完成多层裸片堆叠。随着互连间距持续缩小，封装内连接形态由较大间距焊料凸点向铜柱、微凸点及无凸点混合键合演进。与此同时，为承载更大封装面积并改善翘曲控制、信号完整性和制造效率，大尺寸 FCBGA、玻璃芯基板及面板级封装等技术路线加快发展。
- **全球先进封装进入平台化竞争阶段，国内企业产业化速度加快。**1）台积电、英特尔和三星分别围绕 3DFabric、EMIB/Foveros 及 I-Cube/X-Cube 构建先进封装平台，竞争范围已经覆盖设计、晶圆制造、中介层、封装和测试，先进封装能力逐渐成为高端芯片制造体系的重要组成部分。2）国内长电科技、通富微电、华天科技、盛合晶微和甬矽电子以倒装、晶圆级封装和 SiP 为基础，持续向 Fan-out、FCBGA 及 2.5D/3D 封装延伸，部分项目已经进入规模生产、小量试产或客户验证阶段。
- **工艺复杂度提升有望带动全球先进封装材料市场 2030 年增长至 1647 亿元，中国市场有望达 365 亿元。**1）多层 RDL、细间距凸点、TSV、晶圆减薄和混合键合将增加封装基板、介电材料、光刻胶、电镀液、金属靶材、CMP 材料及清洗液需求；大尺寸和高功耗封装则推动底部填充料、塑封料、胶黏剂及热界面材料向低翘曲、高可靠和高导热方向升级。2）根据弗若斯特沙利文数据，全球先进封装材料市场规模预计由 2025 年的 1,044 亿元增长至 2030 年的 1,647 亿元；中国市场预计由 203 亿元增长至 365 亿元，中国同期增速高于全球。
- **关注先进封装领域材料增量空间。**工艺步骤增加和材料性能升级将扩大本土供应商的导入空间，建议关注：鼎龙股份、安集科技、江丰电子、中船特气、上海新阳、艾森股份、飞凯材料、华海诚科、联瑞新材、德邦科技、天承科技、金宏气体、中巨芯、晶瑞电材、彤程新材、雅克科技。
- **风险提示：**AI 及高性能计算需求不及预期风险、先进封装技术产业化不及预期风险、下游客户认证周期较长风险、国产材料发展进度不及预期风险、新增产能利用率不足风险、行业竞争加剧风险、技术路线快速迭代风险、国际贸易摩擦及供应链风险。

华创证券研究所

证券分析师：孙维容

邮箱：sunweirong@hcyjs.com

执业编号：S0360526020001

证券分析师：王锐

邮箱：wangrui3@hcyjs.com

执业编号：S0360526040006

行业基本数据

		占比%
股票家数(只)	23	0.00
总市值(亿元)	11,387.86	0.88
流通市值(亿元)	5,794.41	0.58

相对指数表现

%	1M	6M	12M
绝对表现	-16.3%	49.3%	118.5%
相对表现	-13.6%	49.2%	106.7%



证监会审核华创证券投资咨询业务资格批文号：证监许可（2009）1210 号

仅供内部参考，请勿外传

投资主题

报告亮点

本文从“算力需求—封装架构—关键工艺—材料增量—国内产业化进展”五个层次系统梳理先进封装产业链，不仅分析 Chiplet、HBM、Fan-out 及 2.5D/3D 集成的发展趋势，还进一步分析 RDL、TSV、微凸点、混合键合和晶圆减薄等关键工艺对应的材料需求。

投资逻辑

AI、高性能计算和数据中心对计算能力、存储带宽及互连效率的要求持续提高，推动逻辑芯片、HBM 和 I/O 芯片在同一封装内集成。封装由传统后道制造环节升级为决定系统性能、功耗和可靠性的关键平台。Chiplet 与 HBM 发展将带动 Fan-out、FCBGA、2.5D/3D、TSV、微凸点及混合键合等技术加快应用，国内封测企业也正由倒装、晶圆级封装和 SiP 向多芯片异质集成延伸，部分平台已进入量产、试产或客户验证阶段。与此同时，多层 RDL、TSV、晶圆减薄和混合键合增加了光刻、介电层涂覆、种子层沉积、电镀、CMP、清洗及临时键合等工艺步骤，推动 CMP 材料、湿电子化学品、金属靶材、封装光刻胶、PI 材料、底填与塑封材料、导热填料及热界面材料的用量和性能要求同步提升。工艺步骤增加和材料性能升级将扩大本土供应商的导入空间，建议关注：鼎龙股份、安集科技、江丰电子、中船特气、上海新阳、艾森股份、飞凯材料、华海诚科、联瑞新材、德邦科技、天承科技、金宏气体、中巨芯、晶瑞电材、彤程新材、雅克科技。

仅供内部参考，请勿外传

目 录

一、全球先进封装市场与技术趋势：异质集成推动封装向系统级平台升级 7
（一）人工智能构成全球先进封装市场增长的核心驱动力 7
（二）摩尔定律放缓，芯片性能提升转向系统级集成 7
（三）Chiplet 重构芯片设计，HBM 推动计算与存储紧密集成 8
（四）横向互连与纵向堆叠构成先进封装主要集成方式 9
（五）混合键合：下一代互联技术，大幅度提升互联密度 13
（六）韬（τ）定律与逻辑折叠推动芯片设计由二维走向三维 14
二、全球与中国先进封装竞争格局：国内厂商加快平台建设和产业化 17
（一）全球先进封装平台加快演进，国内厂商实现分层突破 17
（二）国内先进封装扩产加速，产能集中于多芯片集成与高性能计算 19
三、先进封装材料需求有望快速增长，本土供应能力持续提升 21
（一）全球先进封装材料市场持续扩张，工艺升级推动材料价值量提升 21
（二）封装基板及其上游材料向大尺寸、高密度升级 22
（三）RDL 制造带动光刻、介电及电镀材料需求 24
（四）细间距互连推动凸点及相关材料升级 25
（五）TSV、晶圆减薄与混合键合推动晶圆级材料升级 25
（六）先进封装推动底填、塑封及胶黏材料升级 26
（七）高功耗芯片推动热管理与结构材料升级 27
四、投资建议：关注先进封装材料优质标的 29
（一）鼎龙股份 29
（二）安集科技 29
（三）江丰电子 29
（四）中船特气 29
（五）上海新阳 30
（六）艾森股份 30
（七）飞凯材料 30
（八）华海诚科 30
（九）联瑞新材 30
（十）德邦科技 31
（十一）天承科技 31
（十二）金宏气体 31
（十三）中巨芯 31
（十四）晶瑞电材 31

仅供内部参考，请勿外传

（十五）彤程新材 32
（十六）雅克科技 32
五、风险提示 33
（一）AI 及高性能计算需求不及预期风险 33
（二）先进封装技术产业化不及预期风险 33
（三）下游客户认证周期较长风险 33
（四）国产材料发展进度不及预期风险 33
（五）新增产能利用率不足风险 33
（六）行业竞争加剧风险 33
（七）技术路线快速迭代风险 33
（八）国际贸易摩擦及供应链风险 33

仅供内部参考，请勿外传

图表目录

图表 1 全球封测市场、传统封装及先进封装市场规模 7
图表 2 半导体性能提升由晶体管微缩向系统级优化转变 8
图表 3 传统封装与先进封装的主要形式 8
图表 4 Chiplet 通过提高良率、异构集成和裸片复用降低大芯片开发成本 9
图表 5 下一代 HBM 堆叠及互连技术演进路线 9
图表 6 扇入型与扇出型晶圆级封装结构对比 10
图表 7 CoWoS-S、CoWoS-R 与 CoWoS-L 结构对比 10
图表 8 RDL 主要工艺及材料需求 11
图表 9 RDL 通过新增金属层重新分布芯片 I/O 11
图表 10 TSV 在硅片内部形成垂直导电通道 11
图表 11 英特尔 EMIB 平台的局部硅桥及互连结构 12
图表 12 2.5D 横向集成与 3D 纵向堆叠结构对比 12
图表 13 先进封装主要凸点及互连结构对比 13
图表 14 混合键合的互连间距与互连密度较 TSV 等技术可实现进一步提升 13
图表 15 混合键合技术相比微凸点的优势 14
图表 16 逻辑折叠平台及双层芯片键合界面 15
图表 17 铜—二氧化硅混合键合工艺流程及关键材料环节 16
图表 18 2024 年全球前十大封测企业排名 17
图表 19 全球及国内主要企业先进封装与三维集成平台对比 17
图表 20 国内主要封测企业 2020-2025 年营业收入 18
图表 21 国内主要封测企业 2021-2025 年营业收入增速 18
图表 22 国内主要企业先进封装平台、扩产项目及产业化进展 19
图表 23 全球半导体先进封装材料市场规模 21
图表 24 中国半导体先进封装材料市场规模 21
图表 25 不同封装架构的新增工艺与材料需求 22
图表 26 ABF 封装基板结构及主要材料 23
图表 27 玻璃基先进封装技术的演进路径 23
图表 28 BT 载板、ABF 载板与玻璃芯基板技术及应用对比 23
图表 29 RDL 结构及主要材料分布 24
图表 30 RDL 主要受益材料及相关企业 24
图表 31 凸点及芯片互连主要受益材料和相关企业 25
图表 32 TSV 制造流程及主要材料 26
图表 33 TSV、晶圆减薄及混合键合主要受益材料 26

仅供内部参考，请勿外传

图表 34 先进封装底填、塑封及芯片粘结材料相关企业 27
图表 35 AI 芯片封装热传导路径及散热材料设计 27
图表 36 先进封装热管理主要受益材料和相关企业 28

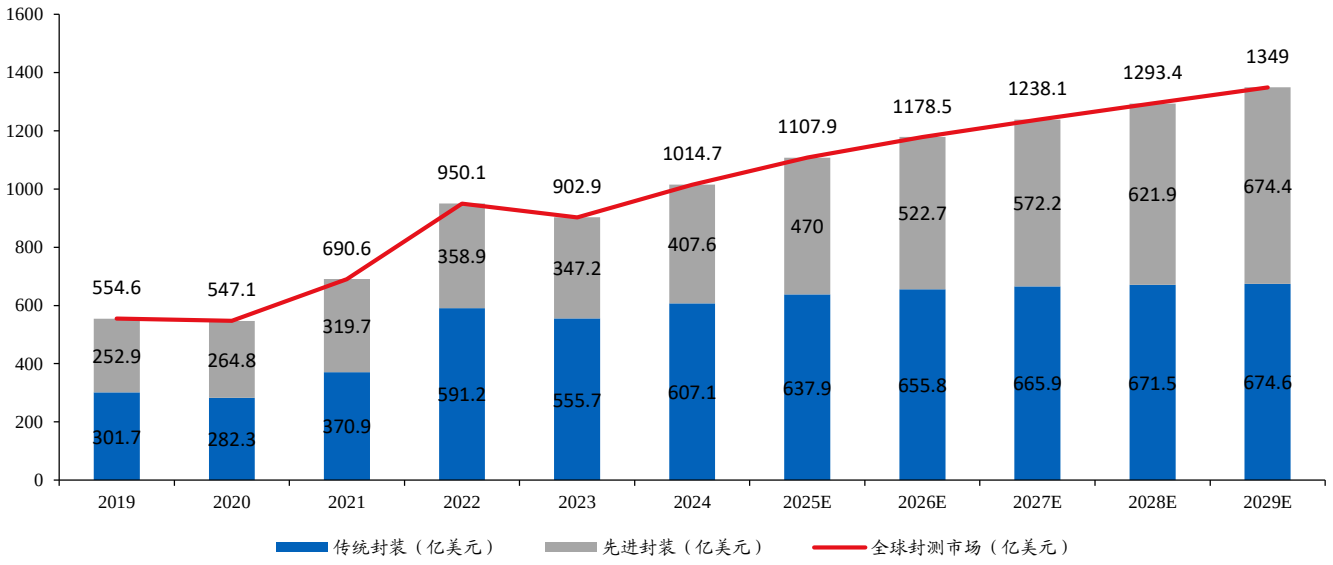
仅供内部参考，请勿外传

一、全球先进封装市场与技术趋势：异质集成推动封装向系统级平台升级

（一）人工智能构成全球先进封装市场增长的核心驱动力

AI、高性能计算和数据中心对计算能力、存储带宽及互连效率提出更高要求，推动逻辑芯片、HBM 和 I/O 芯片向同一封装集成。由此，封装从传统后道制造环节逐步升级为影响系统性能、功耗和可靠性的关键平台。根据 Yole 预测，全球封测市场规模由 2019 年的 554.6 亿美元增长至 2024 年的 1,014.7 亿美元，预计 2029 年达到 1,349 亿美元，对应 2024-2029 的 CAGR 为 5.9%。其中，先进封装市场规模预计由 2024 年的 407.6 亿美元增长至 2029 年的 674.4 亿美元，对应 2024-2029 的 CAGR 为 10.6%；先进封装占全球封测市场的比重预计由 2024 年的 40.2%提升至 2029 年的约 50%。

图表 1　全球封测市场、传统封装及先进封装市场规模



资料来源：Yole、灼识咨询，转引自盛合晶微招股说明书，华创证券

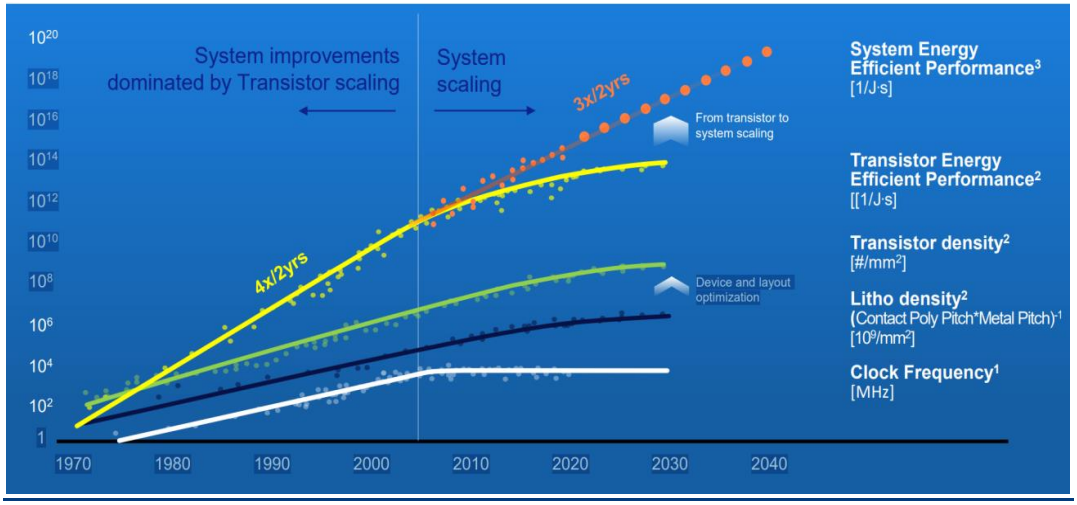
（二）摩尔定律放缓，芯片性能提升转向系统级集成

近年来，传统晶体管微缩速度已经放缓，尺寸继续缩小所带来的性能收益下降，制造成本、功耗及互连问题日益突出，单纯依靠制程迭代已难以满足系统性能提升需求。IEEE IRDS 指出，摩尔微缩所推动的系统扩展正面临功耗和数据带宽等资源约束，未来需要协同集成逻辑、存储和 I/O；imec 则将相关瓶颈归纳为尺寸、存储与带宽、功耗与散热等“扩展墙”，并提出通过系统—技术协同优化推动性能持续提升。

先进封装是系统级集成的重要实现手段。传统封装通常以单颗芯片封装为主，先进封装则将多颗专用芯片集成于同一封装，使其作为一个整体工作，从而在传统晶体管微缩放缓的情况下继续提升系统性能、带宽和功率效率。其核心不再只是保护和连接芯片，而是通过更高密度的互连实现逻辑、存储及其他功能芯片的异质集成。

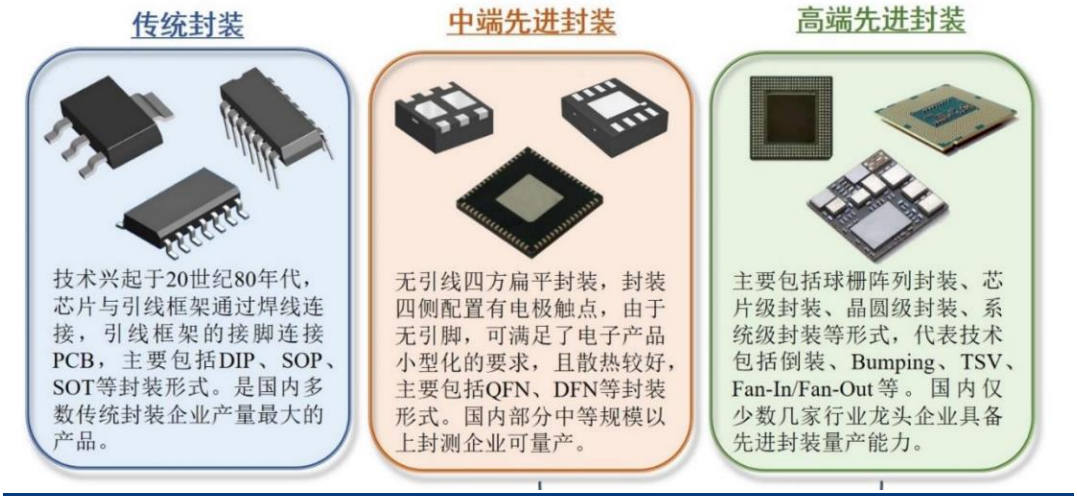
仅供内部参考，请勿外传

图表 2 半导体性能提升由晶体管微缩向系统级优化转变



资料来源：Karl Rupp、台积电，转引自 ASML《Technology Strategy to Drive Moore's Law into Next Decade》

图表 3 传统封装与先进封装的主要形式



资料来源：甬矽电子《首次公开发行股票并在科创板上市招股说明书》

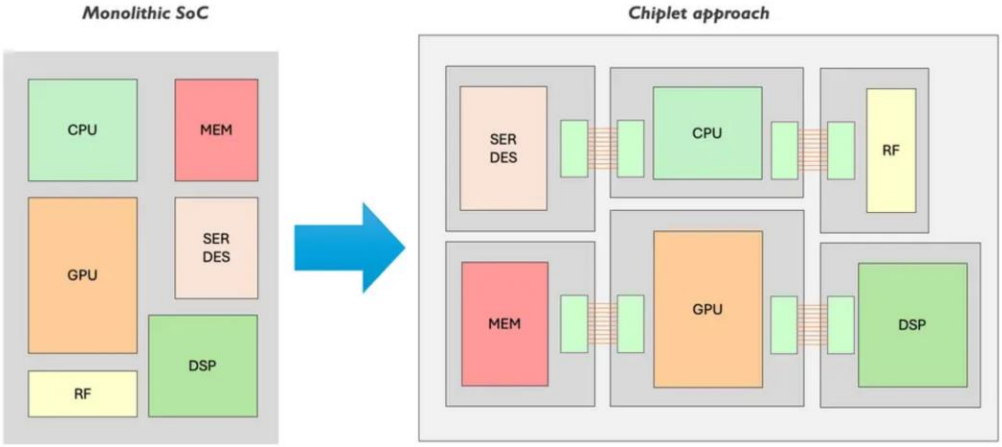
（三）Chiplet 重构芯片设计，HBM 推动计算与存储紧密集成

随着单颗芯片面积和设计复杂度持续上升，单片 SoC 在制造成本、良率和产品迭代方面面临更大压力。Chiplet 将处理器、存储、I/O 等功能拆分为多个裸片，并通过先进封装集成于同一封装内，使不同功能裸片可以分别采用与其性能和成本相匹配的工艺节点。

Chiplet 提高了芯片设计的模块化程度和裸片复用能力，也有利于改善大面积芯片的制造良率。但功能拆分后，原本位于单颗芯片内部的通信需要通过裸片间接口完成，因此对封装内互连带宽、传输功耗、接口标准、封装良率和测试提出了更高要求。Chiplet 拆分能否转化为系统性能和成本优势，很大程度上取决于封装内互连能力。

仅供内部参考，请勿外传

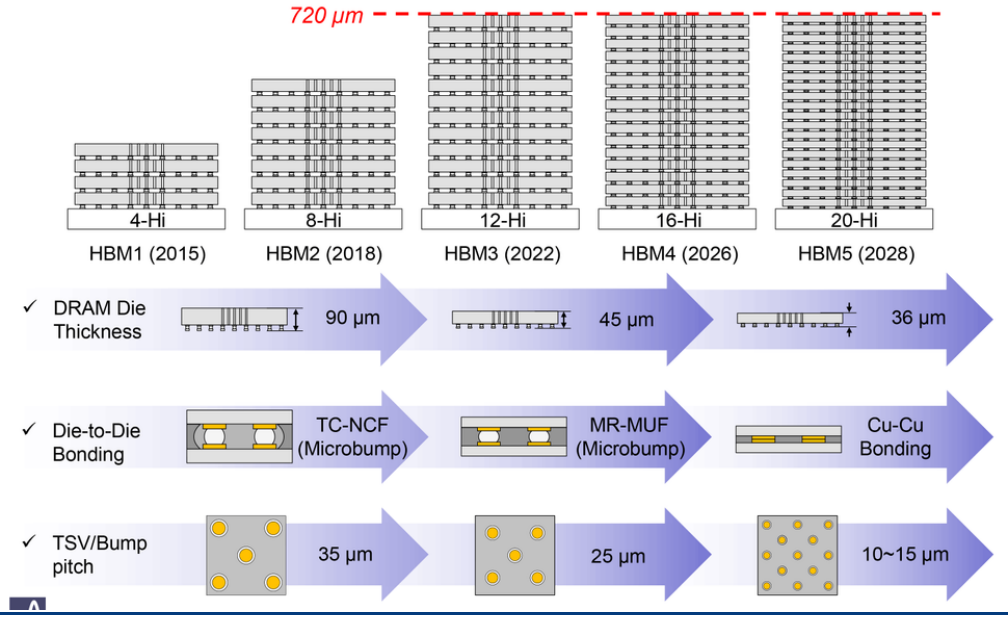
图表 4　Chiplet 通过提高良率、异构集成和裸片复用降低大芯片开发成本



资料来源：Eric Beyne《Chiplet Interconnect Technology: Piecing Together the Next Generation of Chips》

人工智能的发展推动 HBM 技术革新。HBM 利用 TSV 贯穿多层 DRAM 裸片，并通过微凸点或铜—铜键合实现垂直互连，从而在有限封装面积内提高存储容量和带宽。KAIST TERALAB 预计，HBM 将由 HBM1 的 4 层堆叠逐步向 HBM4 的 16 层和 HBM5 的 20 层堆叠发展，DRAM 裸片厚度由约 90μm 降至 36μm，TSV 及凸点间距由 35μm 缩小至 10—15μm，裸片间连接也将由微凸点向铜—铜键合演进。

图表 5　下一代 HBM 堆叠及互连技术演进路线



资料来源：KAIST Terabyte Interconnection and Package Laboratory《HBM Roadmap Ver 1.7 Workshop》

（四）横向互连与纵向堆叠构成先进封装主要集成方式

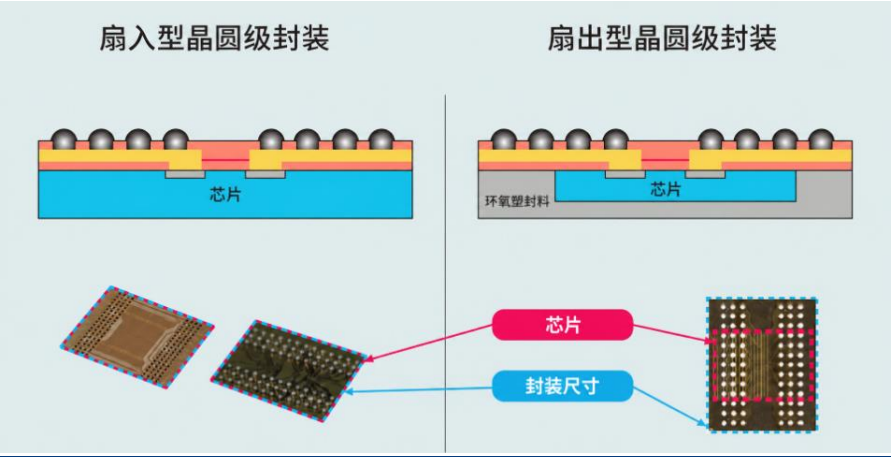
先进封装并非单一技术路线，而是由扇出型封装、2.5D 集成和 3D 集成等多种封装架构组成。不同架构的主要差异，在于裸片的排列方式、中介层结构以及裸片间互连方式。

扇出型封装——首先将裸片置于塑封材料中，再利用重布线层将芯片焊盘向裸片外部延伸，从而获得大于裸片面积的布线和 I/O 区域。与扇入型晶圆级封装相比，扇出型封装的重布线区域可以超出裸片边缘，因此能够容纳更多 I/O，并支持多个裸片在同一封装内

仅供内部参考，请勿外传

互连。台积电将 InFO 列为 3DFabric 先进封装技术之一，并将其主要用于对性能、集成密度和成本均有要求的移动及网络应用。

图表 6 扇入型与扇出型晶圆级封装结构对比

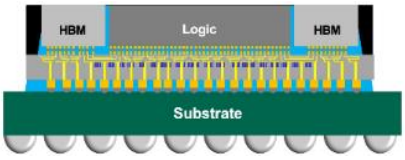
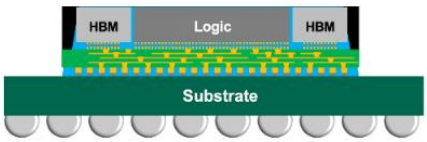
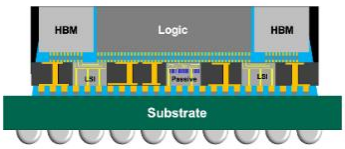


资料来源：SK hynix《Packaging Technology, a Key to Next-Generation Semiconductor Competitiveness》

2.5D 集成——通常将逻辑裸片、HBM 等芯片并排放置在中介层上，并通过中介层内部的高密度布线实现裸片间连接。2.5D 集成的核心是在封装基板与功能裸片之间引入高密度互连结构，使逻辑 Chiplet 和 HBM 能够在同一封装内实现横向连接。根据互连结构覆盖范围的不同，2.5D 集成可以采用大面积中介层，也可以仅在相邻裸片之间设置局部硅桥。中介层可以采用硅、RDL、有机材料或玻璃等不同技术方案，其中硅中介层通常利用 TSV 完成中介层正面与背面的垂直导通。

台积电 CoWoS 是以中介层为核心的 2.5D 封装平台，可在同一封装内集成多个 SoC、逻辑 Chiplet 和 HBM。CoWoS-S 采用大面积硅中介层，在中介层上形成高密度互连布线，并通过 TSV 连接中介层正面裸片与底部封装基板。CoWoS-R 以聚合物和铜线路构成的 RDL 中介层连接 SoC 与 HBM，其 RDL 中介层最小布线间距为 4μm。CoWoS-L 则结合 RDL 中介层与局部硅互连，使封装可以集成多种嵌入式芯片。

图表 7 CoWoS-S、CoWoS-R 与 CoWoS-L 结构对比

	CoWoS-S	CoWoS-R	CoWoS-L
结构对比			

资料来源：台积电 3DFabric 官方网站，华创证券

重布线层（Redistribution Layer，RDL）通过介电层与金属线路交替堆叠，将芯片原有 I/O 重新排列至所需位置，并可将焊点向裸片范围之外扩展。RDL 既是 Fan-out 封装扩大布线面积的基础，也可作为 2.5D 和 Chiplet 封装中的高密度互连结构。RDL 通常由钝化或介电层与铜金属层交替构成。第一层 RDL 一般需要上下两层钝化层，此后每增加一层 RDL，通常还需要相应增加一层钝化层。因此，三层 RDL 通常包含三层金属和四层钝化结构。随着封装内集成的裸片数量增加，RDL 向更多层数、更细线宽线距和更大加工面积发展，不仅带动封装光刻胶、介电材料、电镀材料及湿电子化学品需求，也增加了涂覆、曝光、显影、固化、溅射及电镀等加工环节。

仅供内部参考，请勿外传

图表 8 RDL 主要工艺及材料需求

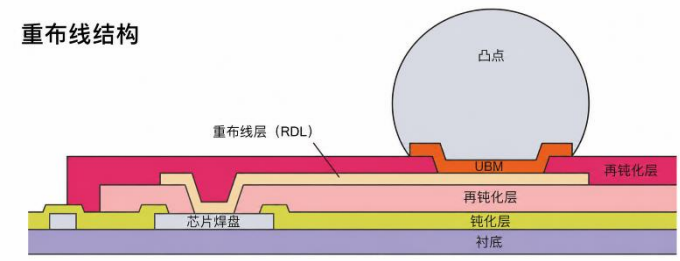
主要工序	主要材料	核心作用	性能要求
介电层涂覆	PI、PBO 等介电材料	形成线路间绝缘和钝化结构	高分辨率、低损耗、低翘曲
图形形成	封装光刻胶、显影液	定义金属线路及通孔图形	高解析度、图形稳定性
种子层沉积	铜靶、钛或钛钨等材料	为后续铜电镀提供导电基础	膜层均匀、附着力高
铜线路电镀	铜电镀液及添加剂	形成 RDL 线路和层间通孔	均匀沉积、低缺陷
去胶与蚀刻	剥离液、蚀刻液及清洗液	去除光刻胶和多余种子层	低残留、低腐蚀
钝化与固化	PI、PBO 等介电材料	保护线路并形成层间绝缘	耐热、耐湿及高可靠性

资料来源：MKS Instruments《Process Technologies in Advanced Packaging》，华创证券整理

硅通孔（Through-Silicon Via，TSV）是在硅片内部形成垂直导电通道，用于连接硅片正面与背面的电路。在 2.5D 封装中，TSV 可以连接硅中介层上的功能裸片与底部封装基板；在 3D 封装中，TSV 则可以贯穿堆叠裸片，形成垂直信号和电源通路。HBM 利用 TSV 连接多层 DRAM 裸片，并通过微凸点等结构完成相邻裸片之间的电气连接；随着互连间距缩小，部分下一代方案开始向铜—铜键合演进。

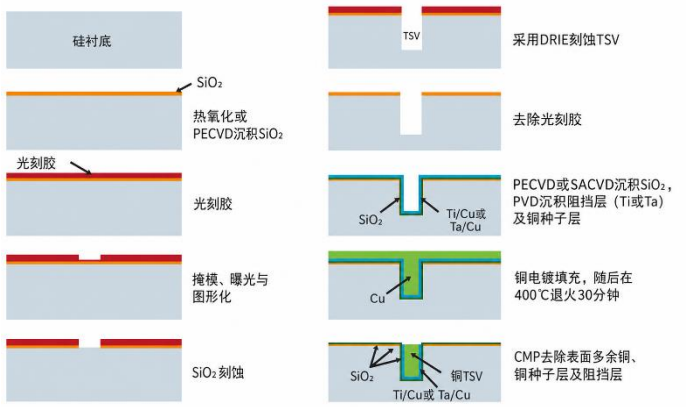
TSV 制造主要包括深硅刻蚀、绝缘层沉积、阻挡及种子层沉积、铜电镀填充和 CMP 等环节。刻蚀形成深孔后，需要在孔壁沉积介质层，将铜导体与硅衬底隔离；随后形成阻挡层和铜种子层，并通过电镀填充铜。铜填充完成后，再采用 CMP 去除晶圆表面的多余铜和阻挡层，使 TSV 端面与晶圆表面保持平整。

图表 9 RDL 通过新增金属层重新分布芯片 I/O



资料来源：MKS Instruments《Process Technologies in Advanced Packaging》

图表 10 TSV 在硅片内部形成垂直导电通道

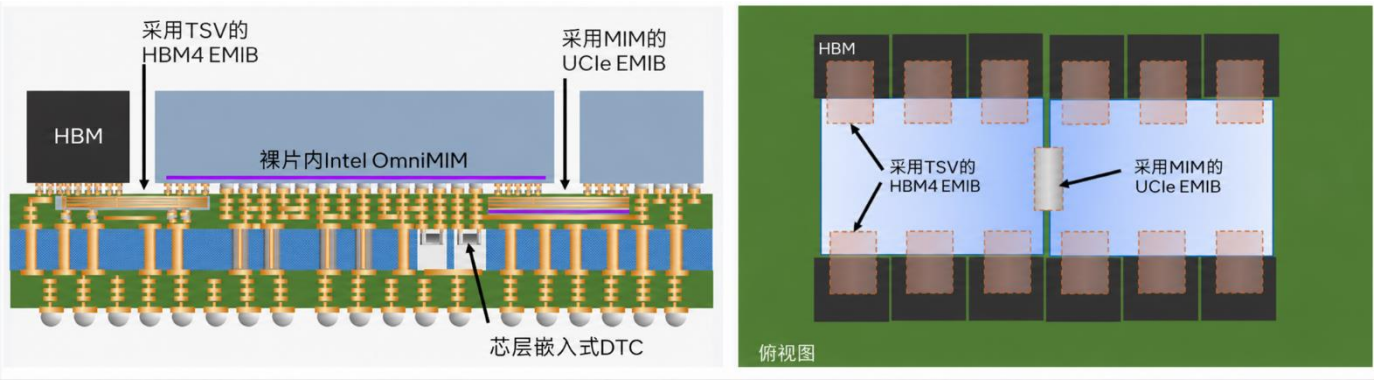


资料来源：MKS Instruments《Process Technologies in Advanced Packaging》

英特尔 EMIB 在封装基板内部嵌入小尺寸硅桥，在相邻裸片之间提供高密度互连，不采用覆盖整个封装的大面积硅中介层。EMIB 仅在硅桥区域采用细间距微凸点，其余裸片与基板连接区域可以采用相对较大的凸点间距。英特尔表示，这种结构能够利用标准封装组装流程，其主要变化集中在嵌入硅桥的封装基板制造环节。EMIB 已于 2017 年进入大规模制造，并应用于服务器、网络和高性能计算产品。

仅供内部参考，请勿外传

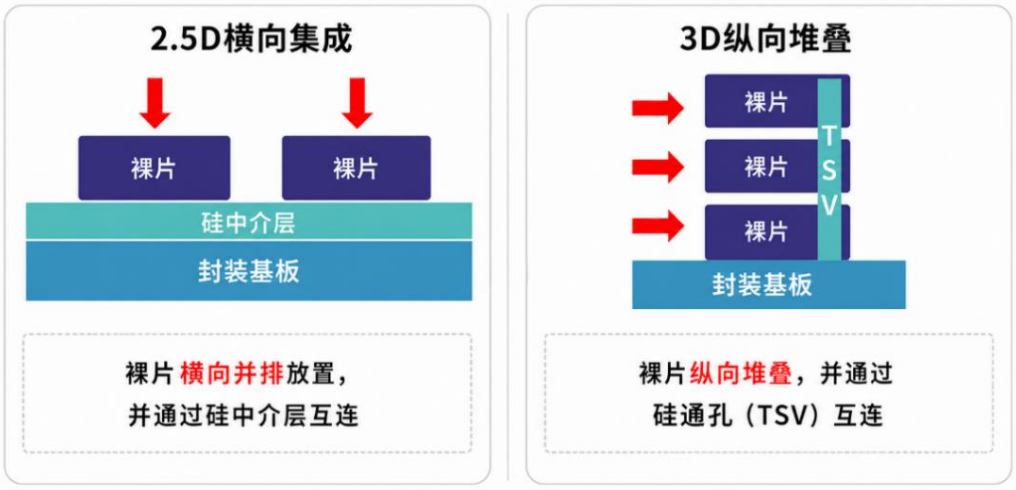
图表 11 英特尔 EMIB 平台的局部硅桥及互连结构



资料来源：Intel Foundry《EMIB Technology Brief》

3D 集成——将不同裸片沿垂直方向堆叠，并通过 TSV、微凸点或铜—铜混合键合形成垂直互连。相较裸片横向并排布置，垂直堆叠可以缩短裸片间连接距离，并提高单位封装面积内的集成密度。台积电 SoIC 采用 3D 硅堆叠实现 Chiplet 集成，并可继续与 CoWoS 等后端封装技术结合。在更细的互连间距下，无凸点铜—铜混合键合是 3D 集成的主要技术方向之一；与此同时，垂直堆叠也提高了散热、供电、测试和制造良率控制的难度。

图表 12 2.5D 横向集成与 3D 纵向堆叠结构对比



资料来源：IC-Link by imec《ASIC Packaging: How to Navigate a Complex and Changing Landscape》

2.5D 和 3D 集成需要在裸片、中介层及封装基板之间建立高密度连接，推动互连结构由焊球和普通凸点向铜柱、微凸点及混合键合演进。倒装芯片通过凸点将芯片正面焊盘直接连接至封装基板或中介层，相较引线键合能够在芯片表面布置更多 I/O，并缩短信号和供电路径。

UBM 是保证凸点界面稳定性和长期可靠性的基础结构。凸点下金属层（Under Bump Metallization，UBM）位于芯片焊盘与凸点之间，通常由附着层、阻挡层和表面金属层组成，分别承担增强界面结合、限制金属扩散、改善焊料润湿和提供导电连接等功能。

铜柱凭借较好的导电、导热和尺寸稳定性，成为细间距倒装互连的重要结构。铜柱顶部通常保留焊料帽，并通过回流与基板或中介层形成连接；其主体主要通过厚膜光刻和电镀工艺制造，相较完全由焊料组成的凸点，更有利于控制凸点高度和互连间距。

仅供内部参考，请勿外传

微凸点进一步缩小互连节距，主要用于 HBM、硅中介层和 3D 裸片堆叠等高密度集成场景。微凸点可以连接逻辑裸片与中介层，也可以连接上下堆叠的存储裸片；与普通倒装凸点相比，其数量更多、尺寸更小，因此对凸点高度一致性、焊料成分、界面氧化控制、组装对准和热循环可靠性提出了更高要求。

图表 13　先进封装主要凸点及互连结构对比

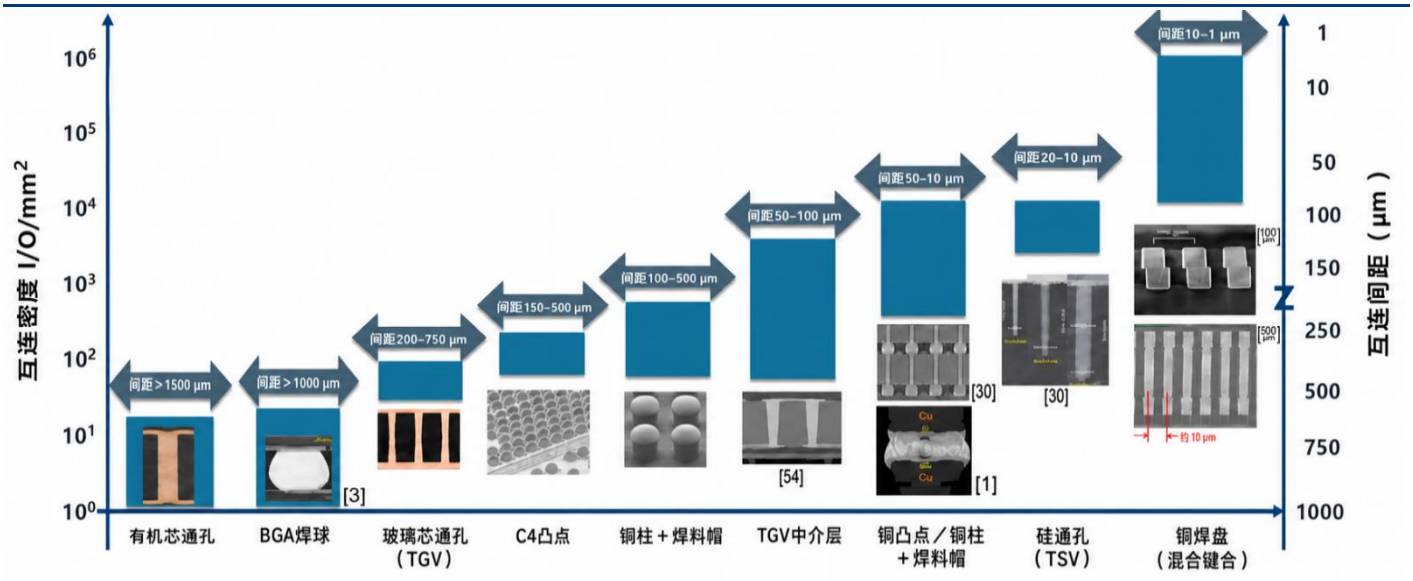
互连形式	主要材料	主要应用	技术特点
焊球或焊料凸点	锡基无铅焊料、助焊剂	BGA、WLP 及一般倒装封装	工艺成熟，适用于相对较大节距
铜柱凸点	铜柱、焊料帽、UBM	FC-CSP、FC-BGA、Fan-out	导电能力较强，可缩小互连节距
微凸点	铜、锡银焊料、UBM	2.5D、HBM 及 3D 堆叠	互连密度较高，但工艺及可靠性要求提高
铜—铜直接互连	高纯铜、介质层及表面处理材料	混合键合、细间距 3D 集成	无需传统焊料，可进一步缩小互连间距
键合线	金线、铜线、银合金线	引线键合、部分 SiP 和功率器件	工艺成熟，但互连距离和密度受到限制

资料来源：MKS Instruments《Advanced Packaging Handbook》、imec《Wafer-to-wafer hybrid bonding: pushing the boundaries to 400nm interconnect pitch》及《A view on the 3D technology landscape》，华创证券整理

（五）混合键合：下一代互联技术，大幅度提升互联密度

先进封装通过缩小互连间距提高单位面积 I/O 数量，使封装内不同裸片之间能够实现更高带宽的连接。封装互连由有机基板通孔、BGA 焊球和 C4 凸点，逐步向铜柱、微凸点、TSV 及无凸点铜—铜混合键合演进。

图表 14　混合键合的互连间距与互连密度较 TSV 等技术可实现进一步提升



资料来源：MKS Instruments《Process Technologies in Advanced Packaging》

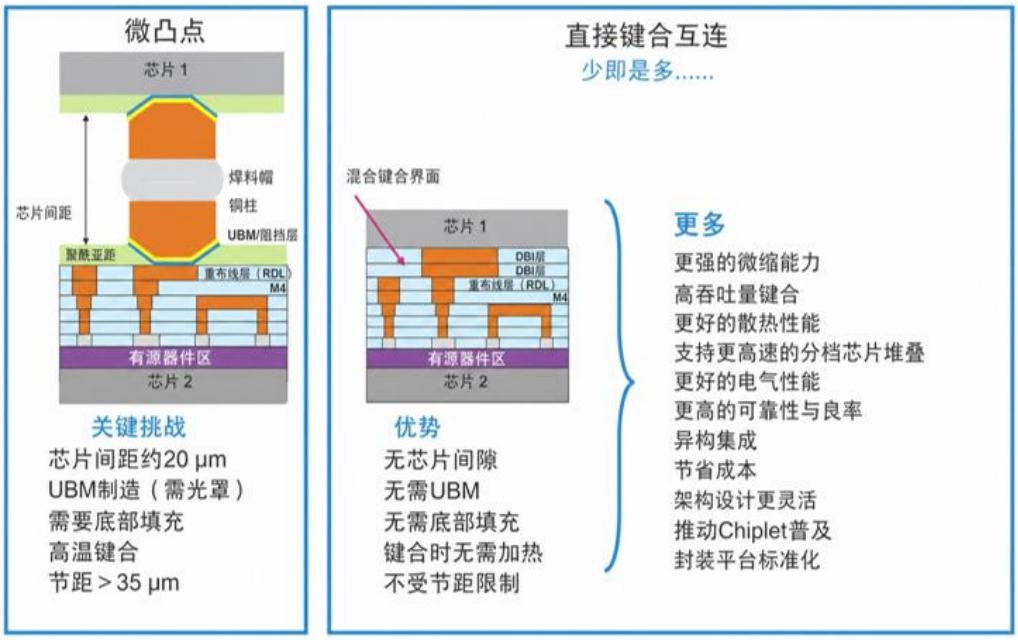
混合键合同时形成铜—铜电气连接和介质层—介质层机械连接，将互连间距进一步缩小至微米级甚至亚微米，不再依赖传统焊料微凸点。虽然微凸点能够提供比传统 BGA 焊球和 C4 凸点更小的互连间距，但其继续微缩会受到焊料体积、底部填充、对准精度和连接可靠性等因素限制。

英特尔 Foveros Direct 3D 采用直接铜—铜混合键合，将互连间距缩小至 10μm 以下，其互连密度可达到传统微凸点技术的约 10 倍。三星正在开发间距低于 6μm 的混合铜键合，

仅供内部参考，请勿外传

用于逻辑裸片的高密度 3D 堆叠。

图表 15　混合键合技术相比微凸点的优势



资料来源：Laura Mirkarimi（Xperi）《Hybrid Bonding for the Next Generation of High-Performance Devices》

（六）韬（τ）定律与逻辑折叠推动芯片设计由二维走向三维

2026 年 5 月，华为在 IEEE ISCAS 2026 上提出韬（τ）定律，将“时间缩微”作为半导体和电子系统持续演进的新思路。与摩尔定律主要通过缩小晶体管尺寸、提高单位面积晶体管数量不同，韬定律以特征时间常数 τ 为统一优化目标，通过降低器件开关延迟、电路互连延迟、芯片计算与存储访问时间以及系统通信时间，持续提升性能、能效和集成密度。2026 年 7 月发布的 V2 版论文进一步补充了工程实现路径、量化验证数据及产品演进路线，推动韬定律由理论框架向工程验证延伸。

韬定律将空间缩微视为压缩时间常数的一种手段。当晶体管尺寸进一步缩小的物理难度和经济成本持续增加时，还可以通过材料、器件结构、电路布局、芯片架构和系统互连等多层级优化，缩短信号与数据的传输路径。根据华为提出的技术框架，器件层主要通过降低晶体管及局部互连的电阻和寄生电容压缩时间常数；电路层通过逻辑折叠缩短关键路径；芯片层通过软件、架构和硅的协同设计提高计算并行度和数据利用效率；系统层则通过统一互连和内存语义降低芯片间通信时延。半导体产业的竞争指标因此有望由单一的晶体管尺寸和面密度，进一步扩展至性能、能效、延迟、体积密度及系统效率等综合指标。

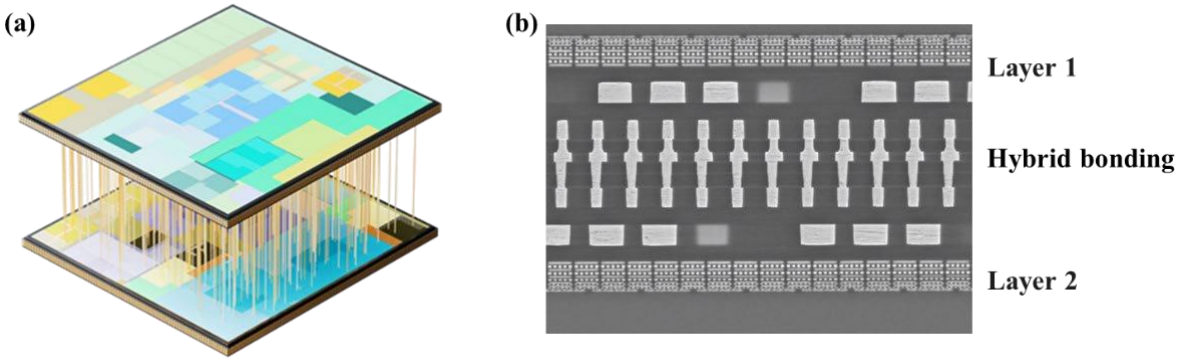
逻辑折叠是韬定律在电路和芯片层的重要实现方式，推动芯片设计由“二维设计后堆叠”转向“原生三维协同设计”。传统 2.5D 和 3D 封装通常先分别完成处理器、存储器、I/O 等裸片的二维设计，再利用中介层、TSV、微凸点或混合键合进行横向互连或纵向堆叠，其拆分对象主要是功能相对完整的 Chiplet，设计粒度较粗。逻辑折叠则在芯片设计阶段将同一个逻辑模块拆分为更细的逻辑单元，并分别布置在上下两个有源晶圆或裸片中，再通过高密度垂直互连共同组成完整电路。上下层不再是能够独立工作的功能裸片，而

仅供内部参考，请勿外传

是同一个逻辑系统不可分割的组成部分。通过把原本较长的平面布线转化为更短的垂直连接，逻辑折叠能够降低互连电阻和寄生电容，缩短关键路径并改善时钟网络，从而在不改变底层器件节点的情况下提升性能、能效和单位投影面积内的晶体管数量。

超高密度混合键合是逻辑折叠实现细粒度三维互连的关键工艺。传统 3D 封装连接的主要是相对独立的功能裸片，垂直连接数量有限；逻辑折叠则需要在上下有源层之间建立间距向芯片顶层金属布线尺度逼近的大规模垂直连接。微凸点继续缩小会受到焊料体积、底部填充、对准精度和寄生参数等因素限制，而铜—铜及介质—介质同时连接的混合键合不依赖传统焊料凸点，更适合形成微米级及亚微米级互连。华为 V2 论文披露，Kirin 2026 采用晶圆对晶圆、面对面混合键合，混合键合间距达到 1.5μm，对准精度目标低于 0.5μm。作为对比，Yole 披露当前晶圆对晶圆混合键合量产间距主要为 1—2μm，说明相关方案已经接近现阶段晶圆级混合键合的先进量产区间。

图表 16　逻辑折叠平台及双层芯片键合界面



资料来源：Tingbo He, A Time Scaling Theory for Multi-Layer Electronic Systems, ChinaXiv:202605.00224v2

逻辑折叠能够在固定器件节点上改善晶体管密度和功耗性能。根据华为 V2 论文披露的移动 SoC 验证结果，逻辑折叠将晶体管密度由 155MTr/mm²提高至 238MTr/mm²，增幅约 55%；在同等性能下，功耗降低约 41%。在代表性处理器核心中，双层折叠结构使时钟缓冲器数量减少超过 50%，时钟偏斜降低约 25%，布线长度减少约 30%；部分关键数据路径由数百微米缩短至垂直方向的微米级连接。这些改善主要来自三维空间内的电路重构和关键路径缩短，而非晶体管物理尺寸的进一步缩小。

逻辑折叠也显著提高了芯片设计、制造和封装的协同难度。首先，现有 EDA 工具主要面向单一平面内的布局布线，逻辑折叠需要同时处理跨晶圆逻辑分区、垂直互连、时钟树、电源网络、信号完整性、热耦合及多工艺角收敛，推动 EDA 由多个二维裸片的独立优化转向真正的三维联合优化。其次，上下有源层堆叠会提高单位投影面积内的功率密度，并削弱超薄晶圆的横向热扩散能力，需要避免上下层热点重叠，同时协同设计散热路径和电源递送网络。最后，晶圆对晶圆键合的整体良率由上下晶圆良率及键合良率共同决定，对上下晶圆缺陷分布匹配、晶圆级测试、缺陷冗余与修复、晶圆翘曲控制、键合对准及键合后测试提出更高要求。因此，逻辑折叠短期内更可能优先应用于价值量较高、设计与制造协同能力较强的移动 SoC、AI 芯片及高性能计算芯片。

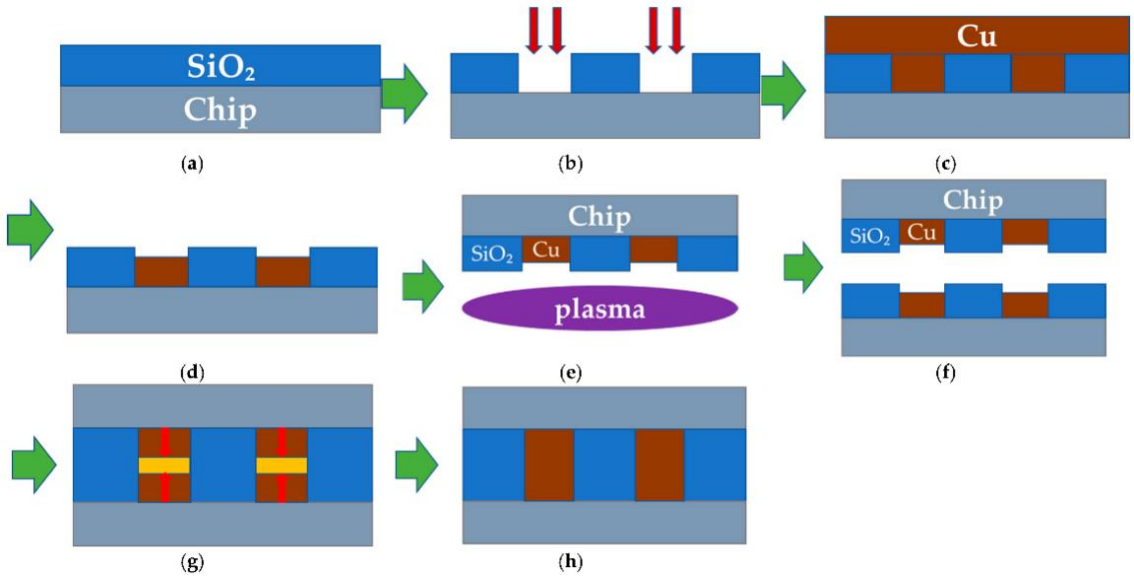
逻辑折叠有望推动混合键合材料需求由“增加用量”向“提高性能和纯度”升级。混合键合后的铜和介质表面直接构成键合界面，互连间距越小，对铜凹陷、介质侵蚀、表面粗糙度、颗粒和金属残留的容忍度越低。Imec 在 2μm 间距芯粒对晶圆混合键合中，将铜焊盘凹陷控制在 2.5nm 以内，并将铜/SiCN 表面的 CMP 质量视为关键工艺；相关研究

仅供内部参考，请勿外传

也指出，混合键合铜焊盘凹陷通常需要控制在 5nm 以内，键合表面的形貌和洁净度直接影响空洞率、键合强度和量产良率。

材料端，铜表面超高平坦度和低缺陷要求将首先带动铜及介质 CMP 抛光液、抛光垫和后 CMP 清洗液升级；铜互连数量增加及尺寸缩小，将提高铜电镀液、添加剂以及高纯铜、钛、钨钛等种子层和阻挡层靶材的纯度与均匀性要求；晶圆减薄和多层堆叠则增加临时键合胶、解键合材料及晶圆清洗材料需求。此外，更高功率密度和复杂热路径将推动热界面材料、低热阻胶黏剂等向高导热、低应力和高可靠方向发展。

图表 17　铜—二氧化硅混合键合工艺流程及关键材料环节



资料来源：Seung-Hoon Lee、Su-Jong Kim、Ji-Su Lee、Seok-Ho Rhi《Thermal Issues Related to Hybrid Bonding of 3D-Stacked High Bandwidth Memory: A Comprehensive Review》，Electronics，2025，14(13)，2682

仅供内部参考，请勿外传

二、全球与中国先进封装竞争格局：国内厂商加快平台建设和产业化

（一）全球先进封装平台加快演进，国内厂商实现分层突破

全球先进封装产业已经形成晶圆制造企业、IDM 和专业封测企业共同参与的竞争格局。台积电围绕 3DFabric 建立 InFO、CoWoS 和 SoIC 等平台，覆盖 Fan-out、2.5D 中介层及 3D 混合键合；英特尔通过 EMIB 和 Foveros 分别发展局部硅桥和 3D 堆叠；三星则围绕 I-Cube、X-Cube 及混合键合推进逻辑、存储和封装协同集成。国际龙头已经由单项封装技术竞争，转向覆盖设计、晶圆制造、中介层、封装和测试的平台化竞争。专业封测企业也在加快向高密度 Fan-out、2.5D/3D 和 Chiplet 集成延伸。日月光以 VIPack 为核心，形成 FOCoS、FOCoS-Bridge、FOSiP、2.5D/3D 及光电共封装等技术布局；安靠则围绕 SWIFT、S-SWIFT、SiP 和 2.5D/3D TSV 等平台发展高密度多芯片集成。与晶圆制造企业和 IDM 相比，专业封测企业服务的客户范围更广，同时具备封装、测试和规模生产经验，更适合承接不同设计公司的多品种封装需求。

从全球竞争格局看，中国大陆封测企业已进入全球主要厂商行列。根据 Gartner 数据，2024 年全球前十大封测企业中，中国大陆企业占据四席。其中，长电科技、通富微电、华天科技和盛合晶微分别位列全球第三、第四、第六和第十，市场份额分别为 11.3%、7.8%、3.8%和 1.6%。根据芯思想研究院数据，长电科技 2025 年继续位列全球 OSAT 厂商第三位、中国大陆第一。

图表 18　2024 年全球前十大封测企业排名

排名	公司名称	国家或地区	2024 年市场份额	2023 年市场份额	2022 年市场份额
1	日月光	中国台湾	23.70%	24.80%	27.70%
2	安靠科技	美国	15.00%	16.20%	16.00%
3	长电科技	中国大陆	11.30%	10.40%	11.20%
4	通富微电	中国大陆	7.80%	7.80%	7.00%
5	力成科技	中国台湾	4.90%	5.20%	5.20%
6	华天科技	中国大陆	3.80%	3.20%	3.00%
7	京元电子	中国台湾	2.70%	2.60%	2.80%
8	联合科技	新加坡	2.00%	2.00%	1.70%
9	韩亚微	韩国	1.70%	1.40%	1.30%
10	盛合晶微	中国大陆	1.60%	1.10%	0.60%

资料来源：Gartner，转引自盛合晶微招股说明书，华创证券

图表 19　全球及国内主要企业先进封装与三维集成平台对比

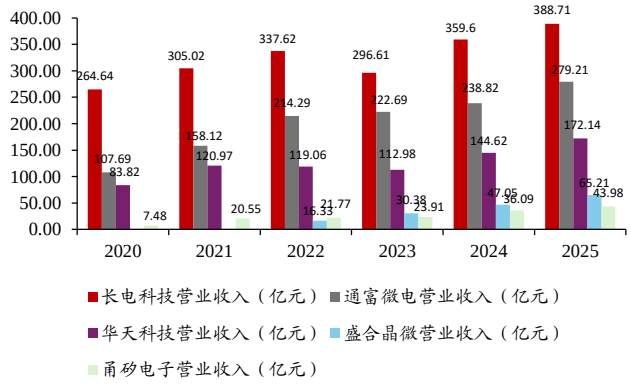
公司	企业定位	代表平台或产品	主要封装方向	重点应用
台积电	专业晶圆代工及先进封装服务平台	InFO、CoWoS、SoIC	Fan-out、2.5D 及 3D 芯片堆叠	AI/HPC、通信、汽车与工业、消费电子及物联网
英特尔	IDM 及先进制造与封装平台	EMIB、Foveros 及 Foveros Direct	2D/2D+、2.5D、3D 堆叠及 3.5D 异构集成	AI、数据中心及高性能计算（HPC）
三星电子	晶圆代工、存储与先进封装协同平台	I-Cube、X-Cube	2.5D/3D 异构集成、垂直堆叠及混合铜键合	AI、高性能计算（HPC）、汽车电子及边缘系统

仅供内部参考，请勿外传

日月光	全球领先的综合型半导体封装与测试服务商	VIPack 平台（包括 FOCoS、FOCoS-Bridge、FOSiP 等）	Fan-out、SiP、2.5D/3D 异构集成、TSV 及光电共封装	AI、高性能计算（HPC）、5G 通信、汽车电子及网络/服务器
安靠	全球领先的独立半导体封装与测试服务商	VIPack 平台（包括 FOCoS、FOCoS-Bridge、FOSiP 等）	Fan-out、SiP、2.5D/3D 异构集成、TSV 及光电共封装	AI、高性能计算（HPC）、5G 通信、汽车电子及网络/服务器
长电科技	中国大陆综合型封测龙头企业	XDFOI、超大尺寸 FCBGA	高密度 Fan-out、2.5D/3D、SiP 及 FCBGA	AI/HPC、5G 及网络通信、高密度存储、汽车电子
通富微电	集成电路封装测试及一站式服务提供商	FCBGA 及 Chiplet 集成技术	Bumping、WLCSP、FC、SiP 及 Chiplet 集成	AI/HPC、大数据存储、5G 网络通信、智能终端及汽车电子
华天科技	专业集成电路封装测试代工企业	eSiFO、3D eSinC、2.5D 封装平台	WLP、Fan-out、TSV、SiP、FC、2.5D/3D、Chiplet	计算/AI、网络通信、存储、汽车电子
盛合晶微	集成电路晶圆级先进封测企业	SmartPoser®-Si、SmartPoser®-RDL、SmartPoser®-POP	硅/RDL 转接板、2.5D、3D Package 及异构集成	AI/HPC、高端消费电子、5G 毫米波通信
甬矽电子	聚焦中高端及先进封装的集成电路封测企业	SiP、FC-CSP/FC-BGA、HCoS-SI/OR/OT	FC、SiP 及 Bumping/WLP（已量产）；Fan-out/RWLP（已实现量产）；2.5D/3D 异构集成（已启动客户合作，相关项目处于技术沟通、技术对接或结构/工艺在线评估阶段）。	AI/HPC、通信、消费电子、物联网、汽车电子
汇成股份	显示驱动芯片全制程先进封测服务商	Bumping、CP、COG、COF 全制程封测服务	凸块制造、晶圆测试及覆晶封装	LCD/OLED 显示、消费电子、工业控制、车载电子
长江存储	存储器 IDM 企业	晶栈®Xtacking®架构、3D NAND、SSD、UFS/eMMC	3D NAND 垂直堆叠及外围电路—存储阵列晶圆键合	移动通信、消费数码、计算机、服务器及数据中心

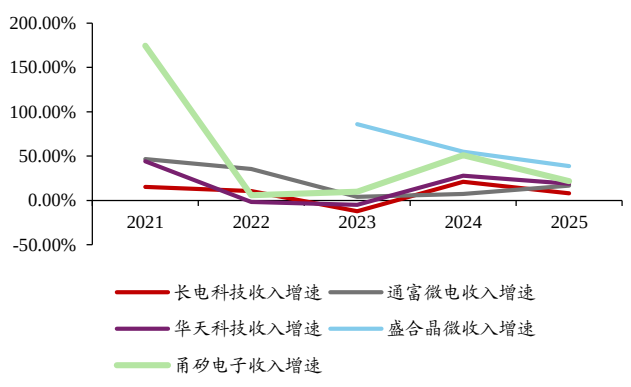
资料来源：台积电、英特尔、三星电子、日月光、安靠科技官方网站及技术资料，长电科技、通富微电、华天科技、甬矽电子、汇成股份年度报告，盛合晶微招股说明书，长江存储官方网站，华创证券

图表 20　国内主要封测企业 2020-2025 年营业收入



资料来源：长电科技、通富微电、华天科技、甬矽电子年度报告，盛合晶微招股说明书，华创证券

图表 21　国内主要封测企业 2021-2025 年营业收入增速



资料来源：长电科技、通富微电、华天科技、甬矽电子年度报告，盛合晶微招股说明书，华创证券

仅供内部参考，请勿外传

（二）国内先进封装扩产加速，产能集中于多芯片集成与高性能计算

中国大陆集成电路封测行业已形成大型综合封测企业与特色封测企业共同发展的竞争格局。国内企业已覆盖 Fan-out、FCBGA、硅中介层、局部硅桥及部分 3D 集成技术，先进封装能力正由单项工艺向多芯片集成平台延伸。企业已在 Fan-out、FCBGA、硅中介层等领域形成一定技术及量产基础，但在大尺寸高密度封装、混合键合、量产良率、头部客户协同和供应链配套方面，与国际龙头仍存在差距。

中国大陆地区先进封装产业主要包括盛合晶微、长电科技、通富微电、华天科技、甬矽电子、汇成股份、晶方科技、颀中科技等特色封测企业，以及渠梁电子等未上市企业。

盛合晶微围绕 SmartPoser®系列构建了覆盖硅转接板、RDL 转接板、硅桥及 3D 互连方式的技术平台，产业化进度持续推进。其中，基于硅转接板的 SmartPoser®-Si 已实现大规模量产；SmartPoser®-RDL 处于小量试产阶段并持续推进产业化；采用硅桥方案的 SmartPoser®-BD 已完成全流程验证。3D 集成方面，基于微凸点互连的 SmartPoser®-3DIC-BP 已由小量试产升级至大规模量产；基于混合键合的 SmartPoser®-3DIC-HB 已完成全流程验证，并持续完善 C2W、W2W 工艺能力。

长电科技依托 XDFOI®平台推进多芯片异构集成和高性能先进封装产业化。2026 年上半年，公司 XDFOI®芯粒高密度多维异构集成平台已实现规模量产，可实现 Chiplet 高密度异构集成；公司同时具备超大尺寸及超薄 FCBGA 产品的工程开发和规模量产能力。在光电共封装领域，基于 XDFOI®平台开发的硅光引擎产品已完成客户样品交付并通过验证，公司正在推进下一代高速光模块技术迭代和产业化。

通富微电已形成覆盖 Bumping、WLCSP、FC、SiP、Chiplet 及 FCBGA 等技术的高性能计算封装能力。公司在主流先进封装领域具备规模化生产能力，并掌握面向 CPU、GPU、服务器及 AI 芯片的先进制程 FCBGA 封装和 Chiplet 集成技术。2026 年上半年，公司薄 Die Hybrid SiP 双面封装及光电合封（CPO）技术通过可靠性验证，圆片级封装、SiP 和 Bumping 等业务继续向 PMIC、射频及 AI 边缘芯片领域拓展。

甬矽电子正由成熟倒装和系统级封装向 Fan-out、FCBGA 及 2.5D/3D 异构集成延伸。2026 年上半年，公司 Fan-out 结构的 RWLP 产品线已实现量产，“Bumping+CP+FC+FT”一站式交付能力持续提升；基于硅转接板和硅桥方案的 2.5D 产品均已实现客户送样，正与多家客户开展产品验证。公司同时继续推进 FC-BGA、2.5D/3D 等先进封装产品线的技术攻关和客户导入。

华天科技持续推进 2.5D、FO 和 PLP 等先进封装技术的研发与产业化。2026 年上半年，公司重点推进 2.5D 技术平台规模化量产，并完成 2.5D SiCS 工艺技术开发；公司封装产品已覆盖 FO、PLP 及 2.5D/3D 等系列。

图表 22　国内主要企业先进封装平台、扩产项目及产业化进展

公司	代表平台或扩产项目	主要技术方向	投资及规划产能	产业化阶段
盛合晶微	SmartPoser®-Si	硅转接板 2.5D	纳入三维多芯片集成封装项目；项目总投资 84 亿元，规划三维多芯片集成封装产能 1.6 万片/月，并配套凸块工艺加工产能 8 万片/月	大规模量产
盛合晶微	SmartPoser®-RDL	RDL 转接板 2.5D	纳入三维多芯片集成封装项目；项目总投资 84 亿元，规划三维多芯片集成封装产能 1.6 万片/月	小量试产

仅供内部参考，请勿外传

盛合晶微	SmartPoser®-BD	硅桥 2.5D	纳入三维多芯片集成封装项目；项目总投资 84 亿元，规划三维多芯片集成封装产能 1.6 万片/月	已完成全流程验证
盛合晶微	SmartPoser®-3DIC-BP	微凸点 3D 集成	纳入超高密度互联三维多芯片集成封装项目；项目总投资 30 亿元，规划新增 12 英寸产品产能 4,000 片/月	大规模量产
盛合晶微	SmartPoser®-3DIC-HB	混合键合 3D 集成	纳入超高密度互联三维多芯片集成封装项目；项目总投资 30 亿元，规划新增 12 英寸产品产能 4,000 片/月	已完成全流程验证
长电科技	XDFOI 芯粒高密度多维异构集成平台、超大尺寸及超薄 FCBGA	Chiplet 高密度异构集成	对应平台投资规模及规划产能未单独披露	XDFOI®已实现规模量产；具备超大尺寸及超薄 FCBGA 工程开发和规模量产能力
通富微电	晶圆级封测产能提升项目	晶圆级 Bumping，以及同厂区车载芯片 QFN、TSSOP 等封测	总投资 7.43 亿元；新增晶圆级封装产能 31.20 万片/年、车载芯片封测产能 15.732 亿块/年	拟建设，建设期 3 年
通富微电	高性能计算及通信领域封测产能提升项目	FC、SiP	总投资 7.24 亿元；规划新增封测产能 4.80 亿块/年	拟建设，建设期 3 年
甬矽电子	多维异构先进封装技术研发及产业化项目	RWLP 扇出封装、2.5D 及 2.5D/3D 异构集成	总投资 14.64 亿元，其中拟投入募集资金 9.00 亿元	RWLP、2.5D 及 2.5D/3D 封装产品均已有客户项目启动；其中 RWLP 已进入量产客户导入阶段，2.5D/3D 相关项目处于技术沟通、技术对接或结构/工艺在线评估阶段。
华天科技	FO、PLP 及 2.5D/3D 先进封装平台	扇出型封装、板级封装及 2.5D/3D 集成	对应平台投资规模及规划产能未单独披露	重点推进 2.5D 技术平台规模化量产；已完成 2.5D SiCS 工艺技术开发
汇成股份	12 吋先进制程新型显示驱动芯片晶圆金凸块制造与晶圆测试扩能项目	金凸块制造、晶圆测试	总投资 4.76 亿元；达产后新增晶圆金凸块制造产能 24 万片/年、晶圆测试产能 5.40 万片/年	截至 2026H1，项目累计投入进度为 100.22%，已结项；项目达到预定可使用状态日期为 2026 年 6 月。
渠梁电子	集成电路封装测试项目（二期）	球栅阵列覆晶、晶片尺寸覆晶、细间距球栅阵列、晶圆凸块、多芯片组件及系统级封装	规划新增封装集成电路 6.9667 亿片/年、测试 6.96 亿片/年	项目已完成建设工程竣工验收备案。

资料来源：盛合晶微《2026 年半年度报告》及首次公开发行审核问询回复，长电科技《2026 年半年度报告》，通富微电向特定对象发行股票募集说明书，甬矽电子向特定对象发行股票募集说明书及审核问询回复，华天科技《2025 年半年度报告》《2026 年半年度报告》，汇成股份向不特定对象发行可转换公司债券审核问询回复，福建省工业和信息化厅《关于渠梁电子有限公司集成电路封装测试项目（二期）节能报告的审查意见》及渠梁电子项目竣工环境保护验收监测报告表，华创证券

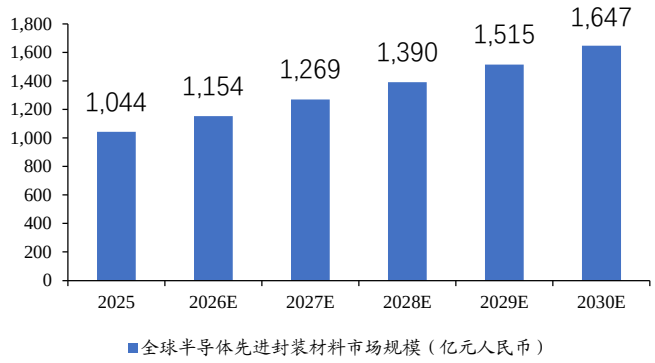
仅供内部参考，请勿外传

三、先进封装材料需求有望快速增长，本土供应能力持续提升

（一）全球先进封装材料市场持续扩张，工艺升级推动材料价值量提升

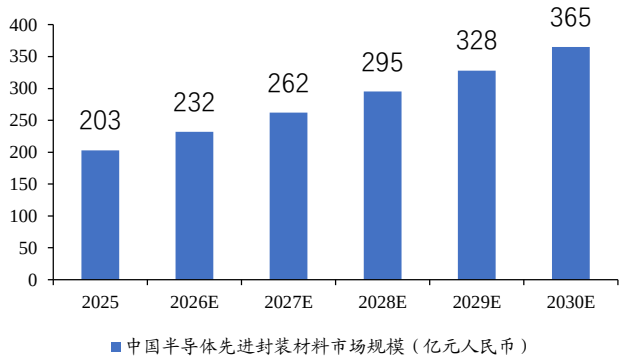
全球半导体先进封装材料市场有望保持较快增长，中国先进封装材料市场增速或高于全球。根据弗若斯特沙利文数据，全球市场规模由 2021 年的 493 亿元增长至 2025 年的 1,044 亿元，2021—2025 年复合增长率为 20.6%；预计 2026 年达到 1,154 亿元，并进一步增长至 2030 年的 1,647 亿元，2026—2030 年复合增长率为 9.3%。2021—2025 年，中国市场规模由 91 亿元增长至 203 亿元，复合增长率为 22.3%；预计 2030 年达到 365 亿元，2026—2030 年复合增长率为 12.0%，高于全球同期 9.3%的增速。按上述数据计算，中国市场占全球市场的比重将由 2025 年的 19.4%提高至 2030 年的 22.2%。

图表 23　全球半导体先进封装材料市场规模



资料来源：弗若斯特沙利文，转引自鼎龙股份港股招股书，华创证券

图表 24　中国半导体先进封装材料市场规模



资料来源：弗若斯特沙利文，转引自鼎龙股份港股招股书，华创证券

传统封装的材料需求主要集中于封装基板、引线框架、键合线、焊料和环氧塑封料，核心作用是保护芯片并完成芯片与 PCB 之间的连接。Fan-out、2.5D 和 3D 封装则增加了多层 RDL、凸点制造、TSV、晶圆减薄、临时键合、CMP 及混合键合等晶圆级工艺，材料需求由一般连接与保护，进一步向高密度布线、垂直互连、超薄晶圆支撑和高精度界面控制延伸。

先进封装材料价值量的提升主要来自三个方面。

第一，工艺步骤增加带动材料种类和加工次数增加。例如，多层 RDL 需要反复进行介电材料涂覆、光刻、种子层沉积和铜电镀，RDL 层数增加会提高光刻胶、PI/PBO 介电材料和电镀化学品用量。

第二，互连尺寸缩小提高材料性能和纯度要求。微凸点、TSV 和混合键合需要更加均匀的铜电镀、更低缺陷的 CMP 以及更洁净的表面处理。

第三，封装尺寸和功耗提高带动大尺寸 ABF 载板、低翘曲塑封材料及高性能热界面材料升级。

不同先进封装架构对应的材料增量存在差异。Fan-out 主要增加 RDL 介电材料、封装光刻胶、铜电镀材料和重构晶圆塑封料；2.5D 封装进一步增加硅或 RDL 中介层、TSV、微凸点、底部填充料及大尺寸封装基板；3D 封装则增加晶圆减薄、临时键合、CMP、表面清洗及混合键合材料。

仅供内部参考，请勿外传

图表 25 不同封装架构的新增工艺与材料需求

封装架构	相较传统封装新增或强化的工艺	主要增量材料	价值量提升逻辑
Fan-out	重构晶圆、多层 RDL	PI/PBO、光刻胶、电镀液、EMC	RDL 层数和加工面积增加
2.5D 硅中介层	TSV、中介层、微凸点	铜电镀、CMP、底填、临时键合材料	增加晶圆级加工及中介层
2.5D RDL 中介层	大面积多层 RDL	介电材料、光刻胶、电镀材料	RDL 面积和层数显著增加
3D 微凸点堆叠	晶圆减薄、TSV、堆叠	微凸点、底填、临时键合、CMP 材料	堆叠层数增加加工次数
3D 混合键合	CMP、晶圆清洗、表面活化、对准及直接键合	高纯铜及电镀材料、CMP 抛光液与抛光垫、晶圆清洗液、表面活化材料	对平坦度、洁净度及纯度要求提高
AI/HPC 大尺寸封装	大尺寸基板、塑封与散热	ABF 膜、低翘曲 EMC、TIM	封装面积、层数及功耗同步提高

资料来源：MKS Instruments《Process Technologies in Advanced Packaging》、Brewer Science 临时键合技术资料、EV Group 混合键合技术资料、Micron 封装技术资料，华创证券

（二）封装基板及其上游材料向大尺寸、高密度升级

封装基板连接芯片与 PCB，同时承担芯片支撑、信号传输、电源连接和散热等功能。与普通 PCB 相比，封装基板的线路更细，良率、可靠性和客户认证要求也更高。IC 载板在低端 IC 封装中的成本占比可超过 30%，在部分高端封装中的成本占比可能更高。因此，封装基板是封装环节价值量较高的组成部分。

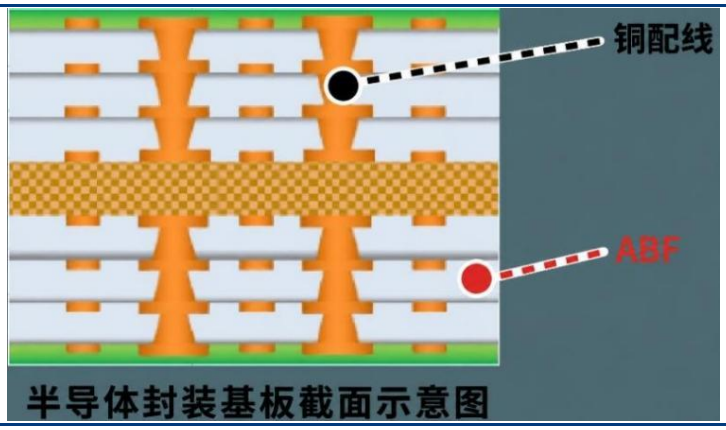
按照增层介质材料和主要应用划分，有机封装基板主要包括 BT 载板和 ABF 载板。BT 载板通常应用于存储、射频、MEMS 及部分消费电子芯片，技术和产业化相对成熟；ABF 载板具有更强的多层布线和细线路加工能力，主要应用于 CPU、GPU、ASIC 及 FPGA 等高 I/O、高性能芯片。随着 AI/HPC 芯片面积、I/O 数量和供电复杂度提高，ABF 载板逐步向更大尺寸、更高层数和更细线宽线距发展。

ABF 增层膜是高端封装基板实现精细线路和多层布线的关键材料。ABF 载板通过反复增层和线路加工形成高密度布线，载板层数及面积增加将同步提高 ABF 膜、铜箔、电镀化学品和阻焊材料用量。

AI/HPC 芯片需要在同一封装内连接 CPU、GPU、ASIC 和 HBM，封装基板因此向更大面积、更高层数和更细线路发展。对应到上游材料，ABF 膜需要降低介电常数、介质损耗和表面粗糙度，并减小与其他基板材料之间的热膨胀差异；铜箔及电镀材料则需要提高精细线路加工能力、附着力和沉积均匀性。高端封装基板对材料配方稳定性和批次一致性要求较高，相关产品通常还需经过较长时间的客户认证才能进入批量采购。

仅供内部参考，请勿外传

图表 26 ABF 封装基板结构及主要材料



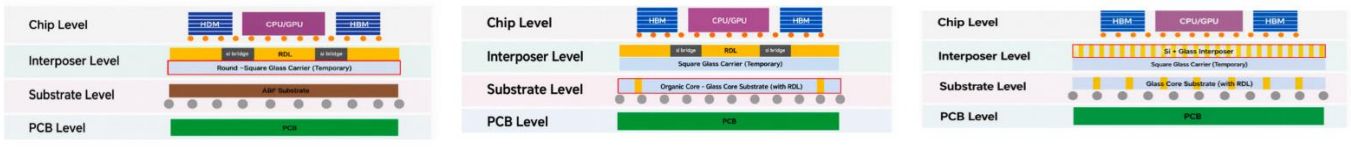
资料来源：Ajinomoto Build-up Film 官方技术资料

封装基板大尺寸化也加大了翘曲和良率控制难度。随着基板面积、层数及铜线路密度提高，不同材料之间的热膨胀差异容易引起翘曲、层间偏移、界面分层和线路剥离。MKS Instruments 指出，封装基板厂商需要在保持制程良率与可靠性的同时持续缩小线宽线距，因此必须经过比普通 PCB 更加严格的认证程序。高端封装基板的竞争壁垒不仅体现在线路精度，还包括材料配方、层压工艺、翘曲控制、量产良率及客户认证能力。

国内企业正在由传统 PCB 及 BT 载板向 FC-BGA 等高端封装基板延伸。深南电路在 2025 年年度报告中披露，公司封装基板产品包括存储芯片封装基板、MEMS 封装基板、FC-CSP 和 FC-BGA 等，并持续推进相关产品能力建设。兴森科技披露，FC-BGA 封装基板项目的客户导入及样品交付工作按序推进，样品订单数量同比大幅增长。深南电路和兴森科技均已布局 FC-BGA 封装基板。

玻璃芯基板是封装基板的潜在升级方向。与有机芯基板相比，玻璃芯基板具有较高的结构完整性、较好的尺寸稳定性和较低的电信号损耗，适合支持大尺寸、高密度集成。玻璃芯层较低的热膨胀系数有助于改善大尺寸封装的翘曲问题，TGV 则能够提供垂直电气连接。截至 2023 年 9 月，玻璃基板仍处于技术开发和客户验证阶段，量产突破点包括通孔加工、金属化、界面结合、铜线路附着和制造成本。

图表 27 玻璃基先进封装技术的演进路径



资料来源：奕成科技，转引自 36 氪

图表 28 BT 载板、ABF 载板与玻璃芯基板技术及应用对比

对比项目	BT 载板	ABF 载板	玻璃芯基板
主要介质或芯层	BT 树脂	ABF 增层膜及有机芯板	玻璃芯层及增层介质
主要应用	存储、射频、MEMS、消费电子	CPU、GPU、ASIC、FPGA 及 AI/HPC	潜在用于大尺寸 AI/HPC 封装

仅供内部参考，请勿外传

布线能力	适用于中等线路密度	支持高层数和细线路	具备进一步提高布线密度的潜力
尺寸稳定性	一般	较好，但大尺寸下翘曲控制难度上升	热膨胀系数较低，尺寸稳定性较好
产业化阶段	成熟量产	高端产品持续扩产和升级	技术开发及产业验证阶段
主要材料	BT 树脂、铜箔、阻焊材料	ABF 膜、铜箔、电镀铜及阻焊材料	玻璃芯板、TGV 金属化及增层材料

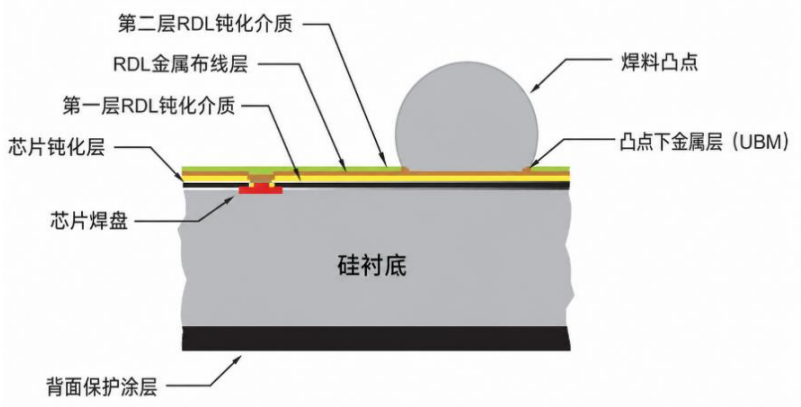
资料来源：MKS Instruments《Advanced Packaging Handbook》、Intel 玻璃基板官方技术资料，华创证券

（三）RDL 制造带动光刻、介电及电镀材料需求

RDL 层数增加和线宽线距缩小，将直接提升介电材料、封装光刻胶、铜电镀液及湿电子化学品的使用次数和性能要求。多层 RDL 需要反复进行介电层涂覆、曝光显影、种子层沉积、铜电镀、去胶、蚀刻和清洗，因此材料增量既来自加工次数增加，也来自图形分辨率、材料纯度和批次稳定性要求提高。

其中，PSPI、PBO 等介电材料受益于 RDL 层数增加，并向低温固化、低介电常数、低介质损耗和低应力方向升级；封装光刻胶需要满足厚膜加工、高解析度和稳定侧壁形貌要求；铜电镀液及添加剂需要提高沉积均匀性、填孔能力和晶粒控制水平；显影液、剥离液、蚀刻液和清洗液则需要进一步降低残留、腐蚀和颗粒污染。

图表 29　RDL 结构及主要材料分布



资料来源：Texas Instruments《NanoStar & NanoFree 300μm Solder Bump Wafer Chip-Scale Package Application》

国内代表性企业的相关产品布局已覆盖 RDL 介电材料、先进封装光刻胶、电镀材料、湿电子化学品及高纯金属溅射靶材。鼎龙股份已布局 8 款半导体封装用 PI 产品，其中 3 款产品取得多家客户订单；上海新阳已形成先进封装用电镀及清洗等湿制程材料布局，其中适用于 TSV 工艺的铜互连电镀添加剂已实现量产；艾森股份已形成“电镀液及添加剂+光刻胶”产品矩阵，覆盖 Bumping、RDL、TSV 等先进封装工艺环节；江丰电子形成铝、钛、钽、铜及多种超高纯金属合金溅射靶材布局。

图表 30　RDL 主要受益材料及相关企业

材料环节	主要受益材料	技术升级方向	国内相关企业	产业化进展
介电层	PSPI、PBO	低温固化、低介电、低应力、高分辨率	鼎龙股份	已布局 8 款半导体封装 PI 产品，其中 3 款取得多家客户订单，先进封装材料进入销售起量阶段
图形形成	封装光刻胶、显影液	厚膜、高解析度、稳定侧壁形貌	艾森股份	先进封装光刻胶及配套产品已实现规模化稳定供货，并持续推进 Bumping、WLCSP 及 2.5D/3D 封装用 PSPI 验证与量产

仅供内部参考，请勿外传

种子层	铜、钛、钛钨靶材	高纯度、低颗粒、沉积均匀	江丰电子	铝、钛、钽、铜及多种超高纯金属合金靶材已实现批量供应，先进制程产品市场份额持续提升
铜线路	铜电镀液及添加剂	均匀沉积、填孔能力、晶粒控制	上海新阳、艾森股份	上海新阳 TSV 铜互连电镀添加剂已实现量产；艾森股份先进封装电镀产品已形成全品类覆盖，其中 TSV 填孔铜添加剂处于客户验证阶段
去胶、蚀刻与清洗	剥离液、蚀刻液、清洗液	低残留、低腐蚀、低污染	上海新阳	清洗、蚀刻产品销售规模持续增长，其中，2026H1 干法刻蚀后清洗液销售额同比增长近 40%、蚀刻液销售额同比增长超 70%

资料来源：鼎龙股份、艾森股份、江丰电子、上海新阳公司公告，华创证券

（四）细间距互连推动凸点及相关材料升级

先进封装互连由焊球向铜柱和微凸点升级后，互连数量和加工次数增加，带动厚膜光刻胶、UBM 材料、铜电镀液、电镀添加剂及焊料需求增长。随着凸点间距缩小，材料需要进一步提高沉积均匀性、尺寸一致性、界面稳定性和抗电迁移能力。其中，铜柱和微凸点制造需要反复进行光刻、种子层沉积和电镀，对应的材料需求包括厚膜光刻胶、铜及钛钨靶材、电镀液和添加剂。上海新阳、艾森股份已布局先进封装电镀材料，江丰电子形成铜、钛和钛钨等高纯金属靶材布局。传统键合线仍广泛应用于功率器件、存储、射频及部分 SiP 产品，康强电子等企业已布局键合丝等封装材料。

图表 31　凸点及芯片互连主要受益材料和相关企业

材料环节	主要受益材料	技术升级方向	国内相关企业	产业化进展
图形形成	厚膜光刻胶、显影液	厚膜加工、高解析度、稳定侧壁形貌	艾森股份	**先进封装光刻胶及配套产品已规模化稳定供货；先进封装用负性 PSPI 进入小批量交付阶段**
UBM 及种子层	铜、钛、钛钨等高纯金属靶材	高纯度、低颗粒、膜层均匀、附着力高	江丰电子	铝、钛、钽、铜及多种超高纯金属合金靶材已批量应用于先进技术节点
铜柱与微凸点	铜电镀液及添加剂	沉积均匀、尺寸一致、晶粒可控、低缺陷	上海新阳、艾森股份	上海新阳 TSV 铜互连电镀添加剂已量产；艾森股份高纯硫酸铜基液已稳定供应，先进封装铜添加剂处于测试或验证阶段
焊料凸点	锡银、锡银铜焊料及锡银电镀材料	低空洞、低氧化、界面稳定、低 α 粒子、抗电迁移	艾森股份	艾森股份电镀锡银添加剂已实现小批量稳定量产，并在多家头部客户验证
引线键合	金线、铜线、银合金线	细线径、高强度、低成本、高可靠性	康强电子	康强电子键合丝已通过国内主要封装企业及多家国际客户认证，2026H1 销售收入同比增长 32.64%

资料来源：艾森股份、江丰电子、上海新阳、唯特偶、康强电子公司公告，华创证券

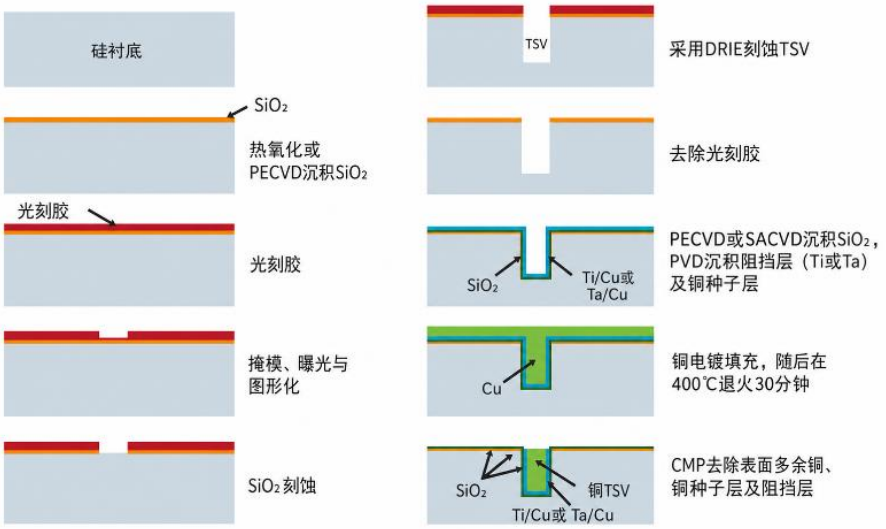
（五）TSV、晶圆减薄与混合键合推动晶圆级材料升级

TSV、晶圆减薄和混合键合增加了深孔填充、临时键合、CMP 及晶圆清洗等工艺，对应增加铜电镀液、临时键合材料、CMP 材料和清洗液需求。相关材料需要向高纯度、低缺陷、高平坦度和低残留方向升级。TSV 向高深宽比发展，要求电镀液及添加剂实现均匀、无空洞的铜填充；晶圆减薄需要临时键合胶和解键合材料提供支撑，并在加工完成后实

仅供内部参考，请勿外传

现低损伤剥离；混合键合则对铜表面平坦度和洁净度提出更高要求，推动 CMP 抛光液、抛光垫及晶圆清洗液需求增长。

图表 32 TSV 制造流程及主要材料



资料来源：MKS Instruments《Process Technologies in Advanced Packaging》

图表 33 TSV、晶圆减薄及混合键合主要受益材料

工艺环节	主要受益材料	技术升级方向	国内相关企业	产业化进展
TSV 种子层与阻挡层	铜、钛、钽及钛钨靶材	高纯度、低颗粒、膜层均匀	江丰电子	江丰电子铝、钛、钽、铜及多种超高纯金属合金靶材已批量应用于先进技术节点
TSV 铜填充	铜电镀液及添加剂	高深宽比填充、低空洞、低应力	上海新阳、艾森股份	上海新阳 TSV 铜互连电镀添加剂已实现量产；艾森股份 TSV 填孔铜添加剂处于客户验证阶段
晶圆减薄	临时键合胶、解键合及清洗材料	耐高温、低应力、低残留、低损伤解键合	鼎龙股份	鼎龙股份临时键合胶已在客户处实现持续稳定规模出货
CMP	CMP 抛光液、抛光垫	高平坦度、低缺陷、低表面损伤	安集科技、鼎龙股份	安集科技 TSV、TGV 及混合键合抛光液已在更多客户端上线使用并逐步扩大销售；鼎龙股份 TSV 抛光液已通过国内先进封装龙头客户验证
混合键合前清洗	晶圆清洗液、表面处理材料	低颗粒、低金属污染、低残留	安集科技	安集科技先进封装用光刻胶剥离液、刻蚀后清洗液及抛光后清洗液已批量量产

资料来源：江丰电子、上海新阳、艾森股份、鼎龙股份、安集科技年度报告及公司公告，华创证券

（六）先进封装推动底填、塑封及胶黏材料升级

随着封装向倒装芯片、Fan-out 和 3D 堆叠发展，凸点间距缩小、芯片数量增加和封装面积扩大，带动底部填充料、环氧塑封料及封装胶黏材料需求增长，并推动材料向细间隙填充、低翘曲和高导热方向升级。底部填充材料主要包括毛细底填料（CUF）、非导电膏/膜（NCP/NCF）和模塑底填料（MUF）。细间距互连要求材料降低黏度和填料粒径，同时提高粘结强度和耐湿可靠性。Fan-out 封装使用环氧塑封料形成重构晶圆，要求材料兼顾低热膨胀系数、低固化收缩和良好流动性，以减少翘曲、分层和开裂。

仅供内部参考，请勿外传

图表 34 先进封装底填、塑封及芯片粘结材料相关企业

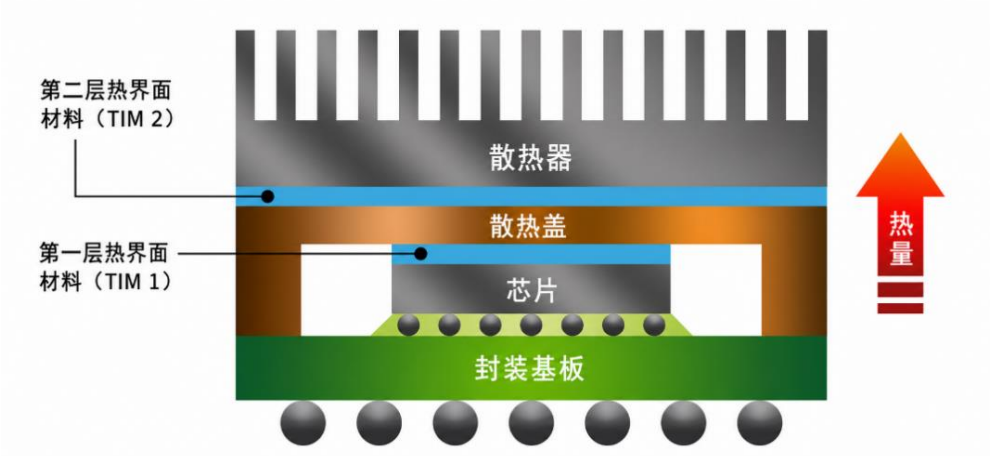
材料环节	主要受益材料	技术升级方向	国内相关企业	产业化进展
毛细底部填充	CUF	低黏度、快速流动、细间隙填充、低空洞、高可靠性	华海诚科	华海诚科 FC 底填胶持续开发，其中高 Tg 底填产品处于客户考核阶段。
模塑底部填充	MUF	高流动性、细间隙填充、低翘曲、低应力	华海诚科	颗粒状环氧塑封料及 MUF 材料验证取得进展。GR910 已在 NAND Flash、LPDDR、UFS 等存储器件通过全套可靠性测试；GR920 已通过多家客户及终端考核，并纳入技术储备。
塑封	环氧塑封料（EMC）	低热膨胀、低应力、低翘曲、高导热	华海诚科	主流封装用环氧塑封料已实现稳定批量供应；多款先进封装用环氧塑封料处于客户验证及小批量试产阶段。
芯片粘结	固晶胶、导电银胶、芯片粘结膜（DAF）	高粘结、低应力、低空洞、高导热、高可靠性	德邦科技	德邦科技固晶胶已稳定配套国内主流封测厂并批量供货，DAF/CDAF 膜已实现小批量交付。
无机填料	球形二氧化硅、球形氧化铝	高纯度、细粒径、低放射性、高填充、低热膨胀	联瑞新材	LMC 用球形二氧化硅及先进封装用亚微米球形硅微粉已进入产业化阶段；UF 用亚微米球形氧化铝已实现产业化；2.5D 先进封装用 Top cut 3μm 球形氧化硅进入工程化阶段，部分纳米及 Low-α 材料仍处实验室阶段。

资料来源：德邦科技、华海诚科、飞凯材料、联瑞新材公司公告，华创证券

（七）高功耗芯片推动热管理与结构材料升级

AI/HPC 芯片采用 2.5D、3D 及 Chiplet 封装后，单个封装内的芯片数量和功耗密度提高，带动热界面材料、导热填料、石墨散热材料及金属散热结构需求增长。相关材料需要向高导热、低热阻、低应力和长期稳定方向升级。

图表 35 AI 芯片封装热传导路径及散热材料设计



资料来源：Heraeus Electronics《Introducing Our Next-Generation TIM1 Paste: Powering Thermal Performance for AI & HPC》

仅供内部参考，请勿外传

热界面材料（TIM）用于填充芯片、散热盖和散热器之间的微小间隙，主要包括导热硅脂、导热凝胶、导热垫片、相变材料及金属型界面材料。随着封装面积和功耗提高，TIM 不仅需要提高导热率，还要适应多颗芯片之间的高度差异，减少泵出、干涸和界面分离。均热板、热管和液冷板的应用也增加了石墨散热材料、密封胶及金属表面处理材料需求。

图表 36 先进封装热管理主要受益材料和相关企业

材料环节	主要受益材料	技术升级方向	国内相关企业	产业化进展
热界面	导热凝胶、导热垫片、导热胶	高导热、低热阻、低应力、长期稳定	德邦科技、中石科技	德邦科技 TIM1.5/TIM2 已稳定配套国内主流封测厂商并批量供货，高性能导热硅脂、导热凝胶、凝胶垫片、相变材料及液态金属等已批量应用于数据中心、汽车电子和消费电子领域；中石科技持续推进垂直取向石墨烯导热垫片、液态金属等高性能 TIM 产品的性能优化、可靠性验证及客户送样测试
石墨散热	人工合成石墨、石墨散热片	高面内导热、轻量化、薄型化	飞荣达	飞荣达已形成石墨片、导热石墨膜等产品布局。
金属散热结构	散热盖、均热板、热管及液冷板	高导热、低热阻、高平整度	飞荣达等	飞荣达已形成热管、VC/3D VC 散热器、单相及两相液冷冷板、CDU、液冷机箱和液冷机柜等产品布局；截至 2026 年上半年，多类产品已批量交付，部分高附加值项目仍处于打样及试产阶段。
导热胶黏	芯片贴装胶、散热盖粘接胶	高粘结、耐高温、低应力、高导热	德邦科技	德邦科技固晶胶已稳定批量供货，Lid 框胶实现小批量交付，高导热导电固晶胶处于应用拓展阶段

资料来源：中石科技、飞荣达、德邦科技、联瑞新材、壹石通、飞凯材料年度报告及公司公告，华创证券

仅供内部参考，请勿外传

四、投资建议：关注先进封装材料优质标的

（一）鼎龙股份

公司 CMP 抛光垫国产供应龙头地位稳固。公司围绕半导体先进封装上游几款自主化程度低、技术难度高、未来增量空间较大的材料产品进行布局，目前重点开发半导体封装 PI、临时键合胶等产品。半导体封装 PI 方面，截至 2026 年 6 月末，公司已布局 8 款产品，共有 3 款产品取得多家客户的订单，在售型号数量及覆盖客户数量进一步增加，推动订单增长持续加速。临时键合胶方面，公司在已有客户持续稳定规模出货中。TSV 抛光液通过国内先进封装龙头客户验证，实现技术产业化突破；铜阻挡层抛光液再获新客户批量订单，产品的通用性、适配性得到行业广泛验证与认可。

（二）安集科技

公司产品包括不同系列的化学机械抛光液、功能性湿电子化学品和电镀液及添加剂系列产品，主要应用于集成电路制造和先进封装领域。2026 年上半年，公司持续加强在先进封装用抛光液的布局，用于 TSV、TGV 抛光液、混合键合抛光液和聚合物抛光液进展顺利，在国内客户均作为首选供应商帮助客户打通技术路线，并持续为客户的新工艺开发产品，助力国内先进封装技术的发展，销售持续上量。同时积极跟海外客户合作，产品验证进展顺利。在电镀液及添加剂产品板块，公司持续加强集成电路制造及先进封装领域的电镀液及添加剂产品系列平台的搭建，产品覆盖应用于集成电路制造的大马士革工艺铜电镀液及添加剂、应用于先进封装领域的铜、镍、锡银等电镀液及添加剂以及硅通孔（TSV）电镀液及添加剂。公司在电镀液及添加剂领域，基于已经搭建完成的电镀液及添加剂产品系列平台和一站式交付能力，2026 年上半年，集成电路大马士革电镀液及添加剂进入量产阶段，实现销售；硅通孔电镀液及添加剂进入量产阶段，实现销售；先进封装锡银电镀液及添加剂等产品开发及验证按计划进行。

（三）江丰电子

公司专注于超高纯金属溅射靶材和半导体精密零部件的研发、生产及销售，致力于成为世界上一流的半导体企业，产品主要应用于半导体领域，均系超大规模集成电路和半导体设备生产制造过程中的重要材料或部件。其中，超高纯金属溅射靶材包括铝靶、钛靶、钽靶、铜靶以及各种超高纯金属合金靶材等，主要用于超大规模集成电路芯片、平板显示器的物理气相沉积（PVD）工艺，用于制备电子薄膜材料。公司坚持以科技创新为动力，注重自主研发，成功打破了我国半导体领域靶材长期依赖进口的局面，成为台积电、SK 海力士、中芯国际、联华电子等全球知名半导体芯片制造商的认证供应商，并于 2026 年上半年持续保持了国内靶材龙头企业的行业地位。

（四）中船特气

公司主要从事电子特种气体及三氟甲磺酸系列产品的研发、生产和销售，在此基础上，2026 年上半年公司持续拓展高纯金属业务和大宗气站业务，持续推进前驱体产品的研发和产业化，丰富公司的业务类型。截至 2026H1，公司产品 98 种，包括三氟化氮、六氟化钨、无机类气体、混合类气体、氟碳类气体等。公司高纯溴化氢纯度可达 5N，主要用于硅、锗等半导体材料的刻蚀；公司高纯三氯化硼纯度可达 5N，主要用于硅、氮化硅、二氧化硅等材料的刻蚀以及掺杂工艺；公司高纯乙硅烷纯度可达 4N8，主要用于化学气相沉积工艺，通过控制反应条件，乙硅烷可以在晶圆表面沉积出高质量硅薄膜及氮化硅

仅供内部参考，请勿外传

薄膜。目前已实现 30 余种电子混合气的量产供应。上海子公司电子特气和先进材料生产及研发项目建筑工程已全部建设完成，其中年产 600 吨前驱体充装生产线基本建设完成，正在调试中。

（五）上海新阳

公司主要产品包括电子电镀、电子清洗、电子光刻、电子研磨、电子蚀刻五大系列，可应用于晶圆制造和芯片封装制程。公司面向芯片制造领域开发了第二代电子电镀产品，主要包括大马士革铜互连、TSV、Bumping 电镀液及配套添加剂。经过多年的开发创新与技术储备，公司研发并量产的适用于 TSV 工艺的铜互连电镀添加剂，已经实现 3D-TSV 中微孔高效电镀填充，深宽比可达 20:1，且电镀均匀性、可靠性良好。公司电镀系列材料已广泛应用于先进封装工艺制程，为客户提供良好的技术保证。2026 年上半年，公司电镀液及添加剂系列产品销售额同比增长超 30%。

（六）艾森股份

公司通过电镀液及配套试剂、光刻胶及配套试剂两大核心业务板块，为先进制程芯片制造提供关键材料支撑。目前，公司电镀液产品已构建起丰富且极具竞争力的产品矩阵，在传统封装和先进封装领域均实现了全品类覆盖，并成功实现晶圆 28nm、5-14nm 先进制程等高端应用领域的市场突破。公司高端光刻胶产品已完成头部客户全流程验证并实现批量落地，先进封装领域光刻胶及配套产品业务规模化稳定供货。公司紧密围绕重点目标客户的业务需求及技术发展方向，配合长电科技、通富微电、华天科技、盛合晶微等龙头企业，共同推动半导体材料供应链的自主可控。

（七）飞凯材料

公司在集成电路封装领域完成了系统化的产品矩阵布局，已形成覆盖封装湿化学品、环氧塑封料（EMC）、锡球、临时键合材料、BARC 及先进封装光刻胶等在内的系列产品线。早期布局的蚀刻液、去胶液、电镀液等产品，已成为多家客户的标准制程材料，并进一步延伸至 2.5D/3D 及 HBM 封装场景。目前，公司先进封装产品已在核心客户中完成初步验证，具备支持复杂封装形态稳定量产的能力。2026 年上半年，公司自主研发的半导体先进封装用厚膜负性光刻胶取得重大突破，产品已通过国内主流芯片封装厂商的严格验证并形成小批量订单。公司自主研发的半导体临时键合材料取得新进展，多数客户端处于验证导入阶段，部分产品已通过客户验证，当前已形成小批量订单。

（八）华海诚科

公司专注于向客户提供更有竞争力的环氧塑封料与电子胶黏剂产品，构建可应用于传统封装与先进封装的全面产品体系。在先进封装领域，GR910K 系列在 BGA 市场打破日系同行的常年垄断，在多家客户实现批量供货，并且在 DRAM 存储市场也通过客户及终端可靠性测试，实现小批量稳定供货。GR910 在 NAND FLASH、LPDDR、UFS 等存储器件通过全套可靠性测试，GR920 在多家客户及终端考核通过并纳入技术储备。公司重点发展应用于先进封装的 FC 底填胶与液态塑封料（LMC），应用于 FC、SiP、FOWLP/FOPLP 等先进封装领域的相关产品正逐步通过客户的考核验证，有望逐步实现产业化。

（九）联瑞新材

公司是功能性先进粉体材料领域的领先企业，形成了以硅基氧化物、铝基氧化物产品为

仅供内部参考，请勿外传

基础，多品类规格齐备的产品布局。公司微米级和亚微米级球形二氧化硅、低放射性球形二氧化硅、低放射性高纯度球形氧化铝等产品销售至行业领先客户。2026 年上半年，2.5D 先进封装用 Top cut 3μm 球形氧化硅进入工程化阶段；LMC 用球形二氧化硅、先进封装用亚微米球形硅微粉等项目进入产业化阶段；UF 用亚微米球形氧化铝已实现产业化并结题。

（十）德邦科技

公司及各子公司主要从事高端电子封装材料的研发、生产和销售，属于电子专用材料制造业。目前，公司核心产品主要包括晶圆 UV 膜系列、固晶材料系列、导热界面材料、芯片级底部填充胶以及 Lid 框粘接 AD 胶等。其中，晶圆 UV 膜、固晶胶、TIM1.5/TIM2 高端导热界面材料等产品已在国内主流封测厂商实现稳定批量供货。DAF/CDAF 膜、底部填充胶、Lid 框胶已实现小批量交付，芯片级导热材料 TIM1 已顺利通过国内某重要封测客户全套可靠性验证。

（十一）天承科技

公司主要从事印制线路板、先进封装（包括封装载板）和集成电路所需要的专用功能性湿电子化学品的研发、生产和销售。公司围绕集成电路、2.5D/3D 先进封装、扇出型封装、玻璃基板等领域需求积极研发，目前已完成大马士革电镀铜、硅通孔（TSV）电镀铜、再布线层（RDL）电镀铜、凸点电镀铜、镍、锡银和玻璃基板通孔 TGV 金属化等工艺所需电镀液产品的研发和技术储备。公司研发的 TSV 电镀添加剂产品可对标国际品牌，目前正全力为头部客户提供技术领先的解决方案。

（十二）金宏气体

金宏气体股份有限公司是聚焦高端气体全产业链的综合性气体服务商，深耕特种气体、大宗气体供应领域近三十载。公司的产品线较广，既生产超纯氨、高纯氧化亚氮、高纯二氧化碳、高纯氢、电子级正硅酸乙酯等特种气体，又供应应用于半导体行业的电子大宗载气。公司在上述成熟进口替代产品稳定供货基础上，持续推进含氟电子特气、半导体前驱体产品工艺优化与性能升级。公司前期落地的一批电子大宗载气项目全面进入稳定运营与产能释放阶段。

（十三）中巨芯

公司业务已涵盖湿电子化学品、电子特种气体及前驱体材料业务板块。公司产品目前主要应用在集成电路高端市场领域。公司的湿电子化学品已获得中芯国际、华虹集团、台积电、SK 海力士等多家知名半导体企业的认可；电子特种气体及前驱体材料已陆续进入中芯国际、华虹集团、SK 海力士、日本铠侠、上海华力、士兰微等主流客户的试用与供应阶段。

（十四）晶瑞电材

公司高纯湿化学品主要应用于半导体晶圆制造前道工序的蚀刻、清洗、去膜等核心环节，已形成覆盖半导体 G5 级高纯双氧水、高纯硫酸、高纯氨水、高纯异丙醇、高纯盐酸、高纯硝酸、高纯 NMP 在内的完整产品矩阵。核心产品已全面实现国产，稳定供应国内二十余家头部半导体芯片制造企业。在高端 DUV 光刻胶领域，多款 KrF 光刻胶已实现量产交付，ArF 光刻胶完成批量出货，另有多款产品已向客户送样并推进验证工作。2026 年

仅供内部参考，请勿外传

上半年，公司正性光刻胶产品销售额增长近 15%，其中 i 线光刻胶销量及销售额同比增长近 30%，KrF 光刻胶销量增长超过 40%，ArF 光刻胶已实现多家客户批量供应。

（十五）彤程新材

彤程新材以电子化学品业务为核心发展主线，重点布局半导体材料与显示面板材料两大领域。半导体光刻胶产品涵盖 ArF 光刻胶、KrF 光刻胶、I 线光刻胶和 G 线光刻胶以及底部抗反射层等光刻辅助材料。2026 年上半年，ArF 及 BARC 产品同比增幅接近 300%，多款产品包含 3 款浸没式光刻胶，在客户端实现稳定量产供应；G5 级 EBR 已实现稳定供货，截至 2026 年 6 月末，已实现对国内头部先进半导体芯片制造商的规模化供货。

（十六）雅克科技

公司的电子材料产品线主要包括半导体前驱体材料、光刻胶及配套试剂、电子粉体材料、特种气体、半导体材料输送系统（LDS）等。2026 年上半年，公司不断开发芯片先进制程薄膜沉积工艺和人工智能先进封装复杂芯片组所需的各种前驱体材料。湿电子化学品产品客户端导入持续推进，已进入国内多家主流半导体晶圆厂及显示面板厂商供应链。

仅供内部参考，请勿外传

五、风险提示

（一）AI 及高性能计算需求不及预期风险

若 AI 服务器、数据中心和高性能计算芯片需求增长放缓，可能影响先进封装订单及相关材料需求。

（二）先进封装技术产业化不及预期风险

2.5D、3D 和混合键合等技术难度较高，若良率提升或量产进度缓慢，可能影响市场扩张。

（三）下游客户认证周期较长风险

先进封装材料验证流程复杂、认证周期较长，若客户导入进度延迟，企业相关产品收入可能低于预期。

（四）国产材料发展进度不及预期风险

国内材料在稳定性、一致性和可靠性方面仍需验证，若技术突破不足，发展进程可能放缓。

（五）新增产能利用率不足风险

国内企业持续扩建先进封装产线，若订单增长无法匹配产能释放，可能造成折旧增加并压缩盈利空间。

（六）行业竞争加剧风险

国内外企业加快技术研发和产能布局，若市场竞争加剧，可能引发产品降价并影响企业盈利能力。

（七）技术路线快速迭代风险

先进封装技术路线较多且更新较快，若企业研发方向与主流需求不匹配，可能面临资产减值风险。

（八）国际贸易摩擦及供应链风险

部分关键设备、材料和技术仍依赖海外供应，若出口管制升级，可能影响企业研发及产能建设。

仅供内部参考，请勿外传

石化化工新材料团队介绍

组长、首席分析师：孙维容

上海财经大学本科，长江商学院硕士，CPA。曾任职于德勤审计、中金证券、招商证券、国泰海通证券、西部证券，作为团队核心成员，2015 年环保行业新财富入围，2019-2024 年新财富基础化工行业第 1/3/3/2/4/4 名。2026 年加入华创证券研究所。

高级研究员：邹骏程

江西财经大学+麦考瑞大学双学位金融本科，新南威尔士大学金融硕士，4 年化工行业研究经验。曾任职于方正证券、浙商证券、西部证券。2026 年加入华创证券研究所。研究方向：AI 新材料、钾肥、有机硅、农药、食品添加剂、石化等。

高级研究员：李妍

中南大学材料本科，暨南大学金融硕士，3 年化工行业研究经验。曾任职于西部证券。2026 年加入华创证券研究所。研究方向：AI 新材料（存储、PCB 等）、固态新材料、机器人新材料、聚氨酯、轮胎、化肥等。

研究员：徐思博

华东理工大学本科、硕士，2 年化工行业研究经验。曾任职于中泰证券、西部证券。2026 年加入华创证券研究所。研究方向：AI 新材料（液冷等）、氟化工、聚氨酯、煤化工、氯碱、聚氨酯等。

研究员：王锐

东北财经大学硕士，4 年化工新材料行业研究经验，曾任职于山西证券，2026 年加入华创证券研究所。研究方向：AI 新材料（半导体材料）、人形机器人新材料、消费电子新材料、吸附分离材料、合成生物学、维生素、氨基酸、染料等。

仅供内部参考，请勿外传

华创证券机构销售通讯录

地区	姓名	职务	办公电话	企业邮箱
北京机构销售部	张昱洁	副总经理、北京机构销售总监	010-63214682	zhangyujie@hcyjs.com
	张婷	北京机构销售副总监		zhangting3@hcyjs.com
	刘懿	公募机构销售总监	010-63214682	liuyi@hcyjs.com
	侯春钰	资深销售经理	010-63214682	houchunyu@hcyjs.com
	顾翎蓝	资深销售经理	010-63214682	gulinglan@hcyjs.com
	刘颖	资深销售经理	010-66500821	liuying5@hcyjs.com
	阎星宇	销售经理		yanxingyu@hcyjs.com
	车一哲	销售经理		cheyizhe@hcyjs.com
	张羽驰	销售经理		zhangyuchi@hcyjs.com
	骆振琳	高级销售经理		luozhenlin@hcyjs.com
	刘亚东	销售经理		liuyadong@hcyjs.com
	白嘉琪	销售助理		baijiaqi@hcyjs.com
	吴昱颖	销售经理		wuyuying@hcyjs.com
	龚佳宁	机构销售		gongjianing@hcyjs.com
	朱晞毓	高级销售经理		zhuxiyu@hcyjs.com
	周怡圆	资深销售经理		zhouyiyuan@hcyjs.com
深圳机构销售部	张娟	副总经理、深圳机构销售总监	0755-82828570	zhangjuan@hcyjs.com
	张嘉慧	资深销售经理	0755-82756804	zhangjiahui1@hcyjs.com
	王春丽	资深销售经理	0755-82871425	wangchunli@hcyjs.com
	王越	高级销售经理		wangyue5@hcyjs.com
	汪丽燕	销售经理	0755-83715428	wangliyan@hcyjs.com
	温雅迪	销售经理		wenyadi@hcyjs.com
	胡丁琳	销售经理		hudinglin@hcyjs.com
	付雅琦	销售经理		fuyaqi@hcyjs.com
	王艺嘉	销售助理		wangyijia1@hcyjs.com
上海机构销售部	许彩霞	总经理助理、上海机构销售总监	021-20572536	xucaixia@hcyjs.com
	祁继春	上海机构销售副总监		qijichun@hcyjs.com
	黄畅	保险机构销售总监	021-20572257-2552	huangchang@hcyjs.com
	吴俊	资深销售经理	021-20572506	wujun1@hcyjs.com
	张佳妮	资深销售经理	021-20572585	zhangjiani@hcyjs.com
	郭静怡	高级销售经理		guojingyi@hcyjs.com
	蒋瑜	高级销售经理	021-20572509	jiangyu@hcyjs.com
	吴菲阳	资深销售经理		wufeiyang@hcyjs.com
	朱涨雨	高级销售经理	021-20572573	zhuzhangyu@hcyjs.com
	许馨匀	销售助理		xuxinyun@hcyjs.com
	李凯月	高级销售经理		likaiyue@hcyjs.com
	张豫蜀	销售经理	15301633144	zhangyushu@hcyjs.com
	刘雯	销售经理		liuwen@hcyjs.com
	金可依	销售经理		jinkeyi@hcyjs.com
	武君书	销售经理		wujunshu@hcyjs.com
	姜茜	销售助理		jiangxi@hcyjs.com
	罗兰丹波	资深销售经理		luolandanbo@hcyjs.com
	谢玮颖	资深销售经理		xieweiying@hcyjs.com
	段佳音	广州机构销售总监	0755-82756805	duanjiayin@hcyjs.com

仅供内部参考，请勿外传

广州机构销售部	王世韬	高级销售经理		wangshitao1@hcyjs.com
	古舞	销售助理		guwu@hcyjs.com
	郭有渔	销售助理		guoyouyu@hcyjs.com
	曹雅博	高级销售经理		caoyabo@hcyjs.com
私募销售组	潘亚琪	机构服务部总经理助理	021-20572559	panyaqi@hcyjs.com
	汪子阳	副总监	021-20572559	wangziyang@hcyjs.com
	江赛专	副总监	0755-82756805	jiangsaizhuan@hcyjs.com
	汪戈	副总监	021-20572559	wangge@hcyjs.com
	宋丹玓	高级销售经理	021-25072549	songdanyu@hcyjs.com
	赵毅	销售经理		zhaoyi@hcyjs.com
	陈孟昕	销售经理		chenmengxin@hcyjs.com
	文焱艺	销售经理		wenyanyi@hcyjs.com
	王秋晓	销售经理		wangqiuxiao@hcyjs.com
	谭雯欣	销售经理		tanwenxin@hcyjs.com
	陈蕾	销售助理		chenlei1@hcyjs.com
	赵方圆	销售经理		zhaofangyuan@hcyjs.com

仅供内部参考，请勿外传

华创行业公司投资评级体系

基准指数说明：

A 股市场基准为沪深 300 指数，香港市场基准为恒生指数，美国市场基准为标普 500/纳斯达克指数。

公司投资评级说明：

强推：预期未来 6 个月内超越基准指数 20%以上；
推荐：预期未来 6 个月内超越基准指数 10%－20%；
中性：预期未来 6 个月内相对基准指数变动幅度在-10%－10%之间；
回避：预期未来 6 个月内相对基准指数跌幅在 10%－20%之间。

行业投资评级说明：

推荐：预期未来 3-6 个月内该行业指数涨幅超过基准指数 5%以上；
中性：预期未来 3-6 个月内该行业指数变动幅度相对基准指数-5%－5%；
回避：预期未来 3-6 个月内该行业指数跌幅超过基准指数 5%以上。

分析师声明

每位负责撰写本研究报告全部或部分内容的分析师在此作以下声明：

分析师在本报告中对所提及的证券或发行人发表的任何建议和观点均准确地反映了其个人对该证券或发行人的看法和判断；分析师对任何其他券商发布的所有可能存在雷同的研究报告不负有任何直接或者间接的可能责任。

免责声明

本报告仅供华创证券有限责任公司（以下简称“本公司”）的客户使用。本公司不会因接收人收到本报告而视其为客户。

本报告所载资料的来源被认为是可靠的，但本公司不保证其准确性或完整性。本报告所载的资料、意见及推测仅反映本公司于发布本报告当日的判断。在不同时期，本公司可发出与本报告所载资料、意见及推测不一致的报告。本公司在知晓范围内履行披露义务。

报告中的内容和意见仅供参考，并不构成本公司对具体证券买卖的出价或询价。本报告所载信息不构成对所涉及证券的个人投资建议，也未考虑到个别客户特殊的投资目标、财务状况或需求。客户应考虑本报告中的任何意见或建议是否符合其特定状况，自主作出投资决策并自行承担投资风险，任何形式的分享证券投资收益或者分担证券投资损失的书面或口头承诺均为无效。本报告中提及的投资价格和价值以及这些投资带来的预期收入可能会波动。

本报告版权仅为本公司所有，本公司对本报告保留一切权利。未经本公司事先书面许可，任何机构和个人不得以任何形式翻版、复制、发表、转发或引用本报告的任何部分。如征得本公司许可进行引用、刊发的，需在允许的范围内使用，并注明出处为“华创证券研究”，且不得对本报告进行任何有悖原意的引用、删节和修改。

证券市场是一个风险无时不在的市场，请您务必对盈亏风险有清醒的认识，认真考虑是否进行证券交易。市场有风险，投资需谨慎。

华创证券研究所

北京总部	广深分部	上海分部
地址：北京市西城区锦什坊街 26 号恒奥中心 C 座 3A	地址：深圳市福田区香梅路 1061 号 中投国际商务中心 A 座 19 楼	地址：上海市浦东新区花园石桥路 33 号花旗大厦 12 层
邮编：100033	邮编：518034	邮编：200120
传真：010-66500801	传真：0755-82027731	传真：021-20572500
会议室：010-66500900	会议室：0755-82828562	会议室：021-20572522