下载日志已记录，仅供内部参考

TCB 确定性放量，混合键合平台化打开第二成长曲线

海外信息科技

评级：增持

■ 先进封装系列报告二

姓名	电话	邮箱	登记编号
秦和平(分析师)	0755-23976666	qinheping@gtht.com	S0880523110003
刁云鹏(研究助理)	021-38674878	diaoyunpeng@gtht.com	S0880125070016

本报告导读：

先进封装驱动键合设备的放量与升级，短期受 HBM 扩产和 GPU/ASIC 需求驱动，热压键合设备（TCB）是确定性最高的设备环节之一；未来随着 HBM 的升级和 3D Logic 芯片需求的增长，混合键合设备（HB）有望在高端场景不断渗透。

投资要点：

- **AI/HPC 推动先进封装资本开支向中后道设备传导，TCB 设备是当前确定性最高的设备环节之一。**我们认为，AI/HPC 推动 GPU/ASIC 和 HBM 的需求扩张，随着 HBM 堆叠层数提升和 2.5D/3D 封装的渗透率提升，传统倒装封装在互连精度、翘曲控制及超微间距互连方面面临约束，TCB 凭借高精度对准及温度、压力可控等优势成为 HBM 的主流方案。而 Pitch 间距的缩小也将推动 TCB 设备部分向 Fluxless TCB 迁移，目前 Fluxless TCB 已在逻辑领域获得订单，存储厂商已开始进行 HBM4e 相关验证；
- **混合键合具备高互连密度、低功耗及低热阻优势，随着 HBM 与 3D Logic 升级，有望成为核心技术方向。**尽管混合键合前期需投入大量成本，但其所带来的互连密度、带宽密度和能效方面具备明显优势，且依靠规模效应，HB 的单互连成本亦有望显著低于 TCB。我们认为，HBM4e/5 以及 3D Logic 等高密度互连需求将推动 D2W HB 逐步渗透，HBM 早期有望从关键界面开始导入，随着堆叠层数和互联要求的提升持续扩大 HB 在高端键合的渗透率；
- **混合键合的投资价值不仅在于设备需求的增长，更在于平台化带来的设备价值的提升及产业链价值外溢。**我们认为，D2W 混合键合对晶圆表面平整度、洁净度、活化及对准精度等方面提出了更高的要求，推动键合设备从单一主机向集成清洗、等离子活化及原位计量的一体化平台演进。AMAT 与 Besi 合作的 Kinex、SUSS 的 D2W/W2W 平台均体现出设备的平台化趋势。随着混合键合设备进入量产，清洗、CMP、量测等环节亦有望受益于工艺规格的升级，键合设备有望成为先进封装设备价值量向前中道延伸的重要节点；
- **短期看 TCB 订单弹性，中长期看 HB 平台化能力。**我们认为，ASMPT 兼具先进逻辑及 HBM TCB 需求，并向 Fluxless TCB 和 HB 延伸，具备较强的短中期业绩弹性；Besi 产品覆盖 FC，TCB 和 HB，在混合键合客户和平台化能力方面具备领先优势，长期受益于 HB 渗透率的提升；Hanmi 则深度绑定 HBM 客户，仍是当前 HBM 扩产的受益者；K&S 则凭借 Fluxless TCB 切入高端键合市场，具备长期追赶空间；
- **风险提示：**AI 下游需求不及预期风险；核心设备交期延长限制产能扩张风险；HBM 采用混合键合时点延后风险；技术替代与路线分化风险。

相关报告

海外信息科技《大模型加速迭代，竞争转向 Agent 效率与垂直场景》2026.09.07
海外信息科技《英伟达 FY28 指引超预期，美股软件 AI 赋能叙事获业绩验证》2026.08.30
海外信息科技《Capex 加速上修，AI 投资 ROI 逻辑确立》2026.08.25
海外信息科技《长期协议占比提升，步入高 FCF 资本回报新阶段》2026.08.25
海外信息科技《股东回报重塑存储长期价值，阿里确认 AI 投资 ROIC 成立》2026.08.22

下载日志已记录，仅供内部参考

目录

1. AI 驱动先进封装升级，键合设备成为核心受益环节 3
2. 热压键合 TCB：先进封装的关键赋能技术 6
2.1. TCB：HBM 扩产驱动 TCB 设备进入高景气周期 6
2.2. Fluxless TCB：TCB 向更小 pitch 演进的重要技术路线 7
3. 混合键合 HB：长期技术升级方向，D2W 决定市场弹性 9
3.1. 从性能优势到系统经济性，混合键合放量拐点将至 9
3.2. D2W vs W2W：混合键合未来弹性在 D2W 12
3.3. D2W：HBM+Logic 驱动 D2W 高增长 13
3.3.1. HBM：HBM4e/HBM5 打开核心增量 13
3.3.2. 逻辑：3D V-Cache、3D Logic、Chiplet 14
3.3.3. 光互连：CPO/光电融合带来的远期增量 15
3.4. W2W：CIS/NAND 提供成熟应用基本盘 15
3.5. 混合键合平台化：带动清洗、量检测等设备价值外溢 17
4. 键合设备厂商梳理：短期看 TCB，中长期看 HB 的平台化 19
4.1. ASMPT：TCB / Fluxless TCB 短期弹性最大 19
4.2. Besi：HB 平台化能力较强，长期具备业绩弹性 20
4.3. K&S：传统键合霸主，正在向中高端键合设备转型 22
4.4. Hanmi：HBM 封装设备龙头，深度受益于 AI 驱动的 HBM 扩产 23
5. 风险提示 24
5.1. AI 下游需求不及预期风险 24
5.2. 核心设备交期延长限制产能扩张风险 24
5.3. HBM 采用混合键合时点延后风险 24
5.4. 技术替代与路线分化风险 24

下载日志已记录，仅供内部参考

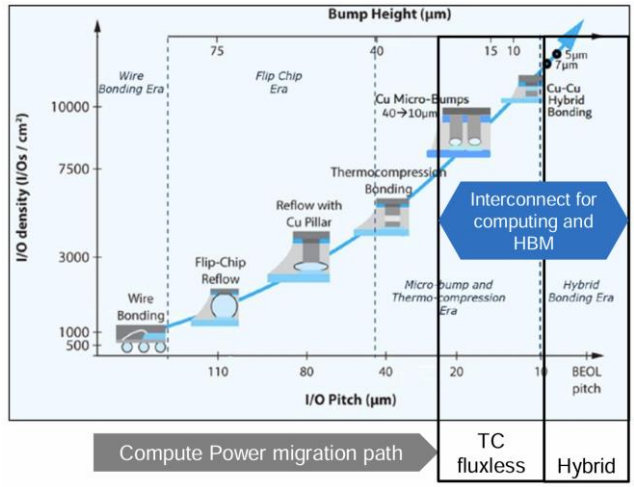
1. AI 驱动先进封装升级，键合设备成为核心受益环节

AI 算力需求推动半导体 Capex 持续向 HBM、先进逻辑和先进封装环节集中，而先进封装内部则在互联密度、精度和散热方向升级，推动键合设备从传统的 Die attach/FC 向 TCB/HB 持续升级；目前 TCB 是当前较为明确的设备需求，而 HB 则对应长期的技术升级空间。

Capex 的提升带动整体中后道设备产业链迎来新一轮上升周期。在中后道设备中，键合设备是价值量和市场规模较大的子类之一，而随着先进封装从传统键合向中高端键合升级，预计整体键合设备的 ASP 和出货量均有望提升，未来键合设备预计短期受益于逻辑/存储芯片的扩产，长期将受益于 HBM 系列的升级和需求扩张。

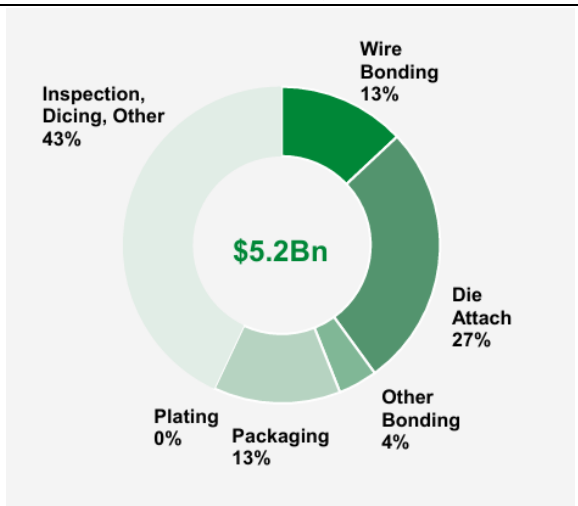
键合/贴片类设备是中后道封装中价值量最大的设备类别之一。在后道封装市场中，键合设备的市场规模占比~44%，是占比最大的设备类别；我们认为，目前随着 Capex 向后道设备传导，叠加先进封装在整体封装市场的比例提升，键合设备的市场规模有望继续增加，高端键合设备如 TCB、HB 设备厂商将在未来获得更多业绩增量。

图1：互连密度提升带动键合设备向高端化演变



资料来源：Besi

图2：后道封装市场各类设备市场份额拆分

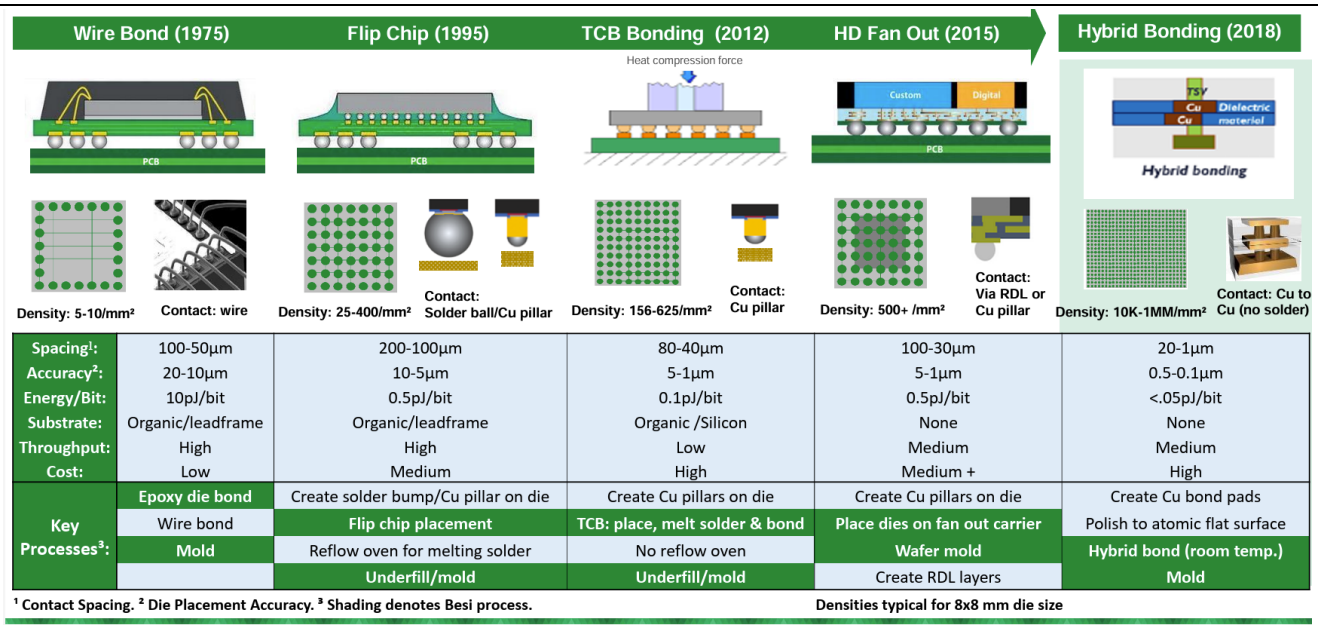


资料来源：Besi。注：未统计 TCB 市场数据。

键合设备正向高端键合设备演进。目前键合设备已经从传统的引线键合，逐渐发展为现在的倒装键合（FC，Flip chip）、热压键合（TCB），未来随着 HBM 对厚度、散热等要求的提升，混合键合设备（HB）预计将迎来较大增量。

下载日志已记录，仅供内部参考

图3：键合技术发展历程



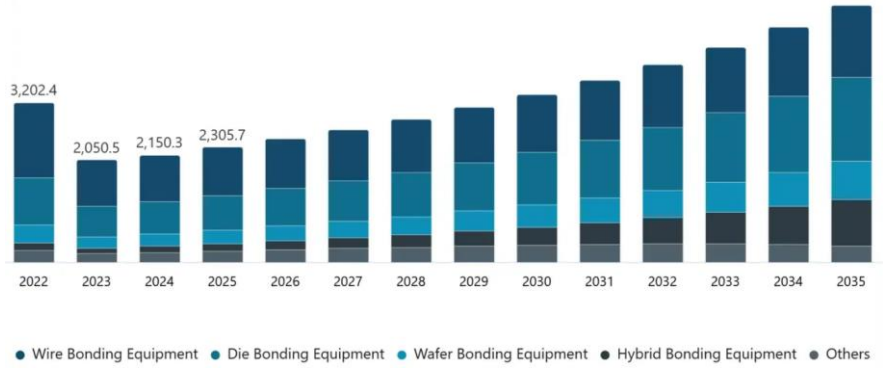
Spacing[1]:	100-50µm	200-100µm	80-40µm	100-30µm	20-1µm
Accuracy[2]:	20-10µm	10-5µm	5-1µm	5-1µm	0.5-0.1µm
Energy/Bit:	10pJ/bit	0.5pJ/bit	0.1pJ/bit	0.5pJ/bit	<.05pJ/bit
Substrate:	Organic/leadframe	Organic/leadframe	Organic /Silicon	None	None
Throughput:	High	High	Low	Medium	Medium
Cost:	Low	Medium	High	Medium +	High
Key Processes[3]:	Epoxy die bond	Create solder bump/Cu pillar on die	Create Cu pillars on die	Create Cu pillars on die	Create Cu bond pads
	Wire bond	Flip chip placement	TCB: place, melt solder & bond	Place dies on fan out carrier	Polish to atomic flat surface
	Mold	Reflow oven for melting solder	No reflow oven	Wafer mold	Hybrid bond (room temp.)
		Underfill/mold	Underfill/mold	Create RDL layers	Mold

[1] Contact Spacing. [2] Die Placement Accuracy. [3] Shading denotes Besi process. Densities typical for 8x8 mm die size

资料来源：Besi

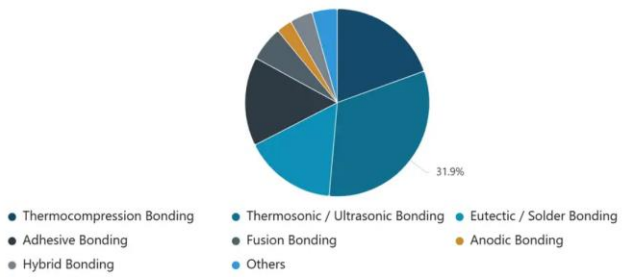
全球键合设备市场将持续受益于先进逻辑和 HBM 的需求扩张。据 Global Market Insights，2025 年全球键合设备市场规模~23 亿美金，至 2031 年将增长至~36 亿美金，至 2035 年增长至~52 亿美金，2026-2035 年 CAGR~8.5%；从全球竞争格局看，前五大键合设备厂 ASMPT（18%）、Besi（17%）、K&S（15%）、EVG（9%）和 SUSS（7%）合计占据~66%的市场份额。

图4：2022-2035E 全球键合设备市场规模（百万美金）



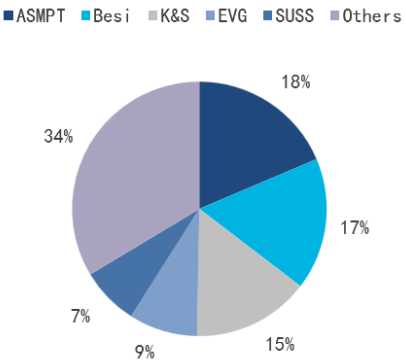
资料来源：Global Market Insight

图5：2025 年键合设备细分市场份额



资料来源：Global Market Insight

图6：2025 年键合设备市场竞争格局



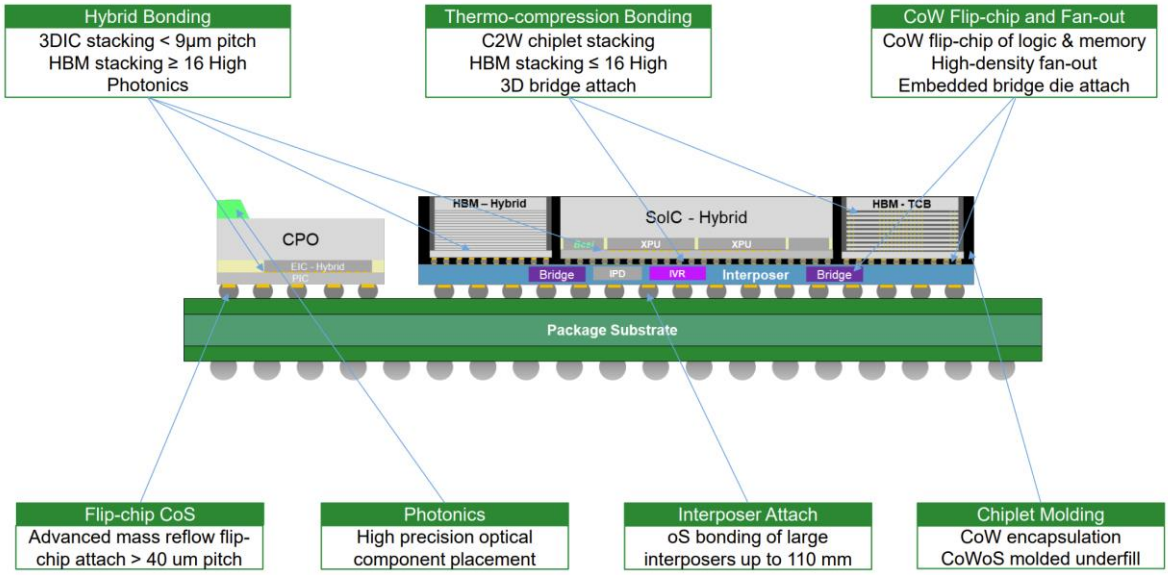
资料来源：Global Market Insight，国泰海通证券研究

目前主要的 2.5D/3D 先进封装中，热压键合 TCB 主要用在台积电 CoWoS、

下载日志已记录，仅供内部参考

Intel Foveros 和存储厂商的 HBM 等。未来 Intel Foveros Direct 3D、SoIC 部分系列以及 HBM5 等有望采用混合键合技术。

图7：先进封装的键合需求（以 CoWoS 为例）



资料来源：Besi

目前 HBM 制造所需 TCB 设备的主要参与者包括 Hanmi、ASMPT 和 SEMES（三星子公司）等。Hanmi 向 SK 海力士及美光供应 HBM 用 TCB 设备，ASMPT 也已获得多家 HBM 厂商订单，并已向头部 HBM 客户交付用于 HBM4 12H 量产的批量设备。混合键合方面，Besi、ASMPT 等公司均有一定进展，其中 Besi 已获得混合键合设备订单，ASMPT 于 2025 年完成客户验收并增加设备出货。随着 HBM 向更高堆叠层数发展，三星、SK 海力士、美光等 HBM 厂商预计将混合键合作为下一代 HBM 潜在技术路径，但目前不同厂商的具体导入代际和量产节奏仍存在不确定性。

下载日志已记录，仅供内部参考

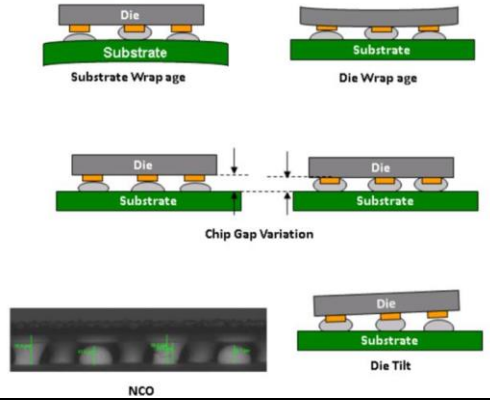
2. 热压键合 TCB：先进封装的关键赋能技术

随着前道晶体管缩放及其成本降低变得日益艰难，维持摩尔定律的进展不仅取决于前道工艺的突破，同样也取决于先进封装与异构集成的持续创新。驱动现代数据中心以及 AI 实现惊人飞跃的处理器，无一不依赖于采用微间距及超微间距互连的先进封装技术。而先进封装的实现，则要依靠热压键合 TCB：随着 ubump pitch 持续缩小，传统大规模回流焊工艺面临越来越严重的翘曲、对准精度和焊料互连可靠性等问题。在此背景下，TCB 通过将逐颗 Die 进行高精度对准，并通过热量和压力控制完成键合，正在成为 HBM 和部分先进逻辑封装的重要键合方案。

2.1. TCB：HBM 扩产驱动 TCB 设备进入高景气周期

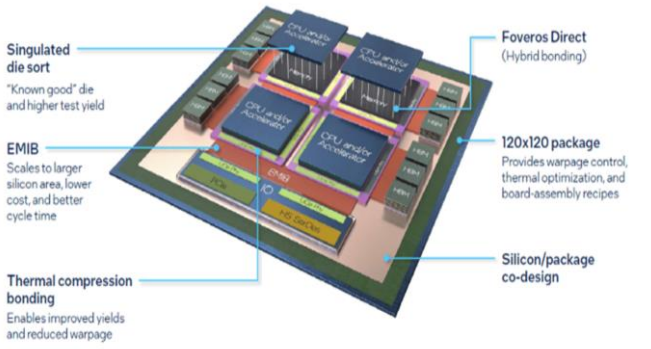
热压键合(TCB)是由 Intel 和 ASMPT 联合开发，在 2014 年导入量产。该项技术通过热能与压力的结合，在芯片与基板之间建立互连。这项技术对于实现超微间距和高密度封装至关重要，是先进逻辑芯片和高密度异构集成的重要封装工艺。**TCB 与传统倒装芯片键合相比，具备多项显著优势：1）**通过同步上/下对准系统，实现极高的对准精度。2）在焊接过程中对芯片倾斜进行微米级的精密调控。3）在整个焊接过程中，通过焊头吸附固定芯片，确保极佳的平整度。4）通过将焊接底座温度维持在远低于焊料熔点的水平，有效降低器件翘曲。5）严格遵循温度、压力及垂直位移的精密曲线设置。**因此，TCB 能够大幅降低因材料热膨胀系数差异而产生的应力和翘曲。**这使得制造厚度仅为数微米、且具备亚微米级侧向精度的焊点成为可能。

图8：倒装键合会导致翘曲、对准精度等问题



资料来源：Kulicke & Soffa，Semi analysis

图9：Intel 的 Low thermal gradient TCB 技术可用于更大尺寸的封装



资料来源：Intel

我们认为，HBM 是 TCB 设备最具确定性的增量来源之一，HBM 产能扩张和堆叠层数提升共同驱动 TCB 设备需求的增长。短期内，由于 JEDEC 放宽了 HBM 的高度标准，热压键合设备仍是各存储厂商 HBM 制造的主流键合设备。2025 年，JEDEC 协会放宽了 HBM4 在高度方面的要求，即最高 720 微米的限制，将 12 层及 16 层垂直堆叠的 HBM4 高度放宽至 775 微米，以便存储厂商在现有键合技术中实现 16 层堆叠，无需转向新的混合键合技术。据 Trend Force，随着 HBM 的迭代及性能要求的提升，JEDEC 考虑再次放宽 HBM 的高度限制，可能提高至 900 微米。这是为了缓解存储器制造商的生产瓶颈，支持下一代 HBM 产品更快地进入大规模生产，不但能降低成本，也提升了良品率。此外，HBM 的后续产品正在向 20 层 DRAM 升级，堆叠层数提升叠加 HBM 的强劲需求，将在短期内持续拉动 TCB 设备的需求。

下载日志已记录，仅供内部参考

竞争格局方面，TCB 键合设备市场目前主要有韩国的韩美半导体、SEMES、韩华 SemiTech，日本的东丽 Toray、新川 Shinkawa，以及新加坡 ASMPT 等主要厂商。韩美半导体在 HBM TCB 键合机市场上拥有最高的市场占有率。

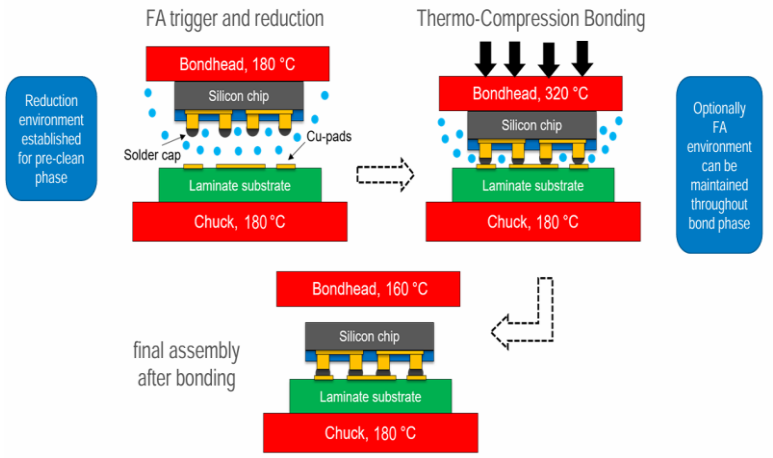
ASMPT 目前优势在先进逻辑客户。26H1，ASMPT 营收中先进封装占比已达 30%，25 年全年 TCB 业务营收同比增长 146%。未来 ASMPT 将继续受益于先进逻辑+HBM 需求的增长，公司远期目标在整个 TCB 市场占据 30%-40%的市场份额。

逻辑领域，ASMPT 的 TCB 设备占据 C2S 主导地位，OSAT 订单持续增加，26 年 7 月新增 OSAT 厂的 50+台 C2S TCB 订单；在 C2W 方面，ASMPT 凭借等离子体 AOR 技术的超细间距 TCB 设备，在 26Q1 拿到先进逻辑客户的设备订单；**存储领域，**ASMPT 针对 HBM4-12Hi 的 TCB 解决方案获得多家客户订单，在 HBM4-16Hi 技术开发方面，用于 16Hi 的有助焊剂 TCB 设备进入样品测试阶段，Fluxless-TCB 也进入认证阶段。

2.2. Fluxless TCB：TCB 向更小 pitch 演进的重要技术路线

未来随着 pitch 的缩小，将驱动 TCB 设备从传统热压键合到无助焊剂热压键合（Fluxless TCB）：传统 TCB 需要使用助焊剂，主要用于去除氧化物，促进焊料在键合过程中保持湿润。在传统 TCB 过程中，必须在键合前使用助焊剂，而当互连间距缩小到 40μm 以下时，助焊剂被完全清洗的难度提升，而助焊剂未完全清洗会引发良率下降，导致封装的长期可靠性下降。因此，目前 HBM 的键合正在从传统 TCB 向无助焊剂 TCB 方法转变：采用甲酸蒸汽或等离子清洗（如 Besi 采用此类方法）等先进方法，在惰性环境下进行，从而在键合前彻底清除氧化层。这种方法一方面能够简化流程，并且避免了助焊剂的残留导致的良率问题。

图10：无助焊剂 TCB 工艺流程



资料来源：Kulicke & Soffa

目前无助焊剂热压键合设备主要用于逻辑芯片，如 ASMPT 已获得某先进逻辑客户的 C2W AOR 无助焊剂 TCB 设备订单。**从 HBM4e 开始，存储厂商开始考虑无助焊剂热压键合技术，如** K&S 目前已实现 Fluxless TCB 设备量产，并正将其 APTURA 平台由先进逻辑拓展至存储领域，目前已宣布向一家美国客户供应无助焊剂生产设备；ASMPT 也已获得下一代 HBM fluxless TCB 设备订单。

我们预计，2026-2027 年，存储厂商预计依旧偏向使用传统热压键合，并做 HBM4e 的前期验证和小规模订单。到 2028 年左右，随着 pitch 的进一步缩小、封装层数的增加等，叠加混合键合技术尚未成熟，flux-less TCB 可能在 28 年左右迎来更多需求。

下载日志已记录，仅供内部参考

Fluxless TCB 本质上仍是传统 TCB 向更小 pitch 工艺演进的工艺升级，其设备端仍延续 TCB 的热压键合框架，因此相较于完全切换至 HB，客户导入成本和工艺迁移难度更低。在 HB 尚未完全成熟的阶段，Fluxless TCB 有望成为先进 HBM 封装的过渡性方案。

下载日志已记录，仅供内部参考

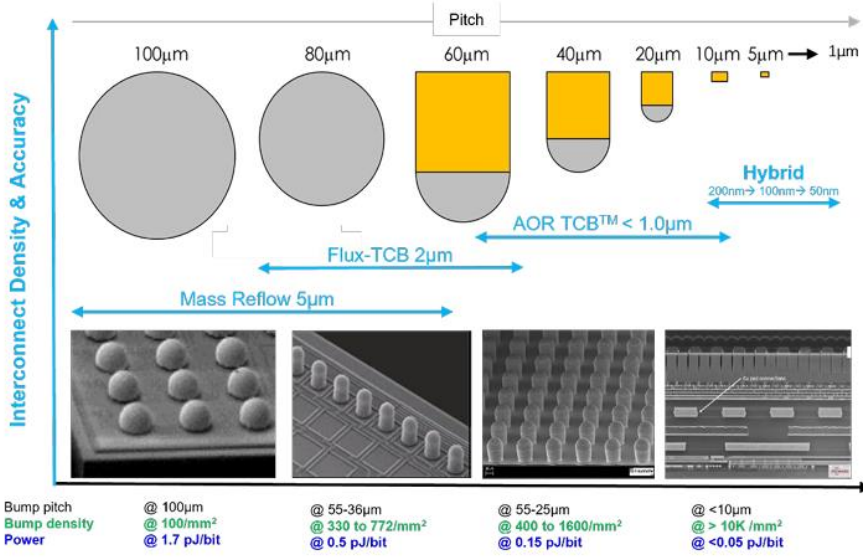
3. 混合键合 HB：长期技术升级方向，D2W 决定市场弹性

市场主要观点认为，混合键合设备价格过高，是阻碍混合键合加速渗透的原因之一。混合键合需要全新的设备和极高的洁净室要求，初始资本开支将远超传统 TCB 方案。我们认为，若以单互联成本（cost per interconnect）为衡量标准，混合键合仅为 TCB 方案成本的 1/10。当堆叠层数从 8 层迈向 16 层甚至 20 层时，TCB 方案所需的 ubump 数量呈指数级增长，而混合键合凭借 Cu-Cu 直接键合，在大规模互连场景下展现出碾压式的成本优势。

3.1. 从性能优势到系统经济性，混合键合放量拐点将至

混合键合（HB, Hybrid Bonding）可以实现超高密度的垂直互连。混合键合是一种先进的半导体封装技术，可实现芯片间铜-铜和氧化物-氧化物的直接连接，无需微凸块（Micro-bump）的辅助结构，从而实现电路的互联。这种方法显著提高了互连密度、电气性能和优异的热效率，使其成为下一代半导体器件制造的关键技术。

图11：随着 pitch 的缩小，必须采用混合键合设备

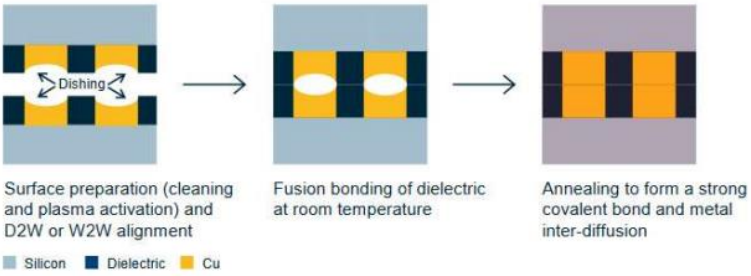


资料来源：ASMPT

从热压键合到混合键合：混合键合将成为未来大趋势。尽管联合电子器件工程委员会（JEDEC）放宽对 HBM4 的高度限制，混合键合在 HBM4 的使用预期降低。不过，随着未来 HBM4 的层数越来越高，超过 16 层时，混合键合技术可能与热压键合技术共同使用。混合键合的优势在于，1）产品性能和散热效果提升；2）满足高度限制的要求；3）缩短布线长度，进而降低能耗，降低成本。因此未来在高端 HBM 产品中有望采用混合键合技术，最晚到 HBM5 开始，绝大多数 HBM 产品或将采用混合键合技术。

下载日志已记录，仅供内部参考

图12：混合键合实现铜-铜直接键合



资料来源：SUSS

混合键合将带来性能的数量级提升。根据 Besi，与 TCB+ubump 方案相比，混合键合可以实现互联密度提升 15 倍、速度提升 12 倍、带宽密度提升近 200 倍、能效性能提升超 100 倍，能效性能的百倍提升将转化为运营支出的大幅缩减。

散热优势进一步放大了混合键合的系统级成本价值。参考三星数据，混合键合可以使 HBM 堆叠热阻降低~30%，直接减少数据中心的制冷功耗和散热基础设施投入。十万卡级别的 AI 集群中，温度降低带来的可靠性的提升和散热系统的简化，也将带来巨大的隐性成本的节约。

图13：混合键合的单互联成本仅为 TCB 方案的 1/10

Micro-bump C2W TCB	Performance Factor	Hybrid Bonding
1X	Interconnect Density	15X
1X	Speed	11.9X
1X	Bandwidth Density	191X
1X	Energy Efficient Performance, EEP	>100X
10X	Cost per Interconnect*	1X

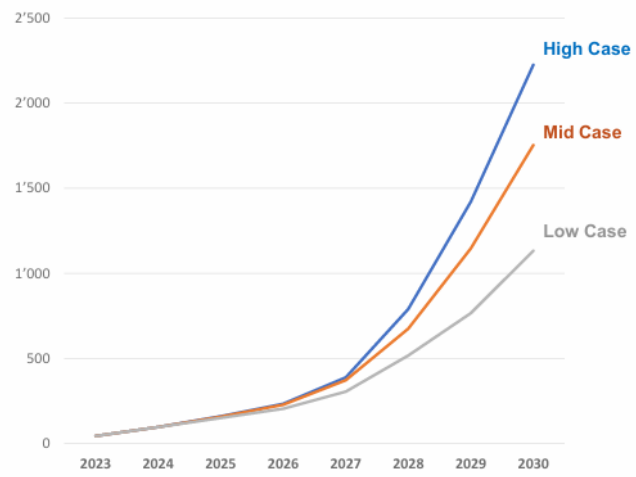
资料来源：Besi

混合架构将成为未来趋势。目前 SUSS 已与高精度倒装芯片键合机供应商 SET Corporation SA 共同研发新型 XBC300 Gen2 D2W/W2W 设备，该设备能够将所有现有混合键合工艺（W2W、D2W Collective 和 D2W Sequential）集成到单一设备中的平台。

预计混合键合设备自 2028 年起加速出货。混合键合设备在 HBM、CIS 和 NAND 等领域的渗透率均在快速增长。逻辑芯片方面，Intel 已下达其首个混合键合设备订单，英伟达 Feynman 和苹果 M5 芯片预计采用混合键合设备；此外，存储厂 16 层 HBM4e 预计开始使用混合键合，HBM5 后混合键合渗透率将逐渐提升，多种驱动因素叠加，我们预计混合键合设备的开始放量时间在 28-30 年。根据 Besi 预测，至 2030 年累计混合键合设备出货量预计在 1150-2200 台之间。

下载日志已记录，仅供内部参考

图14：混合键合累计出货设备预测



资料来源：Besi（June 2026）



下载日志已记录，仅供内部参考

3.2. D2W vs W2W：混合键合未来弹性在 D2W

混合键合技术堆叠半导体器件的主要方法有 W2W 和 D2W 两种。W2W(Wafer-to-Wafer)是指在堆叠过程中，顶部和底部半导体器件都保持晶圆形式，因此可以做到批量加工，生产效率更高；但是由于不能选择有缺陷的芯片，产量较低；**D2W (Die-to-Wafer)**是指顶部的半导体器件被切成单独的 die，然后堆叠在底部的 wafer 上。由于 D2W 能够选择好的芯片，产量更高，但是这种方法下，芯片是一个一个的加工，生产率较低。

从细分应用看，目前 W2W 仍占主流，D2W 主要用于异构集成。W2W 技术相对更成熟，CIS、3D NAND 等已实现 W2W 的量产，D2W 未来则主要用于 HBM 和 3D SoIC 等产品的堆叠。

表1：混合键合细分应用

类别	键合工艺	特征间距	成熟度
CIS	W2W	2um→1um	量产
3D NAND	W2W	2um→1um	量产
HBM	W2W/D2W	5um→3um	研发中，部分量产
DDR6	W2W	2um→<1um	研发中
下一代内存	W2W	2um→<1um	研发中
系统级芯片分区	W2W/D2W	9um→2um	逐步量产
逻辑缩放	W2W	2um	逐步量产

资料来源：36Kr，半导体产业纵横，国泰海通证券研究

D2W/W2W 两种类型,分别对小尺寸/大尺寸芯片具有成本的优势：W2W 键合遵循类似的流程，但省去了其中一个晶圆的切割和清洁步骤，降低了污染风险并提高了效率，W2W 键合大规模应用在图像传感器 CIS 和 3D NAND 存储器的制造工艺中。而在 D2W 混合键合中，单个芯片被切割并清洁以去除污染物，然后被翻转并对准到目标晶圆上。通过等离子体活化技术改变表面特性来增强粘附力，确保键合牢固且无缺陷。这种工艺比 W2W 更加困难，主要用于逻辑和 HBM。

表2：W2W 和 D2W 对比

		工艺路线/工艺流程	优势	劣势	主要应用	主要厂商
W2W		熔融键合、混合键合和表秒活化常温键合	高对准精度、高吞吐量、高键合良率	无法执行晶圆分类来选择已知良好的芯片，且顶部芯片和底部芯片的尺寸必须一致，因而限制了异构集成选项的灵活性。	主要用于CMOS图像传感器和3D NAND等适合小尺寸、高产量的芯片，如索尼使用三层堆叠式CIS架构来制造手机CIS；3D NAND中的长江存储Xtackng，长江存储在2020年发布"Xtackng"；以及锐侠CBA技术等（CMOS直接与存储阵列相连）	日本TEL、奥地利EVG和德国SUSS等；
D2W	collective D2W	先将die转移到载板，再进行晶圆级清洗、晶圆级对准、晶圆级键合	吞吐量高，良率高	受限于多芯片同步贴装精度和载体热膨胀控制，量产难度大、设备成本高	TSMC的SoIC-CoW（Chip on Wafer）：在硅光通信等领域实现小批量量产；主要下游应用为CIS、SRAM on Logic及高性能计算HPC。	韩国Hanmi、荷兰Besi、新加坡ASMPT、日本Shibaura等
	sequential D2W	逐个挑选满足要求的die（KGD），之后依次将芯粒对准放置于目标晶圆上。主要步骤包括载体填充、芯片清洁和激活、直接贴装倒装芯片	对准精度将会提高，且灵活性提升	具有颗粒控制问题，容易受环境颗粒污染导致良率下降	异构集成（如手机RF模块）、汽车MCU、CIS、SRAM on Logic、HBM高带宽存储器	

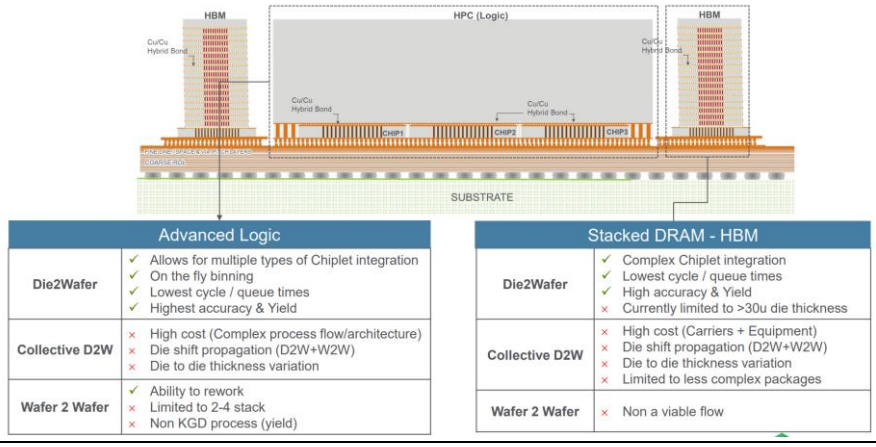
资料来源：SUSS，国泰海通证券研究

下载日志已记录，仅供内部参考

3.3. D2W：HBM+Logic 驱动 D2W 高增长

目前 3D 先进封装中，HBM 与 Logic 均需使用 D2W 键合方式。

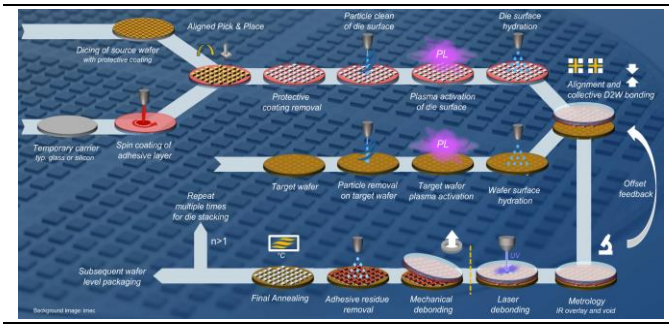
图15：Collective D2W 混合键合流程



资料来源：Applied Material

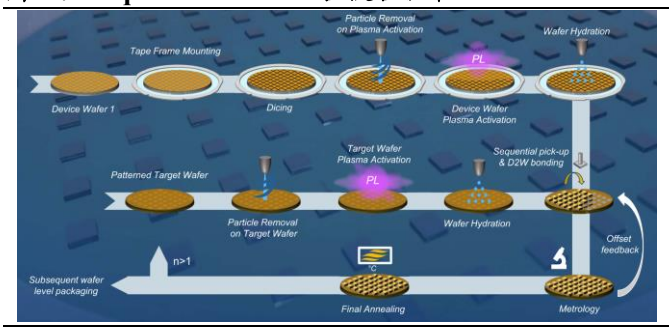
具体来看，D2W 有 Collective D2W 和 Sequential D2W 两种方式：

图16：Collective D2W 混合键合流程



资料来源：SUSS

图17：Sequential D2W 混合键合流程

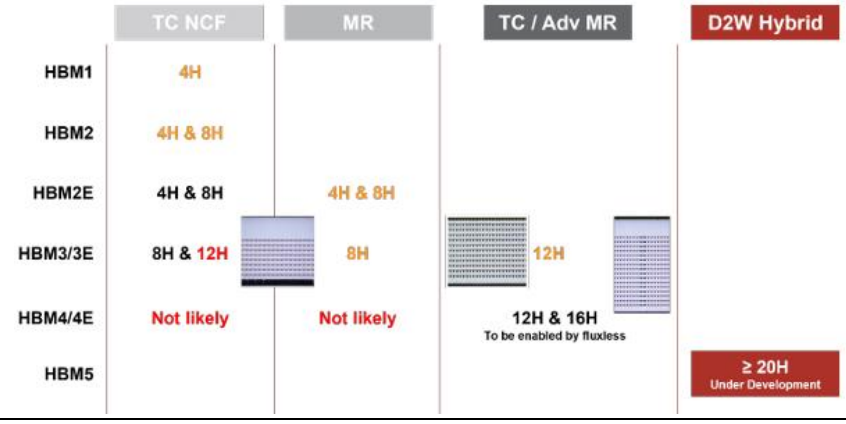


资料来源：SUSS

3.3.1. HBM：HBM4e/HBM5 打开核心增量

HBM 是未来 D2W 混合键合增长的驱动因素之一。我们认为，随着存储需求的提升，HBM 层数、散热、互连间距的更高要求，2027 年的 HBM4e-16Hi 和定制型 HBM（即 cHBM）有望采用混合键合，预计最晚至 HBM5 时，HBM 将开始采用混合键合。

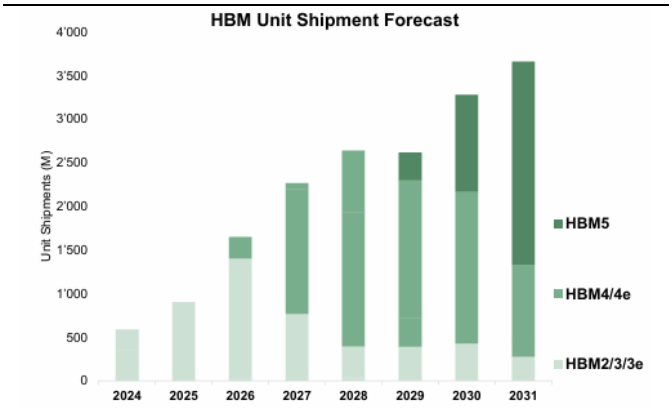
图18：各代 HBM 的键合设备需求



资料来源：ASMPT

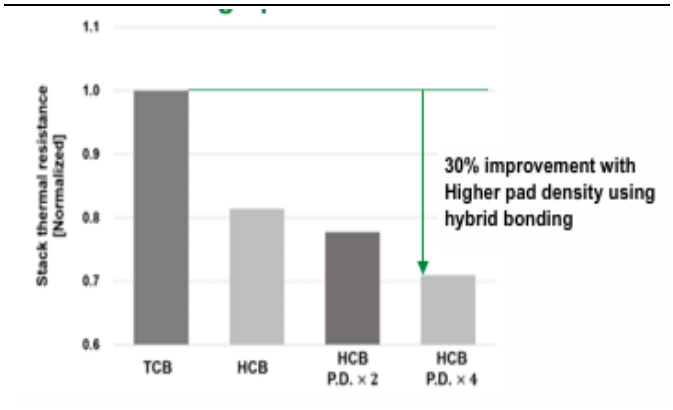
下载日志已记录，仅供内部参考

图19：HBM4e/HBM5 将拉动键合设备需求



资料来源： Besi

图20：混合键合的 HBM 热阻较 TCB 的 HBM 低 30%

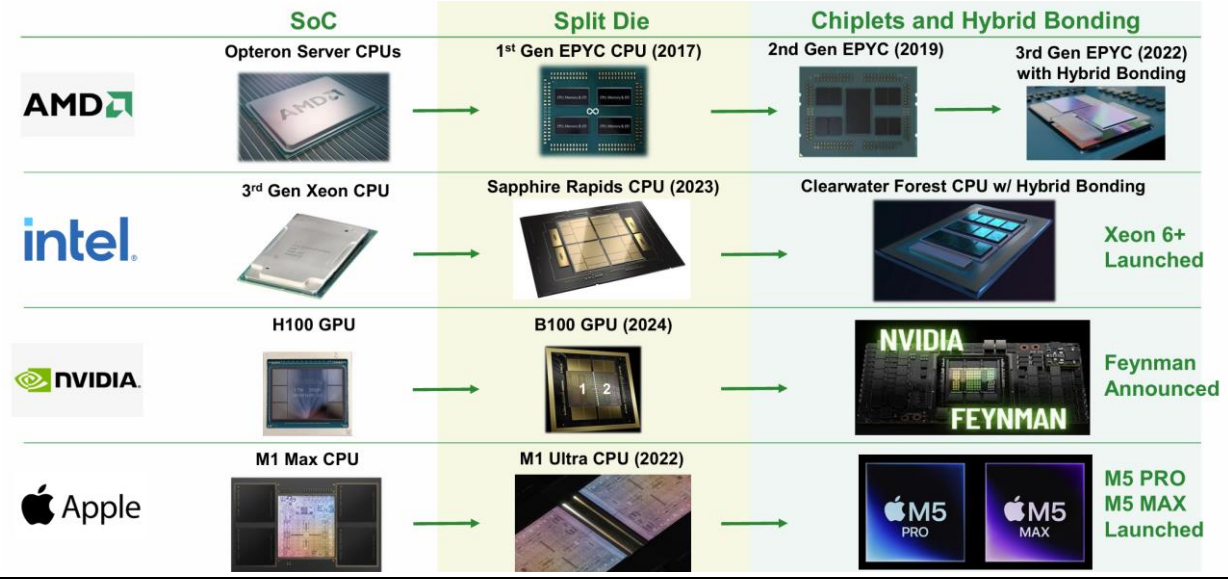


资料来源：Besi，Samsung，2026 IEEE ECTC

具体来看，随着 HBM 的代际升级，对混合键合设备的需求也在对应提升。目前 HBM 的连接仍然为热压键合，预计从 2027 年起，HBM4e 及后续的定制型 cHBM 的 base die（采用更先进制程的逻辑基板芯片）与 DRAM 的连接将使用 D2W 混合键合技术，2028-2029 年，HBM5-20Hi 及后续芯片系列中，预计部分 DRAM 芯片将采用 D2W 方法进行混合键合连接，目前预期初期将采用 TCB 与 HB 混合使用的方式，HB 在 HBM 中的渗透率预计将快速提升。目前三星正在韩国建立 D2W 混合键合生产线，以支持未来 HBM 向更高级的 HBM4e 和 HBM5 转型。

3.3.2. 逻辑：3D V-Cache、3D Logic、Chiplet

图21：逻辑芯片线路图



资料来源：Besi

混合键合在逻辑集成电路中有所应用，目前主要需求来源为 AMD：1）消费级 CPU 方面，AMD 从 5800X3D 开始的各类 Ryzen X3D 系列处理器都采用了 SoIC 封装，即 3D V-Cache 技术，能够在 CPU 原有缓存的基础上额外增加三级缓存。目前 AMD 的大多数高端游戏处理器都配备了 X3D 技术，未来 X3D 技术亦有望逐步应用于低端处理器市场。2）服务器用 CPU：目前采用 3D V-Cache 技术的服务器用 CPU 所占比例较低，未来 Turrin 系列处理器也有望出现配合混合键合技术的 X 系列型号。3）GPU：AMD 的 MI 300 系列 AI 加速器将采用 SoIC 键合技术的逻辑堆叠层与 CoWoS-L 中介层相结合。

除 AMD 外，英伟达下一代 Feynman、博通 3.5D XDSiP、苹果 M5/M5 Max

下载日志已记录，仅供内部参考

等预计也将采用混合键合技术。

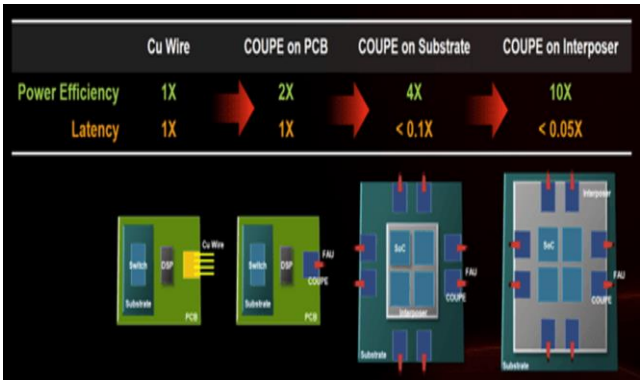
3.3.3. 光互连：CPO/光电融合带来的远期增量

CPO 等光通信预计将成为混合键合设备的远期增量。目前 Hyperscaler 正在寻求更快速、更低功耗的数据中西互联解决方案，部分 CPO 类型，如 COUPE，需要用到混合键合技术，如英伟达 Spectrun-X 和 Quantum-X 光子交换机、博通的 Open Bailly CPO 平台（如 Tomahawk），部分光学元件供应商（如 Coherent 和 Marvell）正在调整其产品组合以适应 CPO 领域的需求。

台积电的混合键合 COUPE 技术引领 CPO 领域，提供卓越的性能和能效。随着 AI 集群从万卡向十万卡演进，传统铜互连与可插拔光模块正在逼近物理极限，台积电 COUPE 借助混合键合率先实现 CPO 的规模化制造，有望在光互连领域复制 HBM 堆叠的技术路线。对比传统铜走线，COUPE 方案在基板（Substrate）层面可实现 4 倍电源效率和 10 倍延迟降低；当进一步集成至硅中介层(interposer)，性能跃升至 10 倍电源效率和 20 倍延迟降低。

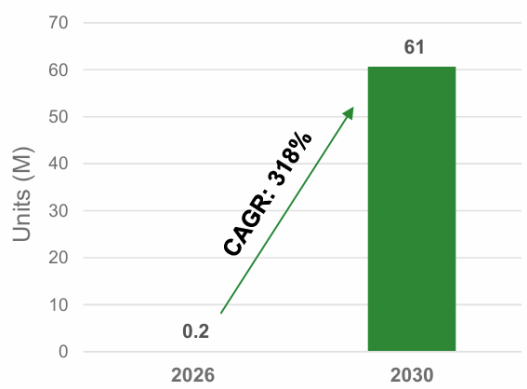
CPO 加速渗透，预计将成为混合键合的远期增量。据 Lightcounting，CPO 市场将进入爆发增长期，2026-2030 年出货量 CAGR~318%。随着英伟达、博通等客户的加速导入，混合键合的远期需求将进一步提升。

图22：COUPE 提高了性能和能效



资料来源：TSMC

图23：CPO 市场规模快速增长

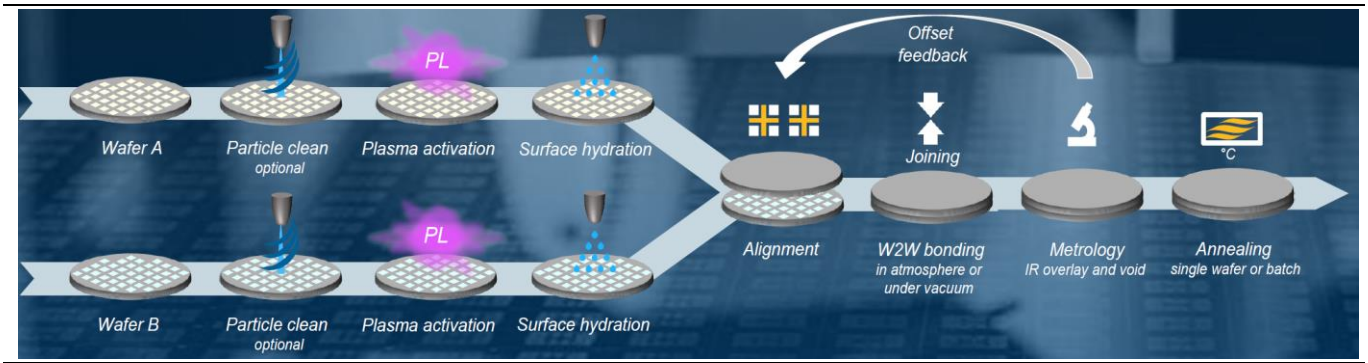


资料来源：Lightcounting CPO 2025

3.4. W2W：CIS/NAND 提供成熟应用基本盘

在先进封装整个流程中，W2W 和 D2W 工艺均为必须项。W2W 主要用于中道 TSV 等工艺，由于减薄后的晶圆仅有几十微米，因此在减薄前，需要将晶圆放到厚玻璃/硅片上作为支撑，防止减薄后的晶圆破碎。而 D2W 主要用于先进封装的凸点键合流程，将已经挑好的芯片（KGD）与晶圆键合。

图24：W2W 工艺流程

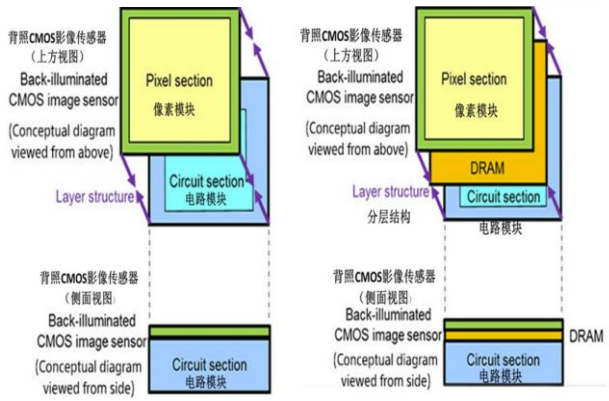


资料来源：SUSS

下载日志已记录，仅供内部参考

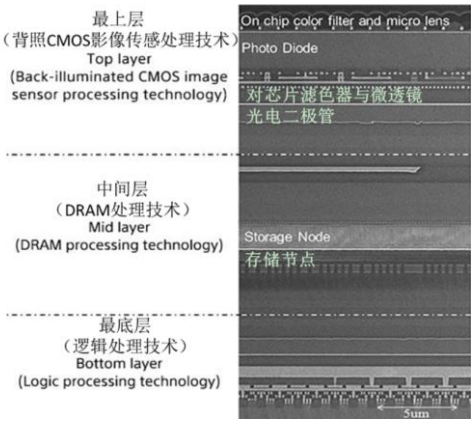
W2W 目前主要用于 NAND 和 CIS 等领域。混合键合最开始的应用场景为索尼的三层堆叠 CIS。相较于传统的 CIS 的像素层+逻辑层，索尼的三层堆叠为像素层-DRAM-逻辑电路层。它的优势在于，三层尺寸前期设计好的情况下，可以做到尺寸一致，且良率较高，同时将三片晶圆同时堆叠后直接 W2W 互联，效率较高。

图25：传统双层堆叠 CIS（左图）与 Sony 三层堆叠 CIS（右图）对比



资料来源：Sony

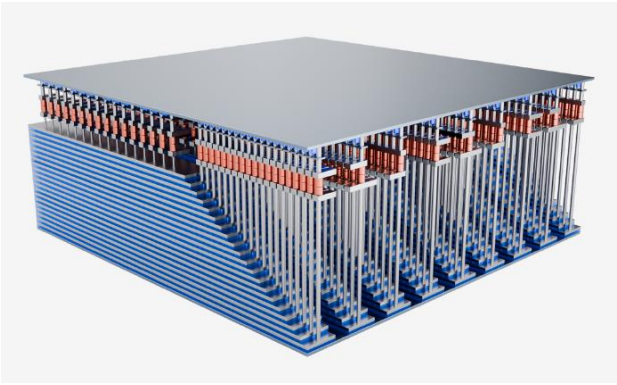
图26：Sony 配备 DRAM 的 3 层堆叠式 CIS 截面图



资料来源：Sony

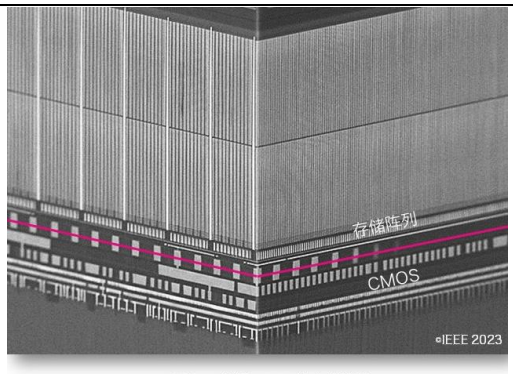
3D NAND 是未来 W2W 混合键合的使用场景之一。随着后续 3D NAND 的层数不断提高，刻蚀机一次性从顶层打到底层的难度快速提升，因此需要 W2W 混合键合，将两个较少层数的 NAND 直接贴合形成多层 NAND，如长江存储 Xtacking 等。

图27：长江存储 Xtacking 通过金属互联通道 VIAs 进行两片晶圆的键合



资料来源：长江存储官网

图28：铠侠 CBA DRAM 结构示意



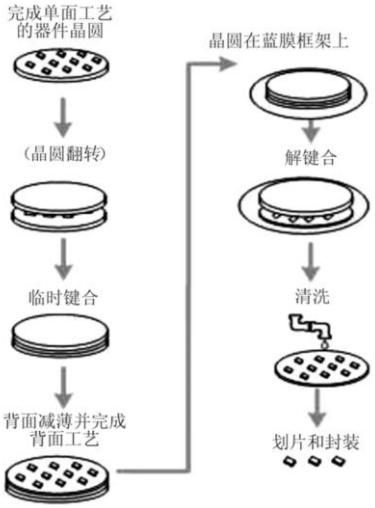
粉色示意线：晶圆键合连接处

资料来源：Kioxia, IEEE

在先进封装中，W2W 主要用于中道 TSV 等工艺流程的临时键合。为满足 TSV 和 3D 先进封装制造需求，减薄后晶圆厚度越来越薄，可达到 100μm 以下。超薄器件晶圆机械强度降低，容易翘曲和起伏，易造成器件性能降低、产品均一性变差，生产过程中碎片率增加。为了解决超薄晶圆的取放问题，业界通常采用临时键合与解键合技术。目前此类临时键合设备主要厂商仍为 SUSS、EVG、TEL 等海外厂商。

下载日志已记录，仅供内部参考

图29：临时键合与解键合工艺流程

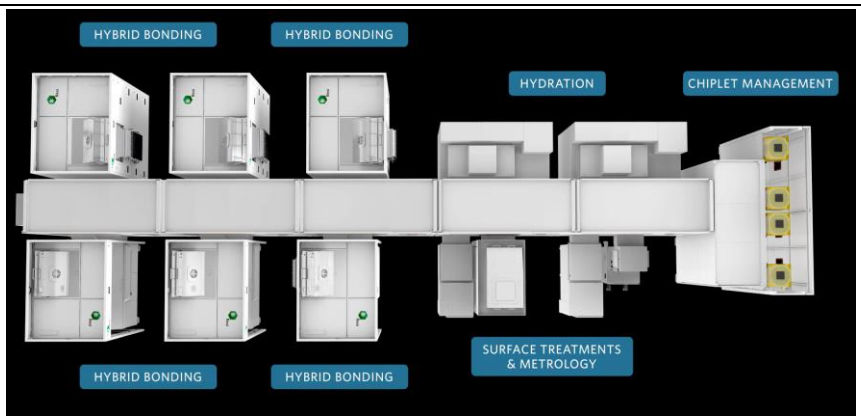


资料来源：胡晓霞等，《临时键合和解键合工艺技术研究》

3.5. 混合键合平台化：带动清洗、量检测等设备价值外溢

混合键合设备正加速向集成化、系统化演进，从单一的键合主机迈向面向大批量制造（HVM）的一体化作业平台。在 D2W 等复杂应用场景下，设备形态正在打破过去分散式工艺模块的局限。以 AMAT 与 Besi 共同开发的 Kinex 系统为例，该平台直接集成了湿法清洗、等离子体活化以及原位计量。SUSS 的 XBC300 Gen2 D2W 平台也成功整合了 SET 的 NEO HB 贴片机与 SUSS 自身的清洗、活化及计量模块。这种高度集成的硬件架构，大幅减少了晶圆在不同设备间流转的暴露风险，是实现复杂多芯片封装量产的基础保障。

图30：AMAT 与 Besi 合作的 Kinex 系统示意图



资料来源：Applied Material 官网

混合键合工艺对物理极限的追求将倒逼中道设备规格全面升维，可能会倒逼整个半导体中道产业链的技术迭代。混合键合（对晶圆表面的平整度、粗糙度以及颗粒物污染要求较高，这不仅是对键合机的考验，更将极大地拉升对前置中道工艺的要求，例如化学机械抛光（CMP）的纳米级平整度控制、薄膜沉积的极高均匀性，以及更高精度的光学量测与清洗设备等。这将彻底打破传统前中后道的界限，推动整个先进封装设备生态链进行一轮深度的技术迭代与价值重估。

展望未来，混合键合的应用场景将跨越基板与中介层的限制，向 Die-to-Die 直接堆叠方向演进。随着算力需求的膨胀，将芯片平铺在中介层上的 D2W 模式仍会带来微小的传输延迟。未来芯片将越来越多地采用无凸块混合键

下载日志已记录，仅供内部参考

合进行真正的纵向 3D 互连，例如 Memory-on-Logic（将 SRAM 缓存或 HBM 像直接堆叠在逻辑计算核心上）以及 Logic-on-Logic（不同制程的计算核心直接叠放）。这种 3DIC 架构能将数据传输距离缩减至极致，实现带宽的指数级跃升和功耗的急剧降低。

下载日志已记录，仅供内部参考

4. 键合设备厂商梳理：短期看 TCB，中长期看 HB 的平台化

4.1. ASMPT：TCB / Fluxless TCB 短期弹性最大

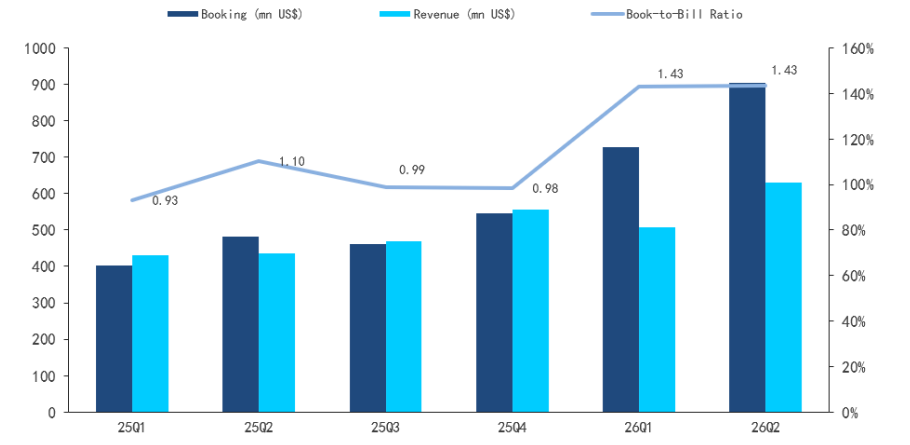
ASMPT（ASM Pacific Technology）成立于 1975 年，成立初期是作为荷兰 ASMI（ASM International）公司在亚太地区的经销商，1980-1981 年，ASMPT 通过收购 FICO（线机制造公司）和引线框架电镀公司，逐步发展为半导体封装设备供应商。公司于 1989 年在中国香港上市（00522.HK），目前总部位于新加坡。

公司业务主要有半导体解决方案和 SMT 解决方案两大部分。1）半导体解决方案分部（SEMI）提供多样化的产品，从焊线到铸模和切筋成型，再到将这些活动整合成完整的在线系统，应用于微电子、半导体、光电和光电子行业。ALSI、AMICRA、Nexx 和 AEI 团队是半导体解决方案分部的一部分。**2）SMT 解决方案分部**在设备、生产线、工厂和多工厂级提供一流的解决方案，包括智能电子制造的开放式自动化概念。其领先的 DEK 和 SIPLACE 产品线与凯睿德制造解决方案紧密合作，后者可以提供最现代化、最灵活和可配置的制造执行系统（MES）。

公司正在对 SMT 进行策略方案评估，可能包括但不限于出售、合营、分拆及上市等，并对 SEMI 分部的 Nexx 进行剥离，未来将重点聚焦半导体先进封装业务。

26H1，公司营收 11.38 亿美金，其中 30%为先进封装贡献。公司先进封装业务主要专注于 TCB 和光互连应用，目前正在研发混合键合设备。目前公司在先进封装高景气背景下，Book-to-Bill ratio 在 26 年快速提升，26H1 新增订单 16.3 亿美金（环比+68.1%，同比+85.1%）；其中 SEMI 业务订单量环比+56.9%，同比+81.9%。公司 26H1 实现 Book-to-Bill ratio~1.43，为自 2021 年以来的最高值。

图31：ASMPT 26 年 Book-to-Bill Ratio 维持在 1.43 左右



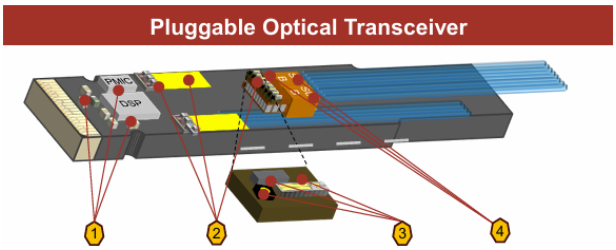
资料来源：ASMPT 25Q1-26Q2 财报，国泰海通证券研究

TCB 业务方面，公司指引到 28 年整体 TCB TAM 将达 16 亿美金，公司远期目标实现 35%-40%的市场份额：1）C2S 方面，公司订单持续保持强劲，主要来自于领先的先进逻辑客户的主要 OSAT 合作商的重复订单要求。26 年 7 月，公司又从 OSAT 厂获得超 50 台 C2S TCB 设备新订单；**2）C2W 方面，**26Q2 获得大宗订单，并交付超细间距（ultrafina-pitch）TCB 设备，并从一家全球领先的 IDM 厂获得批量订单；**3）存储方面**，公司继续获得重复订单，并于一位重要存储供应商签订长期合作协议；

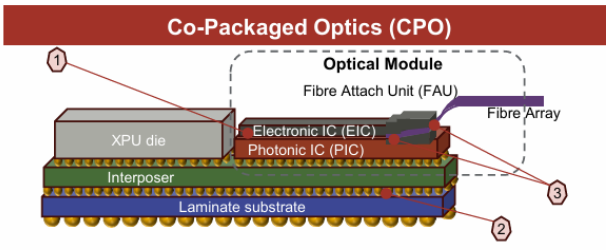
下载日志已记录，仅供内部参考

光互连的键合设备业务方面，公司 26Q2 在可插拔光收发器相关设备业务营收同比增长近三倍，预计 26H2 将继续增长，在 CPO 方面也有全面的解决方案组合，预计将成为公司营收的新增量。

图32：ASMPT 具备光互联的多种解决方案



Bonding Step		ASMPT Equipment	Placement Precision
1	DSP & Passive Component Attach	SMT SIPLACE Placement Solutions	±15μm to ±25μm
2	Transmitter & Receiver Attach	SEMI High-End Photonics Solutions	±2μm to ±3μm
3	Chips on Submount Assembly	SEMI AMICRA Solutions	±3μm
4	Electrical & Optic Accessories	SEMI Photonics Solutions	±5μm to ±15μm



Bonding Step		ASMPT Equipment	Placement Precision
1	EIC on PIC	SEMI Hybrid Bonding and TCB solutions	±200nm to ±2μm
2	Optical Engine on Substrate	SEMI Flip Chip Mass Reflow Solutions	±5μm
3	FAU and Micro Lens Attach	SEMI AMICRA Solutions	±500nm to ±1μm

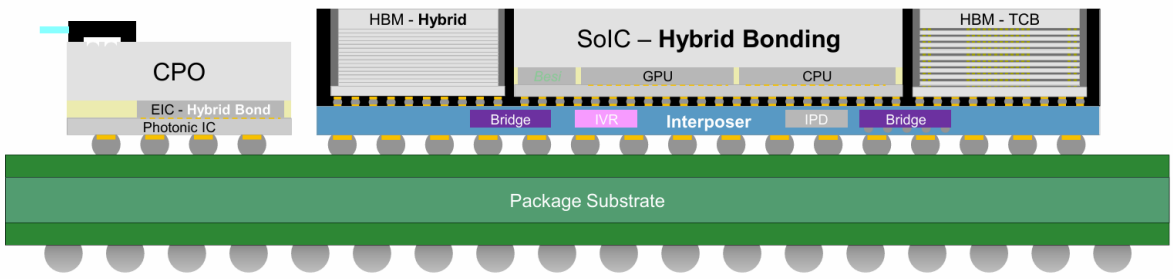
资料来源：ASMPT 26Q2 财报

ASMPT 在混合键合方面已取得部分订单。尽管在混合键合领域与 Besi 有部分差距，但其第二代 HB 平台正在继续研发，预计将实现更高的对准精度、连接精度和 UPH 等，目前已与主要逻辑和存储客户的进入样品阶段，未来有望进入产品验证阶段。

4.2. Besi：HB 平台化能力较强，长期具备业绩弹性

Besi 在倒装键合、热压键合和混合键合等领域均具备完善产品线。倒装封装方面，正在开发下一代 2.5D CoWoS 倒装封装键合设备，并将 FC 和 TCB 技术拓展到 CoPoS 中；此外，Besi 正在升级 Evo 产品平台，以提高其在光通信收发器和 CPO 的市场份额；无助焊剂 TCB 设备方面，主要运用在 HBM、CoWoS 和 CPO 架构中；混合键合设备方面，预计 26 年将推出精度 50 nm 的混合键合设备。

图33：2.5D 各部分的键合需求



资料来源：Besi

下载日志已记录，仅供内部参考

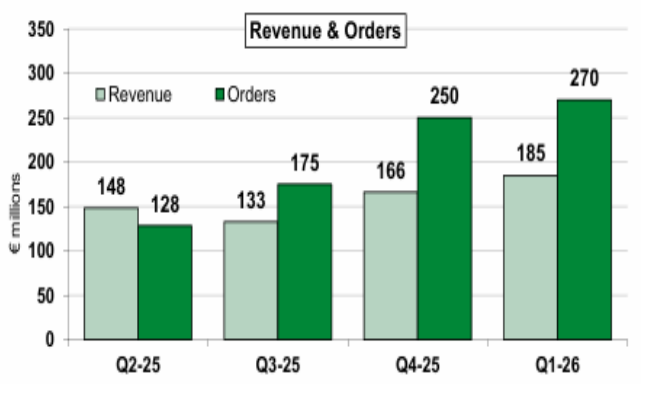
图34：Besi 具备完善产品线



资料来源：Besi

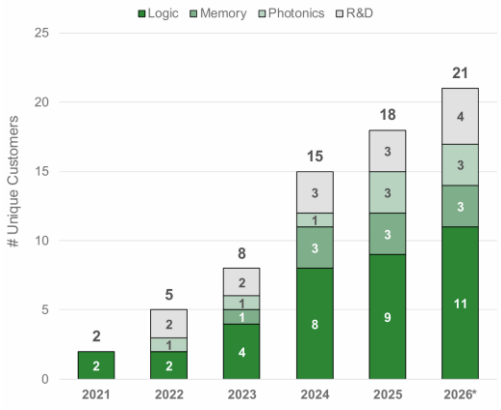
Besi 的 Fluxless TCB 和 HB 设备正在被更多客户采用。Besi 的 TC Next 系列产品，目前已获得存储、逻辑、CPO 等合计 5 家客户；混合键合设备客户数已增长至 21 家（截至 26Q2），主要来自逻辑厂客户。相较于其热压键合设备，Besi 的混合键合设备具备更高的系统成熟度、更高的产能，和更低的热阻性能（较 TCB 低 30%）。

图35：Besi 的订单数提升



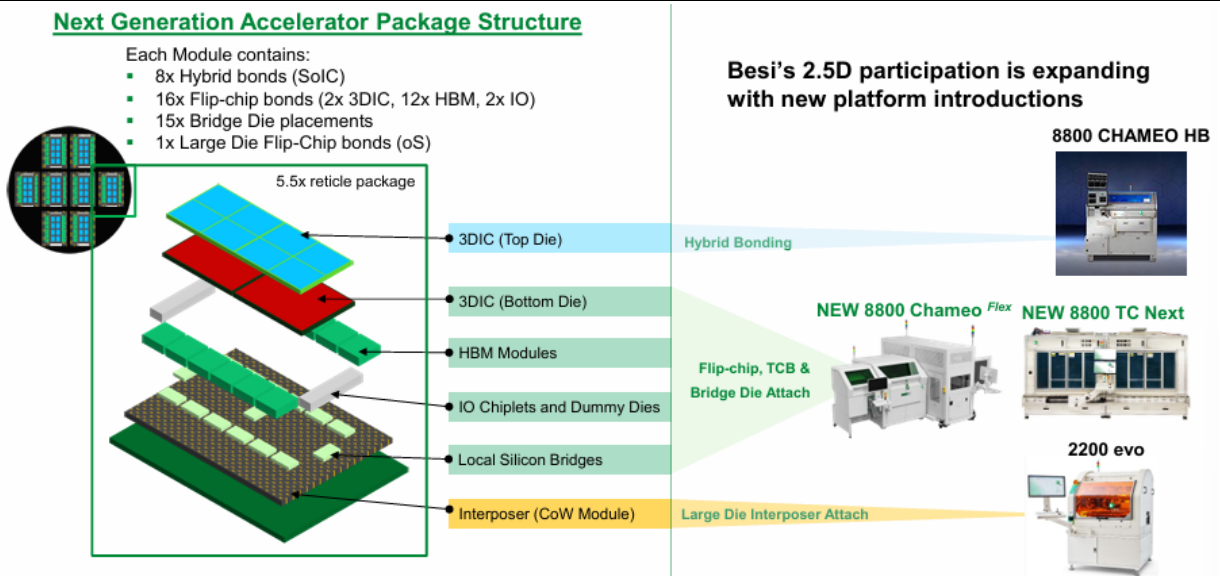
资料来源：Besi

图36：Besi 的混合键合设备客户数提升



资料来源：Besi。注：数据截止到 26Q2。

图37：2.5D 先进封装给 Besi 带来多样化增长机会



资料来源：Besi

三星正在建设 D2W 混合键合量产生产线，Besi 为主要供应商。目前三星已选定 BESI 为其首要合作伙伴，并已开始引进 50 台 D2W 混合键合机。这些设备预计将安装在平泽园区 P5 工厂的量产线上。三星旗下子公司 SEMES

下载日志已记录，仅供内部参考

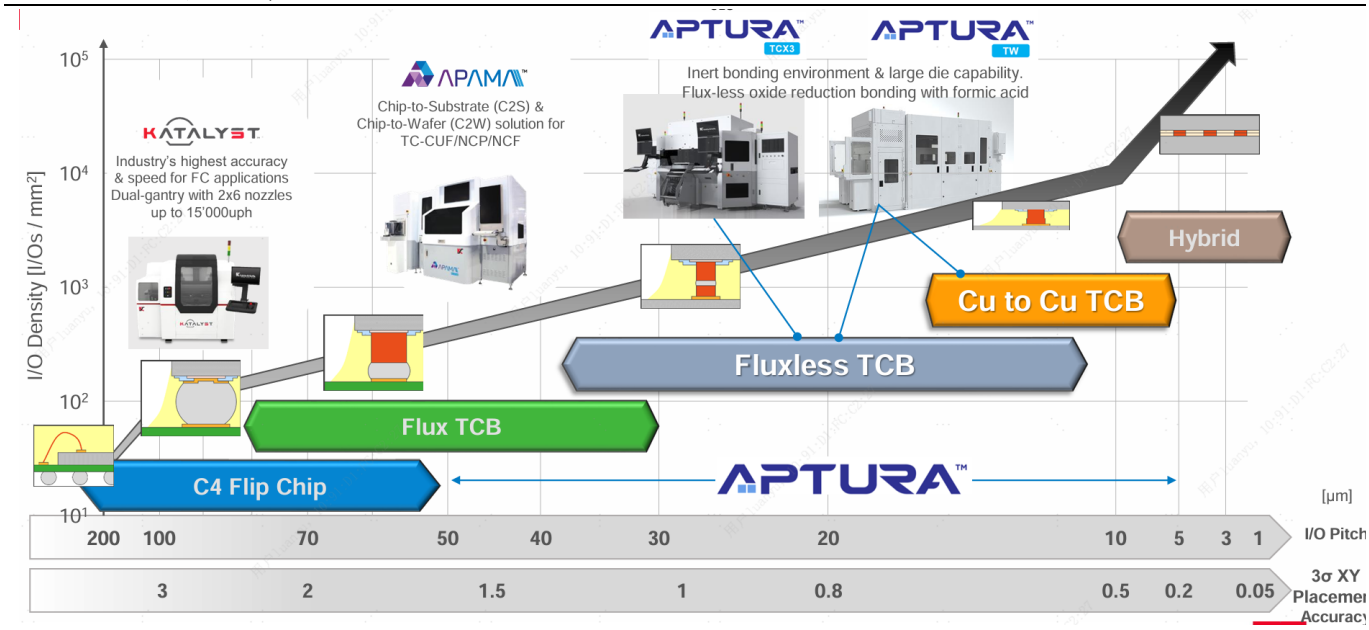
也收到了为量产生产线供应 D2W 混合键合机的订单，计划在其平泽园区建设两条混合键合量产生产线。此外，三星电子也在考虑将韩华半导体作为其混合键合机合作伙伴。韩华半导体于 26 年 2 月完成了第二代 D2W 混合键合机“SHB2 Nano”的研发。

4.3. K&S：传统键合霸主，正在向中高端键合设备转型

Kulicke & Soffa（库力法索半导体，KLIC.O）成立于 1951 年，1971 年于纳斯达克上市，是全球半导体封装技术的领导者，深耕汽车、计算、工业、存储与通信五大核心领域，持续推动元器件性能跃升。

K&S 具备多元化键合设备产品线，具备 FC、TCB、Fluxless TCB 等多种键合设备生产能力，目前正在研发混合键合设备，向高端键合设备厂商转型。

图38：K&S 的多元化产品结构



资料来源：K&S

K&S 主要客户来自 OSAT 厂，APAMA PLUS 系列为 TCB 提供全自动化解决方案。其模块化设计全面支持 C2S 和 C2W 的 TCB 工艺，如 TC-NCF、TC-NCP 和 TC-CUF。该系列是全球封测代工厂在制造堆叠封装(PoP)器件时的首选方案；

K&S 是率先实现无助焊剂的 Cu-Cu TCB 设备商业化的厂商之一，为先进封装提供了一条兼顾成本与性能的路径。核心原理为，在传统 TCB 设备上，用甲酸代替助焊剂，通过加热实现铜与铜的直接连接。其 APTURA 为 Fluxless TCB 设备，支持晶圆、基板乃至 310mm 面板的应用，使其成为业界通用性最强且面向未来的 TCB 平台。同时，该平台集成了采用等离子和甲酸两者的 Fluxless TCB 的选择方案。

K&S 将其 Fluxless Cu-Cu TCB 技术定位为混合键合的替代方案，以对抗 Besi 等厂商在混合键合的先发优势，但其与混合键合设备仍有一定差距。尽管两者都实现了铜之间的直接连接，但是在精度、洁净度和生态门槛上仍有差距：

下载日志已记录，仅供内部参考

表3：Cu-Cu TCB 与 HB 在部分方面仍存在一定差距

	Cu-Cu TCB	混合键合
基础设施需求	典型的back-end洁净室要求，对OSAT友好，可高效利用class 100洁净室空间	Front-end洁净室要求，起步投资大，对OSAT大规模采用构成门槛，需要占用Class 10洁净室空间
工艺复杂度	与成熟的TCB工艺复杂度类似	步骤更复杂
良率	对异物污染较不敏感，器件离开键合工具时已建立金属互连，不依赖于低力介电键合	Besi可量产，但高良率工艺不成熟
成本	TCB所需的CoO已被市场充分预期，部分材料需要预处理，但相对成本较低，优于混合键合	拥有成本CoO仍为厂商的考虑因素，前期综合投入成本较高

资料来源：K&S，国泰海通证券研究

4.4. Hanmi：HBM 封装设备龙头，深度受益于 AI 驱动的 HBM 扩产

Hanmi 公司成立于 1980 年，专注先进封装相关设备的研发制造，覆盖从研发、制造、零部件加工、软件、组装、检测、销售的全价值链。2026 年，Hanmi 继续推出多款 TCB 键合工具，维持其在先进封装热压键合的领导地位。

在用于 HBM 的 TCB 设备中，Hanmi 的市场份额为第一。Hanmi 的营收中~60%-70%来自于 TCB 设备。随着未来 TCB 向 HB 转型，Hanmi 也在大力推进 HB 的研发，公司已宣布在投资 1000 亿韩元，用于 HB 设备的开发合生产设施的建设。Hanmi 计划于 26H2 通过成立其美国本地子公司，正式进入美国市场。

自 2017 年以来，Hanmi 为 SK 海力士唯一的 TCB 设备供应商，而目前 ASMPT 已抢占部分订单。由于 2024 年以来 Hanmi 与 Hanwha 的专利侵权纠纷，导致 Hanmi 的设备交付与技术支持受到干扰，ASMPT 已经获得 SK 海力士的部分订单：2024 年 10 月，ASMPT 获得 SK 海力士数十套 TCB 设备订单，用于其 HBM3e-12Hi 产线；2025 年 11 月，SK 海力士向 ASMPT 订购 7 套 TCB 设备，用于 HBM4 的生产。

除海力士外，Hanmi 也是美光的 TCB 设备重要供应商。2025 年 Hanmi 已累计向美光供应 50 台 TCB 设备。同时，据 THEELEC 报道，由于美光 HBM 采用的 TC-NCF 工艺对设备要求更高，其订购设备单价比 SK 高出 30%-40%。

下载日志已记录，仅供内部参考

5. 风险提示

5.1. AI 下游需求不及预期风险

先进封装的扩产高度依赖于 AI 算力芯片和 HBM 的需求爆发，若 AI 大模型商业化落地放缓、应用端变现困难，或是算力需求增速不及预期，导致云厂商及相关企业削减 Capex，将影响键合设备的需求和业绩放量。

5.2. 核心设备交期延长限制产能扩张风险

目前先进封装产能瓶颈已经部分向上游设备端转移，键合设备的交期在延长，若设备供应商因零部件短缺、产能不足等原因导致设备交付期进一步拉长，将影响业绩放量节奏。

5.3. HBM 采用混合键合时点延后风险

JEDEC 曾多次放宽 HBM 的高度标准，若 HBM5 的厚度标准从 775 微米放宽至~1000 微米，混合键合的使用紧迫性将降低。若 HBM 厂商因技术或投入成本等因素选择推迟 HB 的采用时间，可能会导致混合键合厂商的业绩放量时间延后。

5.4. 技术替代与路线分化风险

尽管长期来看，混合键合是必需，但是短期，若 CPO、硅光技术等取得突破，以及 HBM 推出新型散热方案，如三星的 Heat Path Block 和 SK 海力士推出的 iHBM 等新型散热方案，若能持续迭代，可能会导致 HB 设备的需求节点的推迟，影响键合设备厂的业绩放量。

下载日志已记录，仅供内部参考

本公司具有中国证监会核准的证券投资咨询业务资格

分析师声明

作者具有中国证券业协会授予的证券投资咨询执业资格或相当的专业胜任能力，保证报告所采用的数据均来自合规渠道，分析逻辑基于作者的职业理解，本报告清晰准确地反映了作者的研究观点，力求独立、客观和公正，结论不受任何第三方的授意或影响，特此声明。

免责声明

本报告仅供国泰海通证券股份有限公司（以下简称“本公司”）授权客户使用。本公司不会因接收人收到本报告而视其为本公司的当然客户。本报告仅在相关法律许可的情况下发放，并仅为提供信息而发放，概不构成任何广告。

本报告的信息来源于已公开的资料，本公司对该等信息的准确性、完整性或可靠性不作任何保证。本报告所载的资料、意见及推测仅反映本公司于发布本报告当日的判断，本报告所指的证券或投资标的的价格、价值及投资收入可升可跌。过往表现不应作为日后的表现依据。在不同时期，本公司可发出与本报告所载资料、意见及推测不一致的报告。本公司不保证本报告所含信息保持在最新状态。同时，本公司对本报告所含信息可在不发出通知的情形下做出修改，投资者应当自行关注相应的更新或修改。

本报告中所指的投资及服务可能不适合个别客户，不构成客户私人咨询建议。在任何情况下，本报告中的信息或所表述的意见均不构成对任何人的投资建议。在任何情况下，本公司、本公司员工或者关联机构不承诺投资者一定获利，不与投资者分享投资收益，也不对任何人因使用本报告中的任何内容所引致的任何损失负任何责任。投资者务必注意，其据此做出的任何投资决策与本公司、本公司员工或者关联机构无关。

本公司利用信息隔离墙控制内部一个或多个领域、部门或关联机构之间的信息流动。因此，投资者应注意，在法律许可的情况下，本公司及其所属关联机构可能会持有报告中提到的公司所发行的证券或期权并进行证券或期权交易，也可能为这些公司提供或者争取提供投资银行、财务顾问或者金融产品等相关服务。在法律许可的情况下，本公司的员工可能担任本报告所提到的公司的董事。

市场有风险，投资需谨慎。投资者不应将本报告作为作出投资决策的唯一参考因素，亦不应认为本报告可以取代自己的判断。在决定投资前，如有需要，投资者务必向专业人士咨询并谨慎决策。

本报告版权仅为本公司所有，未经书面许可，任何机构和个人不得以任何形式翻版、复制、发表或引用。如征得本公司同意进行引用、刊发的，需在允许的范围内使用，并注明出处为“国泰海通证券研究”，且不得对本报告进行任何有悖原意的引用、删节和修改。

若本公司以外的其他机构（以下简称“该机构”）发送本报告，则由该机构独自为此发送行为负责。通过此途径获得本报告的投资者应自行联系该机构以要求获悉更详细信息或进而交易本报告中提及的证券。本报告不构成本公司向该机构之客户提供的投资建议，本公司、本公司员工或者关联机构亦不为该机构之客户因使用本报告或报告所载内容引起的任何损失承担任何责任。

评级说明

投资建议的比较标准

投资评级分为股票评级和行业评级。

以报告发布后的 12 个月内的市场表现为比较标准，报告发布日后的 12 个月内的公司股价（或行业指数）的涨跌幅相对同期的沪深 300 指数涨跌幅为基准。

	评级	说明
股票投资评级	增持	相对沪深 300 指数涨幅 10%以上
	谨慎增持	相对沪深 300 指数涨幅介于 5%～10%之间
	中性	相对沪深 300 指数涨幅介于-5%～5%
	减持	相对沪深 300 指数下跌 5%以上
	无评级	对于个股未来市场表现与基准指数相比无明确观点
行业投资评级	增持	明显强于沪深 300 指数
	中性	基本与沪深 300 指数持平
	减持	明显弱于沪深 300 指数

国泰海通证券研究所

地址 上海市黄浦区中山南路 888 号 邮编 200011 电话 （021）38676666