下载日志已记录，仅供内部参考

行业研究

行业点评报告

开源证券 证券研究报告

电子

2026 年 08 月 25 日

投资评级：看好（维持）

AI 互连系列报告（一）：构筑当前 AI 算力集群互连底座的 PCIe 总线与 Retimer&Switch 芯片

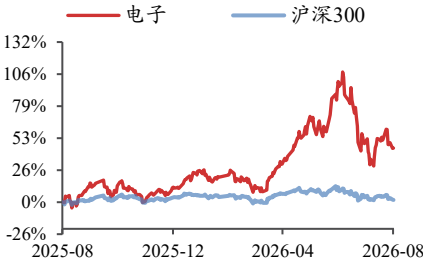
——行业点评报告

陈蓉芳（分析师）
chenrongfang@kysec.cn
证书编号：S0790524120002

陈瑜熙（分析师）
chenyuxi@kysec.cn
证书编号：S0790525020003

陈凯（分析师）
chenkai1@kysec.cn
证书编号：S0790526030004

行业走势图



数据来源：聚源

相关研究报告

《去日化材料破局 | 湿电子化学品：需求扩容+工艺升级+国产替代，步入量价齐升快车道—行业深度报告》-2026.8.24

《长存控股发布招股书，台积电完成 1.6nm 工艺开发—行业周报》-2026.8.23

《Fab 厂业绩超预期，联想 AI 业务显著增长—行业周报》-2026.8.16

● **现代高速互连技术基石，PCIe 凭借多重核心优势全面覆盖多元算力场景**

PCIe（Peripheral Component Interconnect Express）是一种通用高速串行扩展总线，用以替代传统并行总线，凭借串行点对点、可扩展带宽的架构革新，成为计算机硬件互联核心基石。AI 算力扩张加速 PCIe 迭代，该标准速率约每 3-4 年翻倍且保持向后兼容，目前 PCIe5.0 已成熟、6.0 规模化部署。**凭借成熟普及的产业生态、完备兼容性、高速可扩展带宽三大优势，PCIe 已覆盖全类型计算设备与多类算力场景，可兼顾 AI 服务器领域的内外互连，满足不同细分场景的差异化需求**；未来 PCIe 8.0 还将助推先进封装、光互连与系统功耗优化技术落地。

● **PCIe Retimer：修复高速链路信号，支撑 AI 算力集群规模化扩展**

PCIe Retimer 是用以应对 PCIe 标准迭代提速过程中，因链路插损不断加剧，造成的严重信号衰减、时序紊乱等难题而诞生的核心器件。**PCIe Retimer 通过时钟恢复电路校正信号抖动与时序偏差，改善高速长距传输质量、延长传输距离，相较同类方案具备性能、标准化与生态优势，可灵活适配 PCIe、CXL 工作模式，兼容各类高速外设互连。**目前 PCIe Retimer 已全面落地服务器场景，一般在通用服务器单机搭载 2-4 颗，而在 AI 服务器中其用量随 GPU 配置规模稳步提升，有效破除多 GPU 互连信号瓶颈，保障 AI 算力集群高效协同，支撑高代 PCIe 技术规模化落地。

● **PCIe Switch：破除 CPU 直连下的多卡算力瓶颈及绕行高同步时延，构筑 AI 超节点高速互连核心底座**

PCIe Switch 依托内部 Crossbar 交换矩阵拓展独立下行通道，不占用 CPU 原生资源，突破 CPU 原生通道数量约束，统一调度各类加速硬件数据传输，**有效缓解了 AI 场景下，仅依靠 CPU 原生 PCIe 通道时产生的多卡算力瓶颈以及 PCIe 直连架构下因跨 GPU 通信绕行 CPU 内存造成的高同步时延。PCIe Switch 还可实现外设与 GPU 直连，支持 GPU Direct Storage、RDMA 等功能。**PCIe Switch 持续迭代，端口与通道规模不断扩充，同时新增多主机、FabricLink 组网能力，**FabricLink 功能还能规避跨 CPU 通信瓶颈，全面支撑超节点搭建。**伴随大模型规模化部署，高速互连成为算力升级核心，PCIe Switch 已成为 AI 服务器迈向超节点的必备芯片。

● **超节点加速建设抬升 PCIe 配套芯片需求天花板，看好国产核心替代者**

我们认为，随着 AIDC 加速建设叠加超节点渗透，Switch&Retimer 芯片整体需求有望加速扩容。看好卡位关键节点且占据先发优势的国产核心替代者。

核心推荐标的：万通发展，澜起科技。

● **风险提示：**PCIe 技术发展不及预期、配套芯片研发进展不及预期、AI 算力建设不及预期。

下载日志已记录，仅供内部参考

目 录

1、 PCIe 协议在 AI 产业扩容下加速发展，传输速率逐代升级 3
2、 PCIe 技术及配套器件已成为 AI 时代的数据中心连接基石 4
2.1、 PCIe Retimer：信号完整性与长距离传输的核心保障 4
2.2、 PCIe Switch：突破 CPU 通道物理限制，实现灵活拓扑和 GPU 均衡访问 6
3、 风险提示 10

图表目录

图 1： PCIe 协议具备串行通信机制、点对点连接设计及可扩展带宽能力三大核心特性 3
图 2： 随着 PCIe 协议代际更新，插入损耗预算同步增长并成为核心挑战 5
图 3： 利用 PCIe Retimer 可实现根复合体（RC）与端点设备（EP）之间稳定、无差错通信 5
图 4： AI 服务器最新架构及配套 PCIe Retimer 芯片配套示意图 6
图 5： PCIe Switch 的 FabricLink 功能可实现 GPU 间高效直传与大规模组网 7
图 6： Astera Labs Scorpio P 系列 PCIe Switch 芯片系统拓扑示例 8
图 7： 英伟达 8 卡 AI 服务器 DGX-1 架构采用单 CPU 配双 PCIe Switch 8
图 8： Meta 8 卡 AI 服务器 Grand Teton 采用单 CPU 配双 PCIe Switch 8
图 9： PCIe Switch 的 FabricLink 功能可实现 GPU 间高效直传与大规模组网 9

表 1： PCIe 协议传输速率逐代翻倍，单通道带宽持续提升 3
表 2： PCIe Switch 核心功能概览 7
表 3： 核心推荐标的汇总表（截至 2026 年 8 月 25 日） 9

下载日志已记录，仅供内部参考

1、 PCIe 协议在 AI 产业扩容下加速发展，传输速率逐代升级

PCIe 是通用高速串行扩展总线，也是 GPU 最基本的连接总线标准。PCIe（Peripheral Component Interconnect Express）最初由 Intel 在 2001 年提出，**是一种连接 CPU 与 GPU、SSD、网卡等外设的高速串行计算机扩展总线标准，**后续该标准被命名为“PCI-Express”，简称“PCIe”，旨在替代旧的 PCI、PCI-X 和 AGP 总线标准。PCIe 凭借串行总线架构实现了对传统 PCI 并行总线的全面革新，成为了现代计算平台的核心互联技术。同时 PCIe 通过串行通信机制、点对点连接设计及可扩展带宽能力三大核心特性突破了传统并行传输模式下的技术局限，这些技术特性不仅为显卡、存储设备、网卡等外设提供了远超传统 PCI 的传输带宽与更低延迟，更通过高效资源调度降低系统占用，成为支撑当代计算机硬件高速互联的核心技术基石，深刻影响着整个计算系统的架构设计与性能优化方向。

图1：PCIe 协议具备串行通信机制、点对点连接设计及可扩展带宽能力三大核心特性



资料来源：半导体行业观察公众号、开源证券研究所

PCIe 协议在 AI 算力需求快速增长背景下加速迭代，目前已发展至 8.0 代际。PCIe 协议自诞生以来自诞生以来已走过 20 余年历程，从 PCIe 1.0 到正在开发的 PCIe 8.0，传输速率基本每 3-4 年翻倍增长并保持良好的向后兼容特性。且随着人工智能算力需求快速增长，数据中心内部的高速数据传输正面临前所未有的压力，进一步推动了 PCIe 协议的快速迭代，到 2025 年，数据中心中广泛使用的代次是 PCIe 5.0 和 PCIe 6.0；2027 年后 PCIe 7.0 或将开始大规模采用，逐渐普及并接替前代标准；PCIe 8.0 的规模化应用预计出现在 2030 年以后，将进一步提升带宽和传输性能。

表1：PCIe 协议传输速率逐代翻倍，单通道带宽持续提升

版本	推出时间	核心参数	核心特点
PCIe 1.0	2003 年	单通道速率 2.5GT/s，8b/10b 编码，单通道带宽约 250MB/s	开启串行互联时代，采用点对点链路，抗干扰能力更强，带宽超越传统 PCI 总线
PCIe 1.1	2005 年	速率、编码、带宽与 PCIe 1.0 一致	优化规范细节，不改动传输速率，夯实兼容性基础，适配早期主流外设
PCIe 2.0	2007 年初	单通道速率 5GT/s，单通道带宽 500MB/s，x16 总吞吐量 8GB/s	速率翻倍，优化信号完整性，向下兼容，满足高清显卡、高速存储的带宽需求
PCIe 3.0	2010 年 11 月	单通道速率 8GT/s，128b/130b 编码，单通道带宽约 1GB/s	引入 CTLE 信号处理技术，降低延迟、优化功耗，成为主流硬件互联标准
PCIe 4.0	2017 年	单通道速率 16GT/s，128b/130b 编码，单通道带宽约 2GB/s	速率再次翻倍，提升长距离传输稳定性，充分释放 NVMe SSD 性能
PCIe 5.0	2019 年 5 月	单通道速率 32GT/s，单通道带宽约 4GB/s，x16	新增均衡旁路模式，优化信号传输，低延迟，适

下载日志已记录，仅供内部参考

版本	推出时间	核心参数	核心特点
		吞吐量 128GB/s	配 AI、机器学习等场景
PCIe 6.0	2022 年 1 月	单通道速率 64GT/s，单通道带宽 8GB/s，x16 总吞吐量 256GB/s	采用 PAM4 调制+FEC 纠错，引入 FLIT 编码，传输效率提升，适配大型数据中心
PCIe 7.0	2024 年（公布标准）	单通道速率 128GT/s，单通道带宽约 16GB/s，x16 双向带宽 512GB/s	沿用前代编码方案，规划引入光学互联技术，优化信道与能效，面向高性能场景
PCIe 8.0	2025 年 8 月（正在开发）	单通道速率 256GT/s，x16 双向带宽 1TB/s	采用新型新连接器优化信号完整性，改进延迟与 FEC，提升带宽利用率、降低功耗

资料来源：半导体行业观察公众号，开源证券研究所

PCIe 架构中长期在各种高增长垂直领域依然展现出强大的增长潜力。随着 PCIe 技术迭代升级和发展应用，已发展为现代计算机硬件互联的核心技术。2025 年正式发布的 PCIe 7.0 完整规范在延续 PCIe 6.0 核心架构的基础上实现了全方位升级，其核心特性与 AI 场景的核心需求深度绑定，不仅精准破解了行业现存的互联痛点，更实现了跨互联层级的历史性突破。具体来看，PCIe 7.0 x16 通道 512 GB/s 的双向带宽，已逼近 NVLink 等厂商专用片间互联协议的性能水平，纳秒级的端到端延迟也与 Scale-up 层级的需求高度匹配；PCIe 7.0 通过信号完整性优化、重定时器扩展支持，结合全新的光纤规范，将有效传输距离延伸至百米级，可直接支撑 Scale-out 层级的万卡集群互联，实现超节点之间的高速数据同步，彻底打破了 PCIe 协议仅能用于节点内互联的固有局限。在 PCIe 7.0 逐步进入商用落地阶段的同时，PCI-SIG 已同步启动 PCIe 8.0 标准的研发工作。该标准计划于 2028 年发布正式规范，将为下一代超大规模 AI 计算提供全新的互联底座，进一步强化并拓展跨层级互联的核心能力。

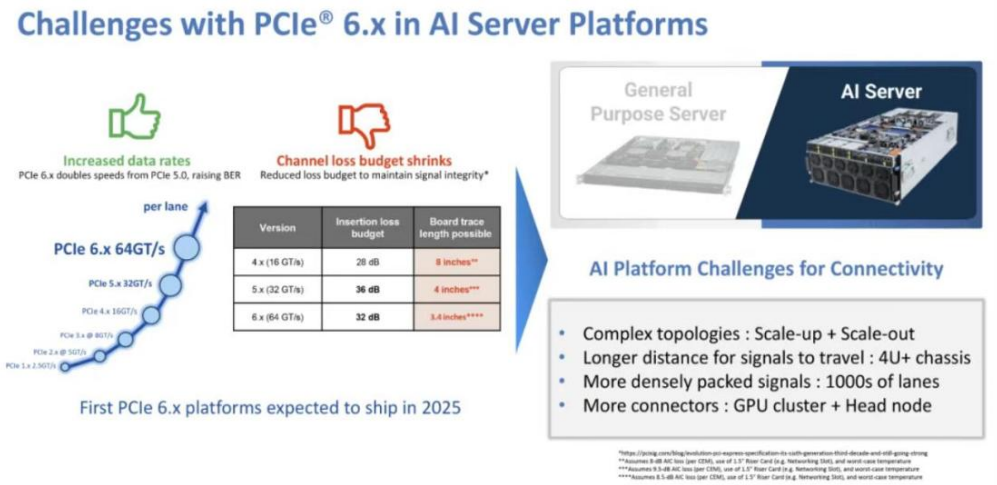
2、 PCIe 技术及配套器件已成为 AI 时代的数据中心连接基石

2.1、 PCIe Retimer：信号完整性与长距离传输的核心保障

PCIe 速率逐代提升使得信号衰减问题愈发严重，信号完整性与传输距离成为核心挑战。在 PCIe 标准迭代中，一方面随着应用不断发展推动着 PCIe 标准迭代更新，速度不断翻倍，从 PCIe 4.0 的 16GT/s 翻倍至 PCIe 5.0 的 32GT/s，到 PCIe 7.0 会进一步提升至 128 GT/s；另一方面由于服务器的物理尺寸受限于工业标准并没有很大的变化，导致整个链路的插损从 PCIe3.0 时代的 22dB 增加到了 PCIe4.0 时代的 28dB，并进一步增长到了 PCIe5.0 时代的 36dB。如何解决 PCIe 信号链路的插损问题，提高 PCIe 信号传输距离是业界面临的重要问题，PCIe Retimer 芯片应运而生。

下载日志已记录，仅供内部参考

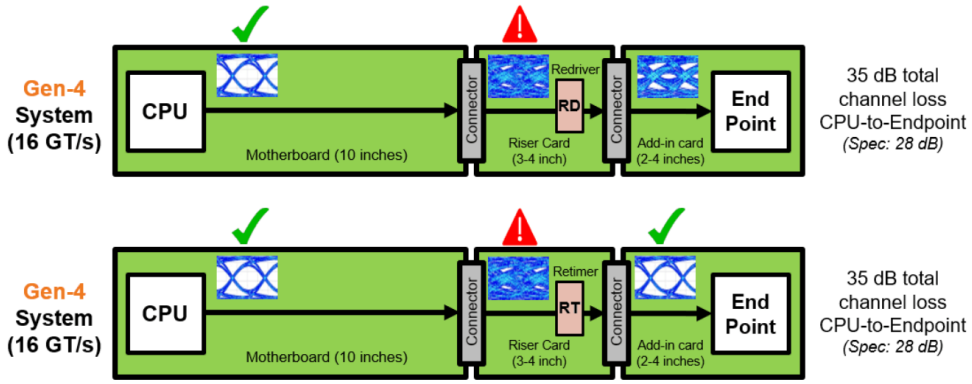
图2：随着 PCIe 协议代际更新，插入损耗预算同步增长并成为核心挑战



资料来源：半导体芯闻公众号

PCIe Retimer 能够解决数据中心和服务器在通过 PCIe 协议进行高速、远距离传输时，面临的信号时序不齐、损耗大、完整性差等问题。PCIe Retimer 芯片是在 PCIe 协议升级迭代背景下应运而生的，作为一种混合信号模拟/数字芯片，其原理是使用内部的时钟恢复电路，重新定时输入信号以消除时钟偏移和抖动，并校正信号的相位和时间偏差（jitter）。它可以延长接口的传输距离并提高信号质量，PCIe Retimer 芯片主要解决数据中心、服务器通过 PCIe 协议在数据高速、远距离传输时，信号时序不齐、损耗大、完整性差等问题。相较于其他技术解决方案，PCIe Retimer 芯片在性能、标准化和生态系统支持等方面具有明显优势，可用于 CPU 与高速外设（如 GPU、AI 芯片、SSD 卡及网卡等）的互连，适应多连接器应用场景，未来还可以根据系统配置灵活切换至 PCIe 或 CXL 模式。

图3：利用 PCIe Retimer 可实现根复合体（RC）与端点设备（EP）之间稳定、无差错通信



资料来源：Astera Labs 官网

PCIe Retimer 已全面覆盖服务器等场景，并直接受益于 GPU 配置规模增长。相比于市场其他技术解决方案，现阶段 PCIe Retimer 芯片的解决方案在性能、标准化和生态系统支持等方面具有一定的比较优势。**PCIe Retimer 的应用场景已全面覆盖 AI 服务器、机架级系统与解耦架构。以服务器应用场景为例：**

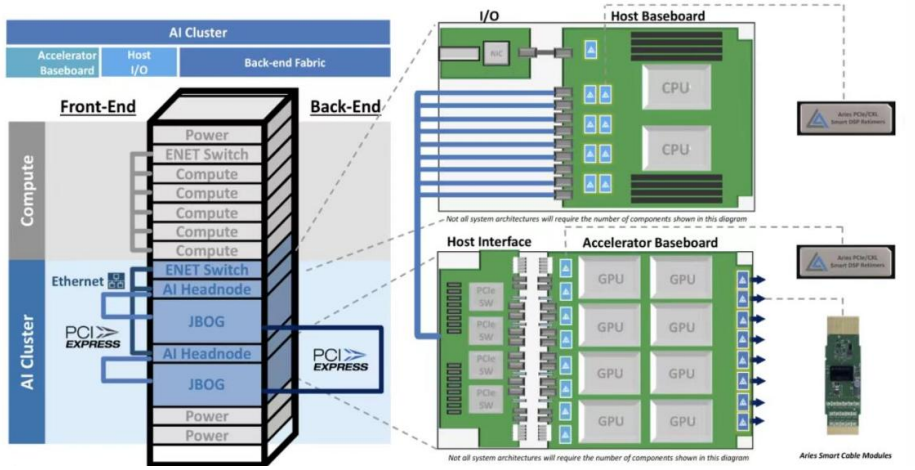
（1）在通用服务器领域，随着云计算、大数据中心的扩张，PCIe 5.0 及以上版本服务器渗透率的快速提升，每台服务器需搭载 2-4 颗 PCIe Retimer 芯片（用于 CPU 与 PCIe 插槽、高速存储的连接），叠加边缘计算服务器的增长，其市场需求呈指数

下载日志已记录，仅供内部参考

级上升。

（2）在 AI 服务器领域，PCIe Retimer 芯片的数量与服务器配置的 GPU 数量直接相关：单台 AI 服务器常搭载 4-8 块甚至更多 GPU 以实现协同运算，GPU 与 CPU、GPU 之间的 PCIe 链路不仅长，还需同时传输海量训练数据——PCIe Retimer 芯片正是破解“多 GPU 互连信号瓶颈”的关键，能让 AI 算力集群的协同效率大幅提升。**目前一台典型的配 8 块 GPU 的主流 AI 服务器需要 8 颗甚至 16 颗 PCIe 5.0 Retimer 芯片。**

图4：AI 服务器最新架构及配套 PCIe Retimer 芯片配套示意图



资料来源：半导体芯闻公众号

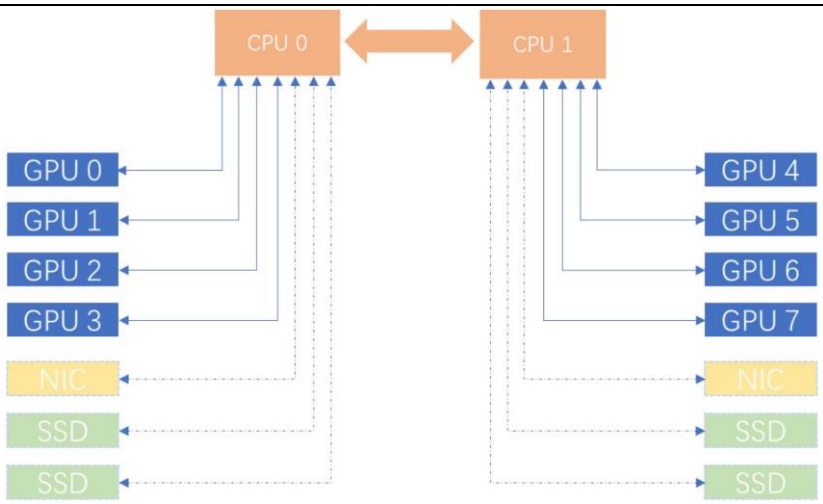
2.2、 PCIe Switch：突破 CPU 通道物理限制，实现灵活拓扑和 GPU 均衡访问

AI 场景下仅靠 CPU 原生 PCIe 通道会导致多卡算力瓶颈。PCIe 已成为当前主流的设备高速连接标准，具备高传输速率、强抗干扰、低功耗等核心优势。**然而 GPU 算力能否完整释放受到 PCIe 总线吞吐影响：跨卡梯度同步、权重加载、集群网络传输均依托 PCIe 通道，通道短缺、带宽拥堵会造成 GPU 空等、算力大幅损耗，形成多卡算力瓶颈。**

PCIe 直连架构下存在明显的绕行时延、高频同步及通道限制问题。PCIe 直连架构即 GPU、高速网卡、NVMe SSD 等高速终端设备，直接连接 CPU 内部集成的 PCIe 根复合体(Root Complex)，全程不经过 PCIe Switch 中转，属于纯树状拓扑。在这种架构下，CPU 与外设通信无需经过交换芯片转发，链路延迟更低；每张 GPU 独占 PCIe 通道带宽，不存在上行带宽争抢。**但跨 GPU 通信需绕行 CPU 内存，多卡高频同步场景延迟偏高，不适合万亿级大模型分布式训练。同时，直连方案对 CPU 原生 PCIe Lane 资源要求极高。**如标准商用 8 卡推理节点常规配置 2 张高速网卡（2x16Lane）、4 块 NVMe SSD 权重盘（4x4Lane）；并且每一张高性能 AI GPU 需要独占 PCIe x16（8x16Lane）才能跑满理论算力，整机外设合计至少需要 176 条 Lane。主流双路 CPU 平台在扣除 CPU 互联总线、主板管理设备占用的通道后，剩余可用原生 PCIe Lane 存在明显缺口，难以支撑全套外设满血直连。**若不引入 PCIe Switch 拓展通道，仅能二选一妥协：下调 GPU 运行带宽，或者删减高速网卡、NVMe 存储等关键外设，两种方式都会造成传输拥堵、GPU 算力无法充分释放。**

下载日志已记录，仅供内部参考

图5：PCIe Switch 的 FabricLink 功能可实现 GPU 间高效直传与大规模组网



资料来源：光合组织公众号

超越简单接口扩展，PCIe Switch 助力高密度、高灵活性的高速互连系统的构建。PCIe 高速交换芯片是一种基于 PCIe 协议实现设备拓展以及设备间高速数据传输的核心硬件，通过提供高带宽、低延时的互连通道优化系统性能，广泛应用于服务器、AI 计算及存储领域。在 AI 服务器领域，PCIe 高速交换芯片解决了 CPU 和 GPU 的连接，是 AI 领域必不可少的关键芯片。过去几年，PCIe 扩展环境较为简单，即当服务器主板的 PCIe x16 插槽出现缺口时通过其接口拓展功能以实现 GPU、网卡、SSD 及 DPU 的充分布局。**但随着 AI 全面迈向超节点以及 PCIe 迈入 PCIe 5.0/6.0 时代后，AI 服务器内所需要的高端设备越来越多：**

（1）AI 训练需要多颗 GPU;

（2）推理服务器需要 GPU+高速 NVMe SSD;

（3）DPU 需要独立 PCIe 通道;

（4）CXL 设备开始进入服务器;

（5）EDSFF SSD 需要大量高速 Lane。

此时应用视角不可局限在“接口扩展”，而是落到如何把 CPU 有限的 PCIe Root Complex 资源，重新组织成一个高密度、高灵活性的高速互连系统，这便是 PCIe Switch 的存在价值。

表2：PCIe Switch 核心功能概览

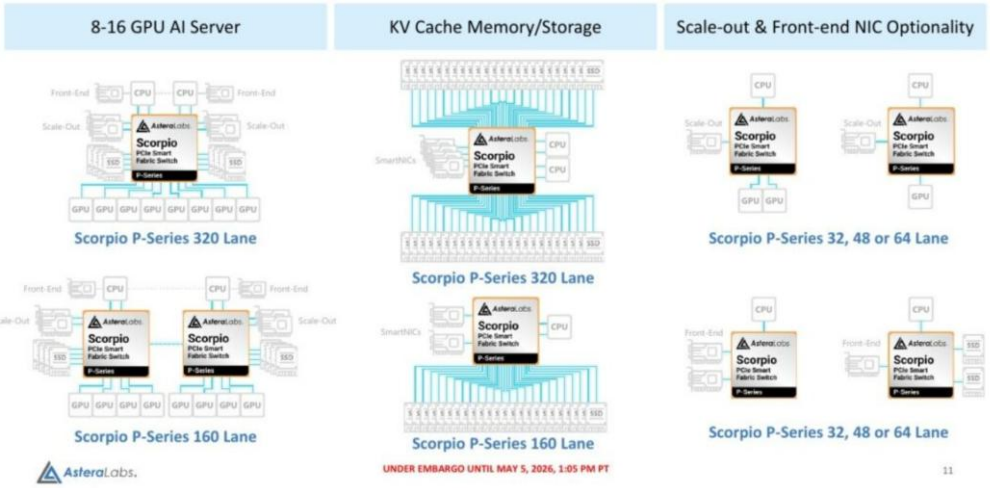
功能名称	功能详情
扩展接口	内 PCIe 通道不足时，PCIe Switch 芯片可连接多个设备，例如 SSD、PU 等，让更多设备通过 PCIe 总线高速通信。
数据转发	在点到点（P2P）工作模式下，为连接的多个设备进行数据转发，将多个 PCIe 通道连接到芯片上，实现设备高速连接
实现分区功能	相当于以太网 Switch 里的虚拟局域网（Vlan），可将多台机器连接到同一片 PCIeSwitch，并进行分区配置，把某些端点设备分配给特定服务器，实现统一管理和灵活分配，避免多个操作系统枚举同一堆 PCIe 总线内的角色时出现访问地址冲突
支持 NTB 技术	通过地址翻译实现不同分区或系统中的设备通信。例如传统存储系统中的多个控制器，可利用 NTB 技术通过 PCIe 链路直接通信，实现数据和控制信息的同步

资料来源：澜起科技 2025 年半年报，开源证券研究所

下载日志已记录，仅供内部参考

从总线接口拓展迈向全面的链路统一管理、数据转发、带宽智能调度，PCIe Switch 已成为实现高速、低延迟的设备互连的关键组件。通过 PCIe Switch 内置专用 Crossbar 交换矩阵，可拓展大量独立下行 Lane，且下行通道不会占用 CPU 原生通道资源，从而突破 CPU 原生通道数量约束，实现多加速卡与外设高效互联互通，保障多 GPU 满带宽协同运行，同时统一调度 GPU、网卡、NVMe 固态硬盘之间的数据传输。当前，PCIe Switch 芯片已成为实现高速、低延迟的设备互连的关键组件。

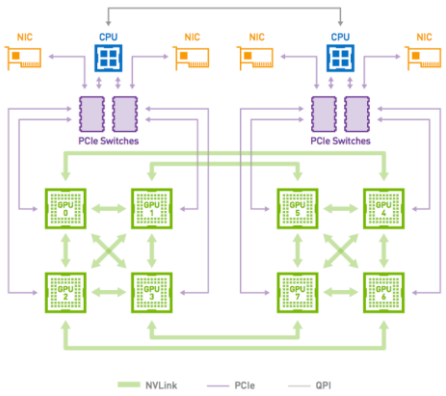
图6：Astera Labs Scorpio P 系列 PCIe Switch 芯片系统拓扑示例



资料来源：Astera Labs 官网

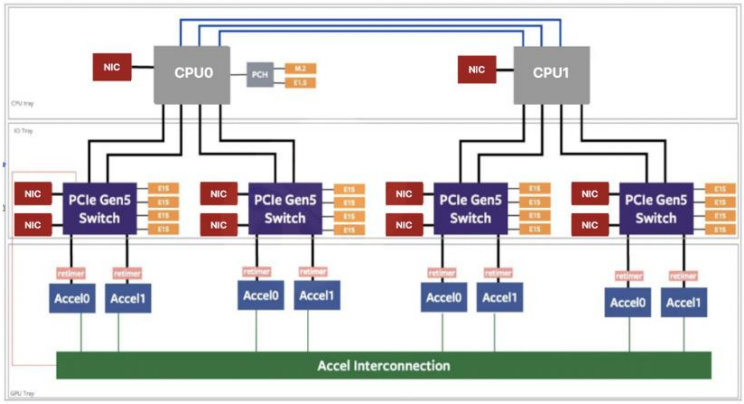
在一般的八卡 AI 服务器中，CPU：PCIe Switch：GPU 呈现 1:2:4 的配比关系。从标准的 8 卡 AI 服务器应用实例来看，在英伟达 DGX-1 架构中，**每颗 CPU 通过 2 颗 PCIe Switch，每颗 PCIe Switch 再各自连接 2 个 GPU；**而 NVLink 在多 GPU 之间搭建灵活互联以实现各类网络拓扑；在 Meta Grand Teton 中，采用每颗 CPU 对应 2 颗 PCIe Switch 的配比，每颗 PCIe Switch 连接 2 个 H100 GPU，同样采用了 CPU：PCIe Switch：GPU=1:2:4 的配比；此外，PCIe Switch 还外挂了网卡及 SSD。

图7：英伟达 8 卡 AI 服务器 DGX-1 架构采用单 CPU 配双 PCIe Switch



资料来源：英伟达官网-开发者技术博客

图8：Meta 8 卡 AI 服务器 Grand Teton 采用单 CPU 配双 PCIe Switch



资料来源：Richa Mishra、Gada Badeer、Jinghan Yang 等：《Hardware Evaluation with Telemetry Enablement for Grand Teton》

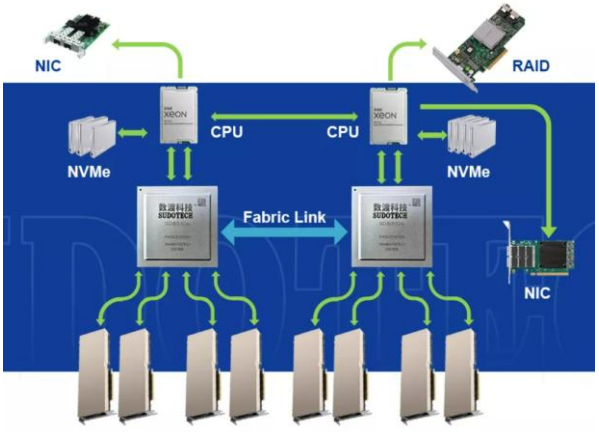
从基础连接到 AI 驱动，PCIe Switch 已逐步成为 AI 服务器的核心支撑。综上所述，PCIe 接口凭借其高带宽和低延迟特性，已广泛应用于各类计算设备如 GPU、CPU 与主板通信组、网络接口卡（NIC）及固态硬盘（SSD）中，而 PCIe Switch 作

下载日志已记录，仅供内部参考

为 AI 服务器实现多 GPU 协同训练的底层互联枢纽，承担着通道扩展、设备直连和资源共享三大核心功能，其性能直接影响大模型端到端训练效率，一旦带宽不足或供应受阻，整个算力输出将直接被压制。

PCIe Switch 的 FabricLink 功能全面助力 AI 服务器 Scale-up 超节点构建。此外，搭载自组网（FabricLink）功能的高端 PCIe 交换芯片，可实现 GPU 间高效直传与大规模组网，避免 GPU 间通信受 CPU 间通信瓶颈限制，双 Switch 方案各自上行连接 CPU，充分发挥双 CPU 的计算和内存性能，避免了计算和访存跨 CPU 通信的性能瓶颈，大幅提升训练推理性能，全面助力 AI 服务器 Scale-up 超节点的构建。

图9：PCIe Switch 的 FabricLink 功能可实现 GPU 间高效直传与大规模组网



资料来源：数渡科技官网

随着生成式 AI、万亿参数大模型与 MoE 混合专家模型规模化落地，企业建设算力集群或将持续聚焦 GPU 算力、显存及多卡协同关键硬件。当前行业新一轮 Scale-Up 架构升级、高密度超节点规模化建设浪潮下，我们认为各类算力优化方案的核心突破口，也集中指向 CPU 与 GPU、GPU 与 GPU 之间的高速互联能力，PCIe Switch 有望成为后续国产算力发展的关键。

表3：核心推荐标的汇总表（截至 2026 年 8 月 25 日）

公司代码	公司简称	评级	股价	市值	总营收（亿元）			PS（倍）		
			元	亿元	2026E	2027E	2028E	2026E	2027E	2028E
600246.SH	万通发展	买入	11.50	223.44	10.98	16.65	21.28	20.35	13.42	10.50
公司代码	**公司简称**	**评级**	**股价**	**市值**	**每股收益（元/股）**			**PE（倍）**		
			元	亿元	2026E	2027E	2028E	2026E	2027E	2028E
688008.SH	澜起科技	买入	194.42	2,397.81	2.93	3.91	4.95	66.35	49.72	39.28

数据来源：Wind、开源证券研究所（万通发展总营收、澜起科技每股收益数据采用开源研究所预测）

下载日志已记录，仅供内部参考

3、 风险提示

（1）PCIe 技术发展不及预期：PCIe 协议迭代节奏快、性能指标持续提升，若行业 PCIe 整体技术研发突破不及预期，将制约高速互连体系的升级落地；

（2）配套芯片研发进展不及预期：新一代 PCIe 高速传输对 Retimer、Switch 芯片性能要求大幅提升，若核心配套芯片研发迭代滞后，将无法匹配 PCIe 高速传输技术需求，不利于 PCIe 互连体系的推广；

（3）AI 算力建设不及预期：AI 互连协议的发展依托 CSP 厂商及互联网厂商持续的资本开支以及 AI 算力集群的扩张，若终端市场发展缓慢则不利于 AI 互连协议的持续进步。

下载日志已记录，仅供内部参考

特别声明

《证券期货投资者适当性管理办法》、《证券经营机构投资者适当性管理实施指引（试行）》已正式实施。根据上述规定，开源证券评定此研报的风险等级为R4（中高风险），因此通过公共平台推送的研报其适用的投资者类别仅限定为专业投资者及风险承受能力为C4、C5的普通投资者。若您并非专业投资者及风险承受能力为C4、C5的普通投资者，请取消阅读，请勿收藏、接收或使用本研报中的任何信息。

因此受限于访问权限的设置，若给您造成不便，烦请见谅！感谢您给予的理解与配合。

分析师声明

本研究报告的署名人员具有中国证券业协会授予的证券投资咨询执业资格或相当的专业胜任能力，以勤勉的职业态度，独立、客观地出具本报告，并对内容和观点负责。本报告清晰准确地反映了署名人员的研究观点，所包含的分析基于各种假设，不同假设可能导致分析结果出现重大不同。本报告采用的各种估值方法及模型均有其局限性，估值结果不保证所涉及证券能够在该价格交易。本报告署名人员保证他们报酬的任何一部分不曾与，不与，也将不会与本报告中具体的推荐意见或观点有直接或间接的联系。

股票投资评级说明

	评级	说明
证券评级	买入（Buy）	预计相对强于市场表现 20%以上；
	增持（outperform）	预计相对强于市场表现 5%～20%；
	中性（Neutral）	预计相对市场表现在－5%～＋5%之间波动；
	减持（underperform）	预计相对弱于市场表现 5%以下。
行业评级	看好（overweight）	预计行业超越整体市场表现；
	中性（Neutral）	预计行业与整体市场表现基本持平；
	看淡（underperform）	预计行业弱于整体市场表现。
备注：评级标准为以报告日后的 6~12 个月内，证券相对于市场基准指数的涨跌幅表现，其中 A 股基准指数为沪深 300 指数（北交所基准指数为北证 50 指数）、港股基准指数为恒生指数、新三板基准指数为三板成指（针对协议转让标的）或三板做市指数（针对做市转让标的）、美股基准指数为标普 500 或纳斯达克综合指数。我们在此提醒您，不同证券研究机构采用不同的评级术语及评级标准。我们采用的是相对评级体系，表示投资的相对比重建议；投资者买入或者卖出证券的决定取决于个人的实际情况，比如当前的持仓结构以及其他需要考虑的因素。投资者应阅读整篇报告，以获取比较完整的观点与信息，不应仅仅依靠投资评级来推断结论。		

下载日志已记录，仅供内部参考

法律声明

开源证券股份有限公司是经中国证监会批准设立的证券经营机构，已具备证券投资咨询业务资格。

本报告仅供开源证券股份有限公司（以下简称“本公司”）的客户使用。本公司不会因接收人收到本报告而视其为客户。本报告是发送给开源证券客户的，属于商业秘密材料，只有开源证券客户才能参考或使用。

本报告是基于本公司认为可靠的已公开信息，但本公司不保证该等信息的准确性或完整性。本报告所载的资料、工具、意见及推测只提供给客户作参考之用，并非作为或被视为出售或购买证券或其他金融工具的邀请或向人做出邀请。本报告所载的资料、意见及推测仅反映本公司于发布本报告当日的判断，本报告所指的证券或投资标的的价格、价值及投资收入可能会波动，过往的业绩表现不应作为其日后表现的预示。在不同时期，本公司可发出与本报告所载资料、意见及推测不一致的报告。客户应当考虑到本公司可能存在可能影响本报告客观性的利益冲突，不应视本报告为做出投资决策的唯一因素。本报告中所指的投资及服务可能不适合个别客户，不构成客户私人咨询建议。本公司未确保本报告充分考虑到个别客户特殊的投资目标、财务状况或需要。本公司建议客户应考虑本报告的任何意见或建议是否符合其特定状况，以及（若有必要）咨询独立投资顾问。在任何情况下，本报告中的信息或所表述的意见并不构成对任何人的投资建议。在任何情况下，本公司不对任何人因使用本报告中的任何内容所引致的任何损失负任何责任。若本报告的接收人非本公司的客户，应在基于本报告做出任何投资决定或就本报告要求任何解释前咨询独立投资顾问。投资者应自主作出投资决策并自行承担投资风险，任何形式的分享证券投资收益或者分担证券投资损失的书面或口头承诺均为无效。

开源证券在法律允许的情况下可参与、投资或持有本报告涉及的证券或进行证券交易，或向本报告涉及的公司提供或争取提供包括投资银行业务在内的服务或业务支持。开源证券可能与本报告涉及的公司之间存在业务关系，并无需事先或在获得业务关系后通知客户。

本报告的版权归本公司所有。本公司对本报告保留一切权利。未经本公司事先书面授权，本报告的任何部分均不得以任何方式制作任何形式的拷贝、复印件或复制品，或再次分发给任何其他人，或以任何侵犯本公司版权的其他方式使用。所有本报告中使用的商标、服务标记及标记均为本公司的商标、服务标记及标记。

开源证券研究所

上海
地址：上海市浦东新区世纪大道1788号陆家嘴金控广场1号楼3层
邮编：200120
邮箱：research@kysec.cn

深圳
地址：深圳市福田区金田路2030号卓越世纪中心1号楼45层
邮编：518000
邮箱：research@kysec.cn

北京
地址：北京市西城区西直门外大街18号金贸大厦C2座9层
邮编：100044
邮箱：research@kysec.cn

西安
地址：西安市高新区锦业路1号都市之门B座5层
邮编：710065
邮箱：research@kysec.cn