

电子

玻璃基板系列报告：AI 算力时代先进封装核心材料

AI 算力浪潮重塑先进封装体系，玻璃基板迎来黄金发展周期。在后摩尔时代，芯片物理制程微缩逐步逼近极限，2.5D/3D 先进封装、Chiplet 异构集成成为提升算力的核心路线，AI 大算力芯片、超大规模封装对基板材料提出极高要求。传统有机基板存在翘曲大、高频损耗高、散热与稳定性不足等短板，硅中介层则受晶圆尺寸限制、成本居高不下，均难以匹配当下超大尺寸封装、高速互连、光电集成的发展趋势。玻璃基板凭借热学稳定性佳、翘曲变形小、热膨胀系数与硅片高度匹配、高频介电损耗低、布线密度高等综合性能优势，成为先进封装下一代核心基材，同时也是光电共封装（CPO）实现规模化落地的关键载体，行业成长空间广阔。从市场维度来看，全球玻璃基板行业维持高景气，增长速度大幅领跑传统封装基板。数据显示，2026 年全球玻璃基板市场规模预计达 186 亿美元，2026-2030 年复合增长率 14.5%，远高于有机基板 6% 的增速；长期维度上，2028-2040 年行业复合增速更是达到 67.2%，赛道长期成长逻辑扎实。现阶段行业核心瓶颈集中在 TGV 玻璃通孔、微孔金属化、铜层附着力等工艺环节，玻璃基板当前制造成本较有机基板高出 30%-50%，整体良率仍有较大提升空间，技术壁垒构筑行业短期竞争格局。

全球头部企业已率先完成技术卡位，掀起产能与商业化竞速。英特尔作为行业先行者，结合自身 EMIB 多芯片互连技术推出玻璃核心基板样品，产品尺寸、平整度、可靠性均实现突破，规划 2030 年实现全面商用，并联合合作伙伴斥资大额资金布局海外大型生产基地，持续扩充全球产能。晶圆代工龙头台积电针对性推出 CoPoS 面板级封装平台，以玻璃作为中介层适配超大尺寸封装，制定了完整的研发、试产、量产时间表，预计 2030 年四季度正式产出商用产品。韩日厂商同样加速落地：三星电机联合日本住友化学成立合资公司，锁定 2027 年后量产；SKC 联合应用材料打造大型玻璃基板工厂，Rapidus 推出超大尺寸玻璃中介层样品，多家企业集中在 2026-2028 年迎来产能释放。材料巨头康宁依靠独家熔融下拉制程掌握高端玻璃基材核心技术，持续深耕玻璃基 CPO 光电集成方案，推动光、电布线一体化融合，巩固材料端龙头地位。

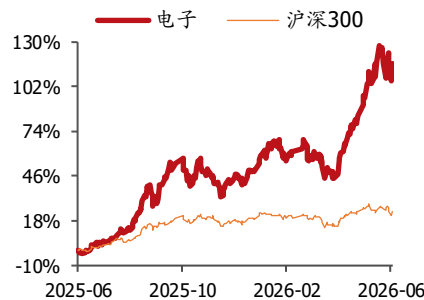
国内产业链紧跟全球趋势，实现从单点研发向全链条协同突破。龙头企业京东方投入巨资建设半导体玻璃基封装载板中试产线，配套完整高端工艺设备，目前已完成样品交付与客户概念认证，进入技术测试阶段，同时与全球玻璃龙头康宁达成战略合作，协同攻关前沿技术，规划 2027 年实现初始量产、2029 年迈向规模化应用。除终端封装基板外，国内在玻璃材料、TGV 成孔工艺、激光加工设备、封测、光互连等细分环节多点开花：沃格光电、云天半导体攻克玻璃深孔、RDL 布线等核心工艺；彩虹股份、凯盛科技、东旭光电发力封装玻璃与 TGV 相关产品；大族激光、帝尔激光、盛美上海等上游设备材料厂商同步配套研发。当前国内产业链已摆脱单一企业样品研发阶段，各环节技术能力逐步打通，整体正由“单点可用”加速向“系统量产”过渡。

投资建议：结合产业链布局与技术演进节奏，我们认为以京东方为代表的玻璃基先进封装企业有望直接受益，国内相关产业链也有望尽享产业趋势红利。具体标的详见第二章。

风险提示：技术迭代不及预期；下游 AI 需求不及预期；新技术替代的可能性。

增持（维持）

行业走势



作者

分析师 余凌晨

执业证书编号：S0680525010004

邮箱：shelingxing1@gszq.com

分析师 朱迪

执业证书编号：S0680525100002

邮箱：zhudi@gszq.com

相关研究

- 《电子：周观点：Rubin 进入全面量产阶段，存储涨价趋势延续》 2026-06-06
- 《电子：周观点：华为发布帕定律，AI 持续拉动存储市场增长》 2026-05-30
- 《半导体：华为发表“ τ 定律”：半导体开启先进制程与成熟制程共振新周期》 2026-05-25

内容目录

一、玻璃基板：AI 算力时代先进封装核心材料..... 3

1.1 传统封装材料遇瓶颈，玻璃基板成为 AI 时代先进封装最优解 3

1.2 海外龙头积极布局，全球化产能与技术竞赛开启 6

1.3 京东方引领国内产业链加速突围，多点突破构建本土供应链..... 10

二、相关标的 12

风险提示 12

图表目录

图表 1: 有机芯基板在回流焊加热过程中会翘曲..... 3

图表 2: 有机载板与玻璃载板性能对比..... 4

图表 3: 有机载板与玻璃载板布线结构对比..... 4

图表 4: 玻璃基封装具有更高的面积利用率..... 4

图表 5: 不同封装尺寸下晶圆/面板尺寸对应的成本节省率（%）..... 4

图表 6: 数据中心光互连的光电封装技术发展趋势..... 5

图表 7: 利用倏逝场耦合实现玻璃基 3D CPO 的方案图..... 5

图表 8: 利用 LIDE 技术加工 TGV Interposer 的工艺流程..... 6

图表 9: 英特尔“厚芯”玻 璃基板..... 7

图表 10: 先进封装技术演进路径..... 8

图表 11: 三星电机、住友化学签署封装基板玻璃芯合资生产 MOU..... 9

图表 12: 康宁面向 102.4 Tbit/s 数据中心交换机的玻璃基 CPO 方案..... 10

图表 13: 带有光环路的波导线路..... 10

图表 14: 在 1U 机架式机箱内集成玻璃波导线路..... 10

图表 15: 京东方玻璃基先进封装项目工艺设备搬入仪式..... 11

图表 16: 京东方与康宁公司签署合作备忘录..... 11

一、玻璃基板：AI 算力时代先进封装核心材料

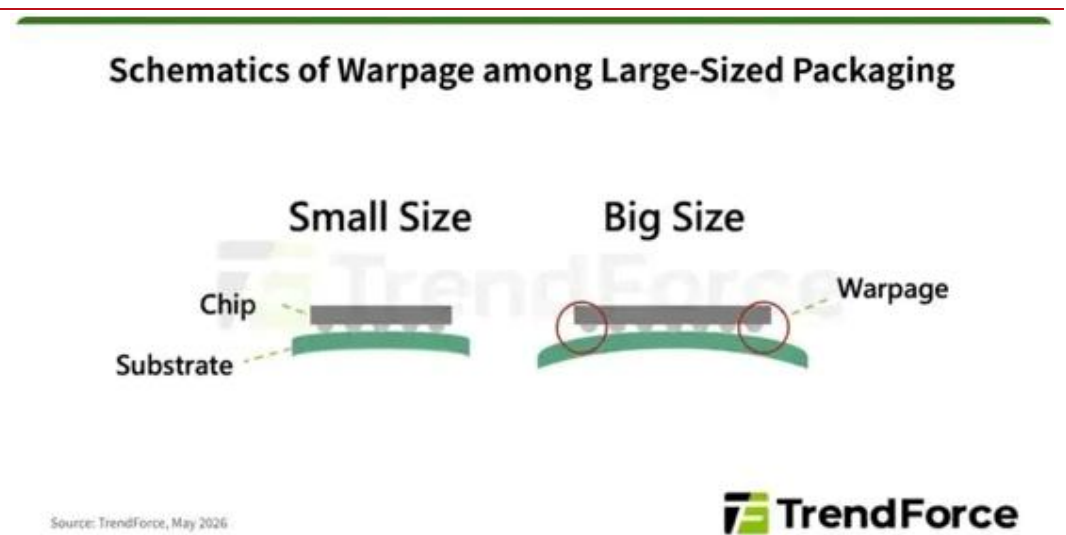
1.1 传统封装材料遇瓶颈，玻璃基板成为 AI 时代先进封装最优解

在后摩尔时代，通过 2.5D、3D 堆叠打破制程限制的先进封装已成为芯片算力提升的核心手段。先进封装已成为后摩尔时代芯片算力提升的核心手段。随着晶体管不断缩小，芯片尺寸达到光罩极限，将大芯片分割成更小的 Chiplet，通过 2.5D、3D 堆叠打破制程限制便成为破局关键。2.5D、3D 集成需要硅中介层、RDL 技术、凸点、玻璃基板、TSV、TGV、混合键合技术等多项技术的配合。传统 PCB 在 AI 算力时代不断触及材料物理极限——其热膨胀系数高、高温易翘曲的缺陷，难以满足高密度、高散热、高速率传输需求。封装密度、信号稳定性、散热能力三大核心瓶颈。而硅中介层虽精密但成本高昂、面积受限于晶圆尺寸。玻璃基板封装由于其物理特性更优、能实现比硅更大的封装尺寸，电气性能更好、能够减少传输损耗，能够有效对抗翘曲问题等优点，被认为是提升芯片性能的关键材料技术。

玻璃基板凭借优异的平整度、超低翘曲、高热学稳定度以及与硅相匹配的热膨胀系数，被半导体业界视为突破传统有机基材极限的理想方案。

物理与热学性能跨代跃升，低翘曲与高匹配度攻克超大面积封装痛点。相比传统有机树脂基板，玻璃基板展现出跨代式的物理性能优势。首先，玻璃材料具备极高的大尺寸平整度与极低的翘曲率，相较于有机基板可将超大面积封装下的翘曲变形降低 70%以上，极大改善了芯片在高温焊接和多层堆叠过程中的失效风险；其次，玻璃的热膨胀系数（CTE）可通过成分调节至约 3-9ppm/°C，与硅片（约 2.6 ppm/°C）实现高度匹配，从而显著降低了热循环引起的机械应力。

图表1：有机芯基板在回流焊加热过程中会翘曲



资料来源：Trendforce，国盛证券研究所

电气损耗与信号传输表现卓越，高频高速场景下保障信号完整性。在电学与信号传输方面，玻璃作为绝佳的绝缘体，在 10GHz 高频下介电常数 Dk 低至 2.5-6、介电损耗 Df 低至 0.0005-0.005，能大幅降低传输损耗并保障高速下的信号完整性。随着 AI 算力芯片对高带宽、低延迟互连的要求不断提高，玻璃基板的电气优势有望进一步加速其在高端芯片封装中的渗透。在加工精度层面，玻璃极其平整的光洁表面使其能够实现 2 微米以

下的超精细 RDL 线宽/线距 (L/S)，且其出色的尺寸稳定性可支持互连密度实现 10 倍的跨越式增长。

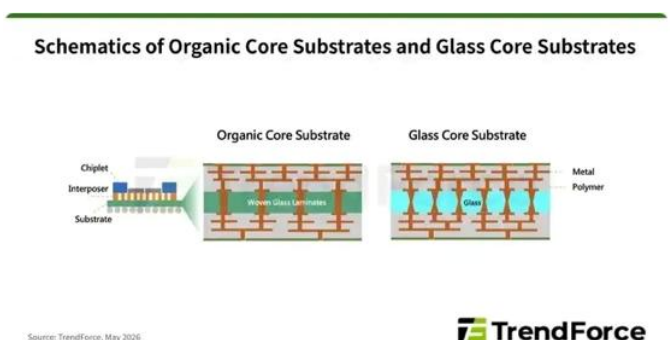
图表2: 有机载板与玻璃载板性能对比

Organic Core Substrates vs Glass Core Substrates		
Type	Organic Core Substrate	Glass Core Substrate
CTE	~7 ppm/°C	3~9 ppm/°C
Dielectric Constant (Dk)	3.7~4.7 @ 10 GHz	2.5~6 @ 10 GHz
Dielectric Loss (Df)	0.007~0.025 @ 10 GHz	0.0005~0.005 @ 10 GHz
Through-Hole Density	1x	10x

Source: TrendForce, May 2026

资料来源: Trendforce, 国盛证券研究所

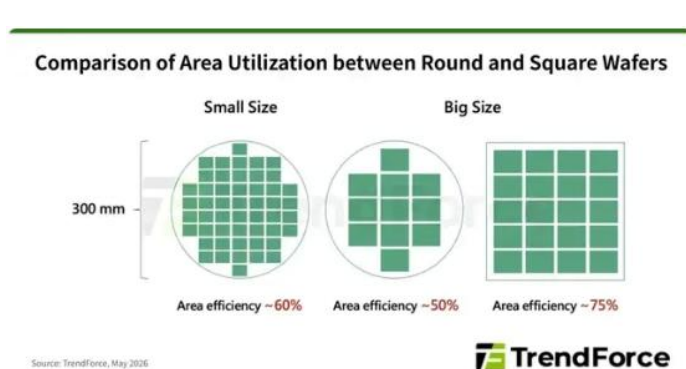
图表3: 有机载板与玻璃载板布线结构对比



资料来源: Trendforce, 国盛证券研究所

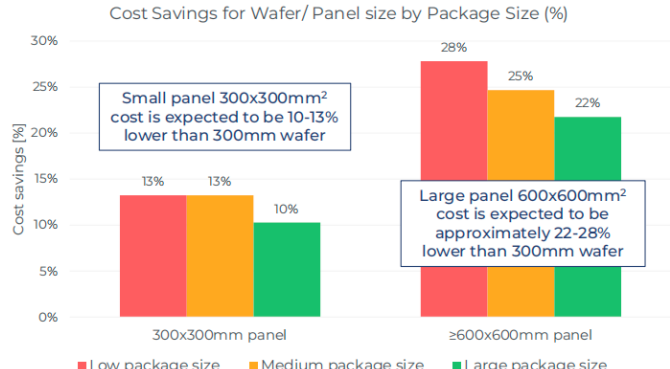
突破硅中介层尺寸掩模版极限，面板级大面积加工打开广阔降本空间。在与硅中介层（Silicon Interposer）的竞争中，玻璃基板具备独特的尺寸扩容与成本优势。随着 AI 算力需求激增，单颗 AI 芯片的封装尺寸持续放大。尽管阿斯麦的 EUV（0.33NA）光刻，目前将最大掩模版尺寸限制在 26×33 毫米（约 830 平方毫米），但台积电采用掩模拼接技术，拼接多块掩模图形以做大芯片尺寸。英伟达 Blackwell 架构 GPU 单封装尺寸约为掩模版尺寸的 3.3 倍，面积达约 2739 平方毫米；下一代 Rubin GPU 预计扩至掩模版 4 倍尺寸，约 3320 平方毫米；Rubin Ultra GPU 更将达到掩模版 9 倍尺寸，约 7470 平方毫米。除英伟达外，谷歌 TPU v9x（Humu）从台积电 CoWoS 掩模版尺寸路线图来看，5 倍掩模版尺寸已量产，9 倍目标 2027 年落地，14 倍规划 2028 年，14 倍以上版本预计 2029 年推出。英特尔则计划 2028 年推出 12 倍掩模版尺寸的 EMIB 方案，匹配超大芯片封装需求。但封装尺寸持续放大，带来两大核心挑战：第一，方形大芯片难以在圆形晶圆上高效排布，晶圆边缘面积浪费严重。由此催生面板级封装（PLP）思路：以方形面板替代圆形晶圆，面积利用率可提升至 75% 以上。圆晶圆与方面板面积利用率对比：300 毫米圆晶圆随芯片尺寸增大，利用率从约 60% 降至 50% 左右；而方形面板可稳定维持约 75% 利用率，这为整合更多 Chiplet、构建单颗超大面积的 AI 芯片提供了极高的面积性价比。

图表4: 玻璃基封装具有更高的面积利用率



资料来源: Trendforce, 国盛证券研究所

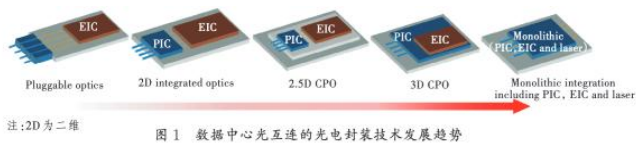
图表5: 不同封装尺寸下晶圆/面板尺寸对应的成本节省率 (%)



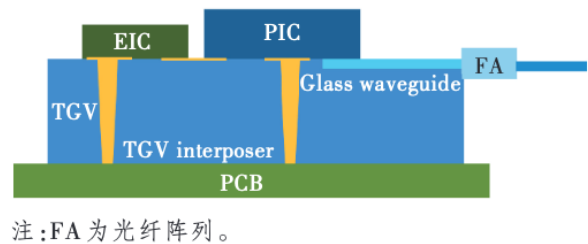
资料来源: Yole, 国盛证券研究所

无缝融合光电互连的光电共封装（CPO）平台。除先进封装外，玻璃基板在当前火热的光电合封（CPO）领域也展现出不可替代的优势，成为解决数据中心“功耗墙”和“带宽墙”的关键材料之一。CPO 技术的核心是将光子集成电路与电子集成电路异质集成在同一基板上，以光互连取代传统电互连，缩短信号传输路径、降低传输损耗，在 2025 年光通信大会上，业界普遍认为 CPO 是规模化扩展互连的唯一解决方案。IDTechEx 的研究指出，玻璃基板之所以能成为 CPO 技术的核心适配材料，关键在于其两大特性：一是宽光谱透明性，可承载低损耗波导结构，实现 Tb/s 级光信号传输，功耗降至 fJ/bit 级别；二是技术兼容性，用于射频领域的 TGV 技术可直接迁移用于创建垂直光通孔，使单个芯层既能支持跨阻抗放大器、激光驱动器等电子元件，又能集成光波导，实现电子和光子布线的融合。这种融合不仅简化了光电器件的对准流程，还能替代昂贵的硅光子中介层，大幅降低 CPO 方案的封装结构和整体成本。

图表6: 数据中心光互连的光电封装技术发展趋势



图表7: 利用倏逝场耦合实现玻璃基 3D CPO 的方案图



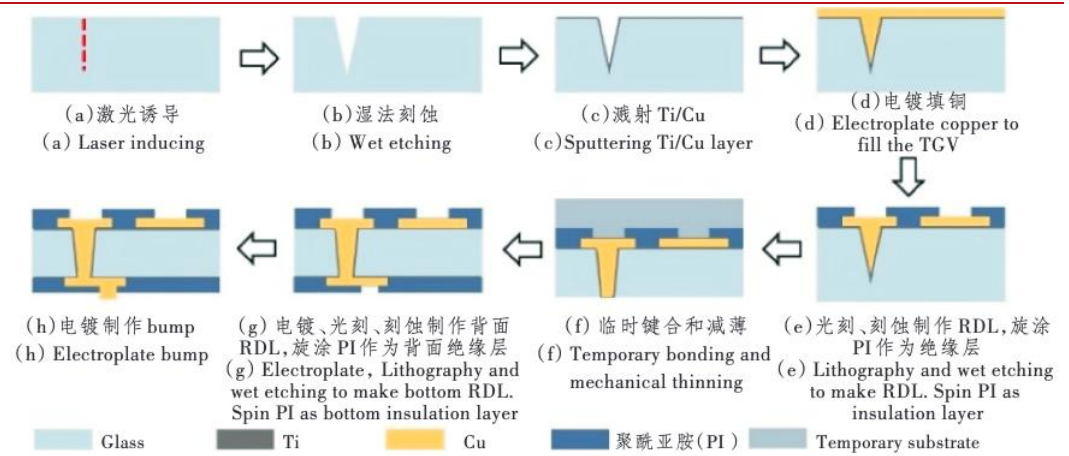
资料来源:《玻璃基光电集成封装及 CPO 应用》国盛证券研究所

资料来源:《玻璃基光电集成封装及 CPO 应用》葛畅等，国盛证券研究所

根据 SEMI 报告，当前半导体厂商在传统工艺微缩竞赛之外，正寻求提升整体系统性能的新路径，先进封装技术的重要性显著提升，预计 2028 年至 2040 年期间，玻璃基板市场的复合年均增长率（CAGR）将达到 67.2%。**Omdia 数据显示，2026 年全球玻璃基板市场规模 186 亿美元，2030 年突破 320 亿美元，年复合增长率达 14.5%，远超有机基板约 6%的增速。**

TGV（玻璃通孔）成孔的工艺精度与孔内填充金属化技术，是阻碍当前玻璃封装成熟落地最关键的技术壁垒。在实际制程工艺中，主流工序通常需先利用特定波长的激光照射玻璃使其发生局部热应力和结构变化，随后通过湿法化学刻蚀精确溶解并扩大通孔，最后进行金属籽晶层沉积和电镀填充。由于玻璃材料与生俱来的高脆弱性，要在其上钻出数万个直径仅数十微米的微孔，任何孔位偏离或内壁产生的微裂纹都会引发整块基板直接物理破碎报废。此外，极度光滑的玻璃表面导致其与铜层之间的附着力极差，在电-热-力多场耦合作用与高电流密度下，TGV 结构极易产生铜层剥离、填充空洞以及电迁移（EM）失效，严重威胁系统的长期可靠性。以上技术难点导致目前玻璃基板制造成本仍高于有机基板 30-50%，良率也处于追赶阶段（行业一般从 65%提升至约 82%）。

图表8: 利用 LIDE 技术加工 TGV Interposer 的工艺流程



资料来源:《玻璃基光电集成封装及 CPO 应用》葛畅等, 国盛证券研究所

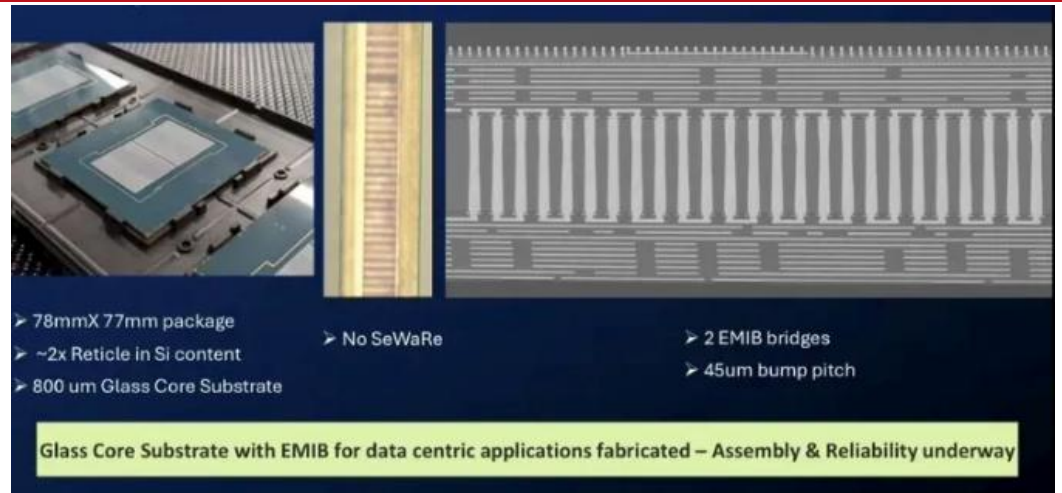
1.2 海外龙头积极布局，全球化产能与技术竞赛开启

英特尔 (Intel): 战略抢跑与供应链全球重构

Intel 作为玻璃核心基板的先行者，自 2023 年正式公布技术以来，已取得显著进展。其核心创新在于用高纯度实心玻璃核心替代传统有机层压板的编织玻璃核心，结合自身成熟的 EMIB（嵌入式多芯片互连桥）技术，实现高带宽芯片 let 间通信。2026 年初在 NEPCON Japan 展会上，Intel 展示了首款集成 EMIB 的玻璃核心基板样品：尺寸约 78×77mm（接近双 reticle 规模）、采用 10-2-10 堆叠结构（总厚约 800μm）、凸块间距 45μm，并成功实现 “No SeWaRe”（无微裂纹），标志着技术稳定性大幅提升。据电子发烧友网报道，英特尔计划在 2030 年前实现玻璃基板全面商用，目前已从试点线迈向大规模量产，2026 年将持续扩大亚利桑那工厂产能，并探索越南等新增产线。未来，玻璃基板将进一步与 Intel 18A 制程、混合键合等 3D 技术深度融合，支撑更复杂的 chiplet 架构和光电集成。

在产能铺设上，英特尔与其核心生态伙伴 3DGS 正计划联合投资高达 33 亿美元，在印度奥里萨邦（Odisha）建立一座专注于先进封装玻璃芯基板及高密度互连技术的超大型制造工厂，规划建设周期为五到六年。据 The Next Web 报道，印度政府表示该工厂预计每年将生产约 70,000 块玻璃基板，以及大约 50 百万套组装单元和近 13,000 块先进的 3D 异构集成模块。同时，其位于美国新墨西哥州的里奥兰乔（Rio Rancho）基地有望在未来率先承载起英特尔首个大批量玻璃基板的商业化量产任务。

图表9：英特尔“厚芯”玻璃基板



资料来源：英特尔，电子发烧友网，国盛证券研究所

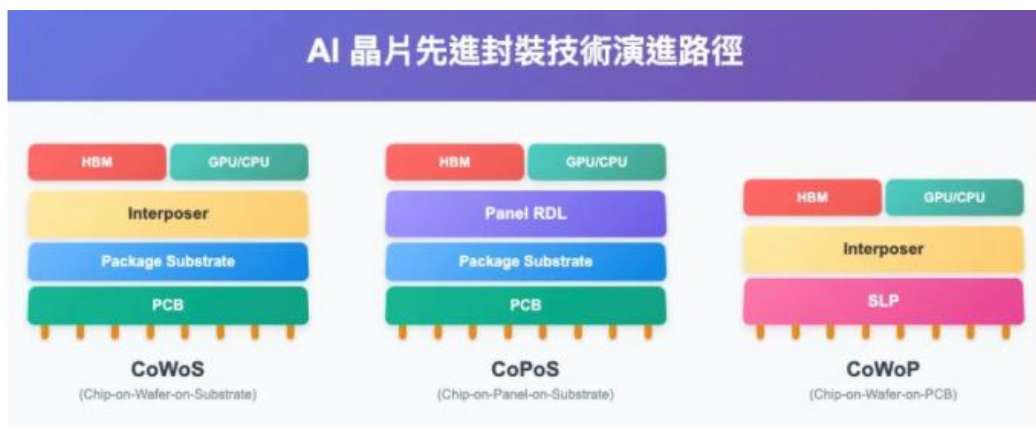
台积电（TSMC）：推进 CoPoS 方形面板级封装平台

晶圆代工龙头台积电为应对昂贵的硅中介层成本以及大尺寸 CoWoS 封装的应力瓶颈，在产能与技术路径上作出了清晰的梯队规划。在产品的设计层面，台积电在 CoPoS 架构中将玻璃作为中介层使用，要求其物理厚度极致缩减至约 400 微米（仅为普通封装基板的一半左右），由于对热膨胀系数匹配和热力学应力的标准极其苛刻，其综合制造难度与门槛显著高于普通的玻璃核心基板方案。台积电明确规划在 2025 年率先推出 310×310 毫米的 CoPoS 技术规范，并计划于 2026 年在载板大厂景硕设立全球首条专用试产线，2027 年小批量试产，直至最终实现商业量产。

从最新规划节点来看，台积电将于 2026 年第 3 季开始拉入设备进行研发，研发线建置约需一年；2027 年第 3 季才会针对 pilot line 下设备订单，设备交期约需三个季度；2028 年第 2 季 pilot 设备进入嘉义 P7 厂区，之后仍需约一年验证与调整；预估至 2029 年中后，才会确定量产机台并向供应链下单，再经三个季度交机，即 2030 年第 1 季设备进机，首批封装产品最快于 2030 年第 4 季产出。

在 2026 年 6 月 4 日的股东会上，台积电董事长兼总裁魏哲家透露，台积电目前已建设 CoPoS 试产线，预计 2-3 年产量才能达到相当大的规模。他强调，先进封装与新材料技术发展没有捷径，重点在于与客户共同验证，并确保量产效率与良率表现。

图表10: 先进封装技术演进路径



資料來源：全球半導體觀察，國盛證券研究所

日韩阵营：三星电机与 SKC/Absolics 的产线冲刺

韩系半导体巨头在板级先进封装领域同样采取了全速冲刺的激进策略。三星电子及其子公司三星电机（SEMCO）于 2024 年 CES 上高调官宣跨入半导体玻璃中介层开发，并迅速于 2025 年成功建成首条玻璃芯基板专用试产线。三星电机在 2025 年 11 月 5 日宣布同日本住友化学签署设立玻璃芯量产合资企业的谅解备忘录。这家拟议的合资公司将由三星电机持有多数股权，双方计划在 2026 年签订主要协议，2027 年后实现量产。三星电机-住友化学合资企业的总部将设在后者在韩子公司 DONGWOO 工厂，这座工厂也将是玻璃芯产品的初始生产基地。

与此同时，由韩国 SKC 与全球设备巨头应用材料（Applied Materials）强强联合组建的合资公司 Absolics，已斥资高达 3000 亿韩元在美国佐治亚州卡温顿建成了一座加工尺寸达 500×500 毫米的玻璃基板先进工厂，规划于 2026 年率先步入全面投产阶段；而日本新锐半导体力量 Rapidus 亦在 2025 年高调展示了目前全球尺寸最大、达 600×600 毫米的玻璃中介层样品，明确锁定 2028 年实现量产。

图表11: 三星电机、住友化学签署封装基板玻璃芯合资生产 MOU



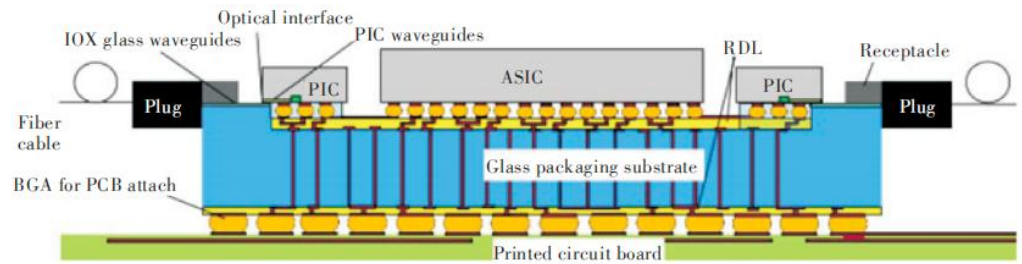
资料来源: IT之家, 国盛证券研究所

康宁: 全面向下游半导体封装领域跨界延伸的玻璃巨头

康宁 (Corning) 作为全球玻璃科学巨头, 正凭借其在显示玻璃领域的绝对统治力全面向下游半导体封装领域跨界延伸。康宁凭借“熔融下拉制程”生产出的封装玻璃基材天然具备极其卓越的尺寸稳定性、超高的表面平整度以及极佳的厚度一致性, 完美契合了半导体光刻与先进封装工艺的严苛约束。同时, 康宁科研团队也在持续开发适用于玻璃通孔成型与金属化性能的全新玻璃配方。

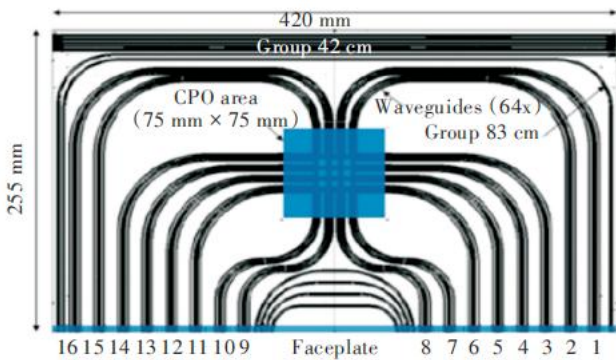
此外, 康宁正致力于实现让传导高频电信号的金属布线层与传导光信号的光波导通道在同一块高精度玻璃平台上无缝协同运作, 深层次重塑未来数据中心的物理架构。2023 年, 康宁提出了面向 102.4Tbit/s 数据中心交换机的玻璃基 CPO 方案, 如图 12 所示, 在玻璃基板上集成 TGV、RDL 和 IOX 玻璃波导, 实现 ASIC 与 PIC 的高效互连, 并利用 IOX 波导实现 PIC 与光纤约 1.5dB 的低损耗倏逝耦合。单个基板可封装 16 个 6.4Tbit/s 光模块, 满足高速交换需求。2025 年, 康宁进一步推出板级扇出型光电路板, 如图 13 和图 14 所示, 集成了 1024 条低损耗 IOX 波导, 传输损耗为 0.1dB/cm, 直接连接 CPO 光收发机与面板光连接器, 大幅减少传统光纤布线需求, 显著简化光交换机与服务器间的板级光互连架构。

图表12: 康宁面向 102.4 Tbit/s 数据中心交换机的玻璃基 CPO 方案



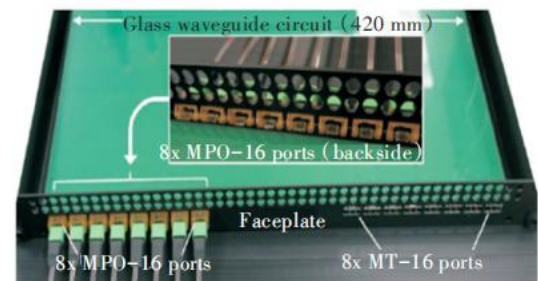
资料来源:《玻璃基光电集成封装及 CPO 应用》葛畅等, 国盛证券研究所

图表13: 带有光环路的波导线路



资料来源:《玻璃基光电集成封装及 CPO 应用》葛畅等, 国盛证券研究所

图表14: 在 1U 机架式机箱内集成玻璃波导线路



注:MPO 为多芯光纤连接器;MT 为机械转移。

资料来源:《玻璃基光电集成封装及 CPO 应用》葛畅等, 国盛证券研究所

1.3 京东方引领国内产业链加速突围，多点突破构建本土供应链

大陆半导体显示面板龙头京东方（BOE）全面推进半导体玻璃基板战略。为了加速国产半导体玻璃基板的突围，2024 年，京东方已大举投资高达 9.93 亿元人民币，在北京亦庄建立起了一座拥有 2000 平方公尺高规格洁净车间、集成了包括高精密原子层沉积（ALD）、光罩微影、全自动光学检测（AOI）及无电解铜电镀等上百台全工艺流程核心设备的智能化半导体玻璃基封装载板中试线，并且其板级研发样品已跨过关键技术门槛。根据该亦庄玻璃基中试项目的最新建设日程表，其 2025 年已全面步入关键核心设备的搬入与工艺联调阶段，产业化节奏规划在 2027 年正式形成本土初始量产能力，并于 2029 年推动国产高附加值大尺寸封装技术向规模化应用迈上全新台阶。

图表15: 京东方玻璃基先进封装项目工艺设备搬入仪式



资料来源: 酷玩实验室, 国盛证券研究所

5月20日晚, 京东方发布与康宁公司签订合作备忘录的公告, 双方将围绕玻璃基封装载板、可折叠玻璃、钙钛矿玻璃基板、光互连相关应用等重点领域开展合作, 共同探索具有商业潜力的技术与市场机会。该备忘录自双方授权代表签字之日起生效, 有效期为三(3)年。期满前如双方无异议, 可经协商续签或延长。据公司公告, 京东方于2024年投资9.93亿元建设玻璃基封装载板试验线。目前已给部分国内客户送样, 部分客户已通过概念认证, 并进入技术测试阶段。光互连方面, 公司下属子公司于2023年投资建设MicroLED芯片生产线。日前公司下属子公司的MicroLED光互联芯片已产出相关样品并为客户送样。

图表16: 京东方与康宁公司签署合作备忘录

证券代码: 000725
证券代码: 200725

证券简称: 京东方 A
证券简称: 京东方 B

公告编号: 2026-045
公告编号: 2026-045

京东方科技集团股份有限公司 关于与康宁公司签署合作备忘录的公告

资料来源: 京东方公告, 国盛证券研究所

大陆产业链已在材料、TGV工艺、设备与封测环节形成初步协同, 但整体仍处于“单点可用”向“系统可量产”过渡阶段。工艺端, 沃格光电已实现3 μ m孔径、150:1深径比、10mm铜厚、4层以上玻璃基板堆叠, 重点突破铜附着力、微裂纹与孔内空洞问题; 云天半导体则通过诱导刻蚀技术, 在180 μ m玻璃基板上实现空腔嵌芯和铜RDL布线, 并落地77GHz汽车雷达天线集成。材料端, 彩虹股份作为显示玻璃龙头正在推进封装玻璃研发, 计划于2026-2027年完成关键认证、并于2028年实现小批量商用; 凯盛科技、

东旭光电等也在布局 TGV 相关产品。我们认为当前国内产业链的积极变化在于，玻璃基板已不再停留于单一公司样品阶段，而是在若干关键工艺环节上开始形成可验证的能力拼图，距离完整商业化闭环距离不断缩短。

二、相关标的

- 1) 玻璃基封装：京东方、晶方科技、长电科技、通富微电等
- 2) TGV：凯盛科技、东旭光电、沃格光电等
- 3) 设备与材料：天承科技、彩虹股份、帝尔激光、德龙激光、大族激光、盛美上海等
- 4) 光互连：华灿光电、水晶光电、蓝特光学等

风险提示

- 1) 技术迭代不及预期：玻璃基相关封装技术仍处于发展阶段，研发存在不确定性，技术落地可能推迟。
- 2) 下游 AI 需求不及预期：算力基建与智能终端扩容节奏若有所放缓，下游需求可能会受影响。
- 3) 新技术替代的可能性：行业新技术更迭较快，后期可能会有可替代的其他技术方案，造成玻璃基方案落地不及预期。

免责声明

国盛证券股份有限公司（以下简称“本公司”）具有中国证监会许可的证券投资咨询业务资格。本报告仅供本公司的客户使用。本公司不会因接收人收到本报告而视其为客户。在任何情况下，本公司不对任何人因使用本报告中的任何内容所引致的任何损失负任何责任。

本报告的信息均来源于本公司认为可信的公开资料，但本公司及其研究人员对该等信息的准确性及完整性不作任何保证。本报告中的资料、意见及预测仅反映本公司于发布本报告当日的判断，可能会随时调整。在不同时期，本公司可发出与本报告所载资料、意见及推测不一致的报告。本公司不保证本报告所含信息及资料保持在最新状态，对本报告所含信息可在不发出通知的情形下做出修改，投资者应当自行关注相应的更新或修改。

本公司力求报告内容客观、公正，但本报告所载的资料、工具、意见、信息及推测只提供给客户作参考之用，不构成任何投资、法律、会计或税务的最终操作建议，本公司不就报告中的内容对最终操作建议做出任何担保。本报告中所指的投资及服务可能不适合个别客户，不构成客户私人咨询建议。投资者应当充分考虑自身特定状况，并完整理解和使用本报告内容，不应视本报告为做出投资决策的唯一因素。

投资者应注意，在法律许可的情况下，本公司及其本公司的关联机构可能会持有本报告中涉及的公司所发行的证券并进行交易，也可能为这些公司正在提供或争取提供投资银行、财务顾问和金融产品等各种金融服务。

本报告版权归“国盛证券股份有限公司”所有。未经事先本公司书面授权，任何机构或个人不得对本报告进行任何形式的发布、复制。任何机构或个人如引用、刊发本报告，需注明出处为“国盛证券研究所”，且不得对本报告进行有悖原意的删节或修改。

分析师声明

本报告署名分析师在此声明：我们具有中国证券业协会授予的证券投资咨询执业资格或相当的专业胜任能力，本报告所表述的任何观点均精准地反映了我们对标的证券和发行人的个人看法，结论不受任何第三方的授意或影响。我们所得报酬的任何部分无论是在过去、现在及将来均不会与本报告中的具体投资建议或观点有直接或间接联系。

投资评级说明

投资建议的评级标准		评级	说明
评级标准为报告发布日后的 6 个月内公司股价（或行业指数）相对同期基准指数的相对市场表现。其中 A 股市场以沪深 300 指数为基准；新三板市场以三板成指（针对协议转让标的）或三板做市指数（针对做市转让标的）为基准；香港市场以摩根士丹利中国指数为基准，美股市场以标普 500 指数或纳斯达克综合指数为基准。	股票评级	买入	相对同期基准指数涨幅在 15%以上
		增持	相对同期基准指数涨幅在 5%~15%之间
		持有	相对同期基准指数涨幅在 -5%~+5%之间
		减持	相对同期基准指数跌幅在 5%以上
	行业评级	增持	相对同期基准指数涨幅在 10%以上
		中性	相对同期基准指数涨幅在 -10%~+10%之间
		减持	相对同期基准指数跌幅在 10%以上

国盛证券研究所

北京

地址：北京市东城区永定门西滨河路 8 号院 7 楼中海地产广场东塔 7 层
邮编：100077
邮箱：gsresearch@gszq.com

南昌

地址：南昌市红谷滩新区凤凰中大道 1115 号北京银行大厦
邮编：330038
传真：0791-86281485
邮箱：gsresearch@gszq.com

上海

地址：上海市浦东新区南洋泾路 555 号陆家嘴金融街区 22 栋
邮编：200120
电话：021-38124100
邮箱：gsresearch@gszq.com

深圳

地址：深圳市福田区福华三路 100 号鼎和大厦 24 楼
邮编：518033
邮箱：gsresearch@gszq.com

